LM7321x 单通道和 LM7322x 双通道轨至轨输入和输出 ±15V、高输出电流和无限容性负载运算放大器

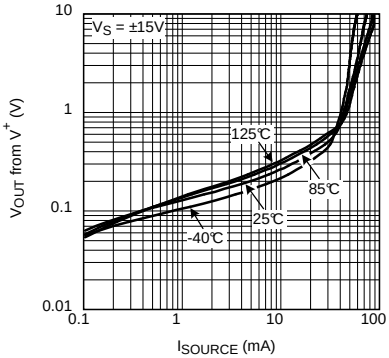
1 特性

- V_S = ±15V，T_A = 25°C（典型值，除非另有说明）
- 宽电源电压范围：2.5V 至 32V
- 输出电流：+65mA/−100mA
- 增益带宽积：20MHz
- 压摆率：18V/µs
- 容性负载容差无限制
- 输入共模电压越过电源轨 0.3V
- 输入电压噪声：15nV/√Hz
- 输入电流噪声：1.3pA/√Hz
- 电源电流/通道：1.1mA
- 失真 THD+噪声：−86dB
- 温度范围：−40°C 至 125°C
- 在 −40°C、25°C 和 125°C 温度下以 2.7V、±5V 和 ±15V 的电压经过测试。
- LM732xx 是通过了 AEC-Q100 1 级认证的汽车级产品。

2 应用

- 驱动 MOSFET 和功率晶体管
- 电容式接近传感器
- 驱动模拟光耦合器
- 高侧感应
- 地下电流检测
- 光电二极管偏置
- 在 PLL 中驱动变容二极管
- 宽电压范围的电源
- 汽车
- 国际电源

输出摆幅与拉电流间的关系



3 说明

LM732xx 器件是具有宽工作电压范围和高输出电流的轨至轨输入和输出放大器。LM732xx 系列非常高效，能实现 18V/µs 的压摆率和 20MHz 的单位增益带宽，同时每个运算放大器只需 1mA 的电源电流。LM732xx 器件的性能在 2.7V、±5V 和 ±15V 的条件下完全符合运行规格。

LM732xx 器件设计用于驱动无限容性负载而不产生振荡。所有 LM7321x 和 LM7322x 器件均在 −40°C、125°C 和 25°C 的条件下以现代化的自动测试设备经过测试。−40°C 至 125°C 范围内的高性能、详细的规格和广泛的测试使这些器件适用于工业、汽车和通信 应用。

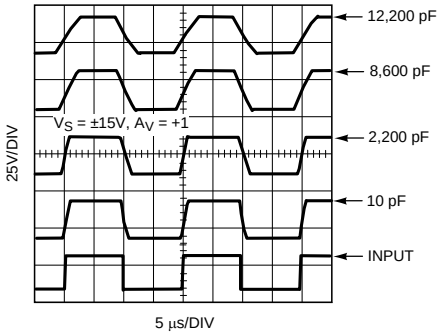
较大的轨至轨输入共模电压范围以及此宽电压范围内的 50dB 共模抑制能力，让这些器件可实现高侧和低侧感应。大多数器件参数对电源电压不敏感，因此这些器件更便于用在电源电压可能出现变化的场合，例如汽车电气系统和电池供电型设备。这些放大器具有真正的轨至轨输出，能够在低失真（0.05% THD+噪声）的情况下以超越任一电源轨的最小余量电压 (300mV) 提供可观的电流量 (15mA)。

器件信息(1)

器件型号	封装	封装尺寸（标称值）
LM7321 LM7322	SOIC (8)	4.90mm × 3.91mm
	小外形尺寸晶体管 (SOT) (5)	2.90mm x 1.60mm
LM7322	VSSOP (8)	3.00mm × 3.00mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。

大信号阶跃响应



An IMPORTANT NOTICE at the end of this data sheet addresses availability, warranty, changes, use in safety-critical applications, intellectual property matters and other important disclaimers. PRODUCTION DATA.

目录

1 特性 ... 1
2 应用 ... 1
3 说明 ... 1
4 修订历史记录 ... 2
5 说明 （续） ... 3
6 引脚配置和功能 ... 3
7 规格 ... 4
7.1 绝对最大额定值 ... 4
7.2 ESD 额定值 ... 4
7.3 建议的工作状态 ... 4
7.4 热性能信息 ... 4
7.5 2.7V 电气特性 ... 4
7.6 ±5V 电气特性 ... 7
7.7 ±15V 电气特性 ... 8
7.8 典型特性 ... 10
8 详细 说明 ... 20
8.1 概述 ... 20
8.2 功能框图 ... 20
8.3 特性 说明 ... 20
8.4 器件功能模式 ... 23
9 以下一些应用中 ... 25
9.1 应用信息 ... 25
9.2 典型应用 ... 25
10 电源建议 ... 27
11 布局 ... 27
11.1 布局指南 ... 27
11.2 布局示例 ... 27
12 器件和文档支持 ... 28
12.1 相关链接 ... 28
12.2 社区资源 ... 28
12.3 商标 ... 28
12.4 静电放电警告 ... 28
12.5 术语表 ... 28
13 机械、封装和可订购信息 ... 28

4 修订历史记录

注：之前版本的页码可能与当前版本有所不同。

Changes from Revision D (March 2013) to Revision E **Page**

- 已添加 *引脚配置和功能* 部分、*ESD 额定值* 表、*特性 说明* 部分、*器件功能模式*、*应用和实施* 部分、*电源建议* 部分、*布局* 部分、*器件和文档支持* 部分以及*机械、封装和可订购信息* 部分 ... 1

Changes from Revision C (May 2008) to Revision D **Page**

- 已更改 将美国国家半导体产品说明书的布局更改为 TI 格式 ... 25

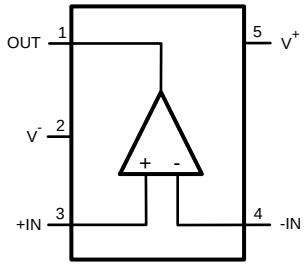
版权 © 2008–2015, Texas Instruments Incorporated

5 说明 （续）

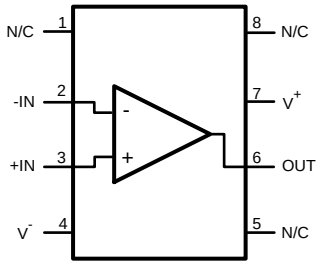
每种器件都有多种封装选项。这两种器件的标准 SOIC 版本可以轻松升级现有设计。LM7322x 采用节省空间的 8 引脚 VSSOP 封装。LM7321x 采用小型 SOT-23 封装，因此可轻松将该器件放置在传感器附近以便获得更好的电路性能。

6 引脚配置和功能

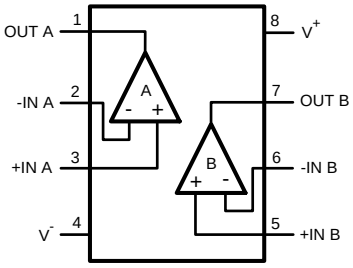
DBV 封装
5 引脚 SOT-23
俯视图



D 封装
8 引脚 SOIC
俯视图



DGK 封装
8 引脚 VSSOP 或 SOIC
俯视图



引脚功能

引脚				I/O	说明
名称	SOT-23 编号	SOIC 编号	VSSOP、SOIC 编号		
OUT	1	6	—	O	输出
OUT A	—	—	1	O	放大器 A 的输出
OUT B	—	—	7	O	放大器 B 的输出
V+	5	7	7	P	正电源
V–	2	4	4	P	负电源
+IN	3	3	—	I	同相输入
–IN	4	2	—	I	反相输入
+IN A	—	—	3	I	放大器 A 的同相输入
–IN A	—	—	2	I	放大器 A 的反相输入
+IN B	—	—	5	I	放大器 B 的同相输入
–IN B	—	—	6	I	放大器 B 的反相输入
N/C	—	1、5、8	—	—	无连接

版权 © 2008–2015, Texas Instruments Incorporated

7 规格

7.1 绝对最大额定值

自然通风工作温度范围内（除非另有说明）(1)(2)

		最小值	最大值	单位
V_{IN} 差分电压			±10	V
输出短路电流			请参阅 (3)	
电源电压 ($V_S = V^+ - V^-$)			35	V
输入/输出引脚电压		V^+ + 0.8	V^- − 0.8	V
结温(4)			150	°C
焊接信息：	红外或对流（20 秒）		235	°C
	波焊（10 秒）		260	°C
贮存温度		−65	150	°C

(1) 应力超出*绝对最大额定值* 下所列的值可能会对器件造成永久损坏。这些仅为在极端额定值下的工作情况，这不表示在这些条件下以及其它在超出*推荐的操作条件*下的任何其它操作时，器件能够功能性运行. 长时间处于绝对最大额定条件下可能会影响器件的可靠性。
(2) 如果需要军用/航天专用器件，请与德州仪器 (TI) 销售办事处/分销商联系以了解供货情况和技术规格。
(3) 同时适用于单电源供电和双电源供电。在环境温度升高的情况下，持续短路运行可能会导致超过允许的最大结温 (150°C)。短路测试是瞬时测试。在室温及低于室温的情况下，当 $V_S \leq 6V$ 时，输出短路持续时间是无限的。$V_S > 6V$ 时，允许的短路持续时间为 1.5ms。
(4) 最大功耗是 $T_{J(MAX)}$、$R_{\theta JA}$ 的函数。任何环境温度下允许的最大功耗为 $P_D = (T_{J(MAX)}) – T_A)/ R_{\theta JA}$。所有数字均适用于直接焊接到 PCB 的封装。

7.2 ESD 额定值

			值	单位
$V_{(ESD)}$	静电放电(1)	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001(2)	±2000	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101(3)	±1000	
		机器模型	200	

(1) 人体放电模型，适用标准。MIL-STD-883，Method 3015.7。机器模型，适用标准。JESD22-A115-A（JEDEC 的ESD MM 标准）电场诱导充电器件模型，适用标准。JESD22-C101-C（JEDEC 的 ESD FICDM 标准）。
(2) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(3) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

7.3 建议的工作状态

	最小值	最大值	单位
电源电压 ($V_S = V^+ - V^-$)	2.5	32	V
温度范围(1)	−40	125	°C

(1) 最大功耗是 $T_{J(MAX)}$、$R_{\theta JA}$ 的函数。任何环境温度下允许的最大功耗为 $P_D = (T_{J(MAX)}) – T_A)/ R_{\theta JA}$。所有数字均适用于直接焊接到 PCB 的封装。

7.4 热性能信息

热指标(1)		LM7321			单位
		D (SOIC)	DBV (SOT)	DGK (VSSOP)	
		8 引脚	5 引脚	8 引脚	
$R_{\theta JA}$(2)	结至环境热阻	165	325	235	°C/W

(1) 有关传统和新热指标的更多信息，请参阅《*半导体和 IC 封装热指标*》应用报告，SPRA953。
(2) 最大功耗是 $T_{J(MAX)}$、$R_{\theta JA}$ 的函数。任何环境温度下允许的最大功耗为 $P_D = (T_{J(MAX)}) – T_A)/ R_{\theta JA}$。所有数字均适用于直接焊接到 PCB 的封装。

7.5 2.7V 电气特性

除非另有说明，否则所有限值均基于以下条件：$T_A = 25°C$，$V^+ = 2.7V$，$V^- = 0V$，$V_{CM} = 0.5V$，$V_{OUT} = 1.35V$，且 $R_L > 1M\Omega$（连接至 1.35V）。(1)

(1) 电气表的值仅适用于指示温度下的工厂测试条件。工厂测试条件会使器件的自发热大受限制，使得 $T_J = T_A$。在 $T_J > T_A$ 的内部自发热条件下，某些参数性能规格（如电气表中所示）无法得到保证。

版权 © 2008–2015, Texas Instruments Incorporated

2.7V 电气特性 (接下页)

除非另有说明，否则所有限值均基于以下条件：T_A = 25°C，V^+ = 2.7V，V^- = 0V，V_{CM} = 0.5V，V_{OUT} = 1.35V，且 R_L > 1MΩ（连接至 1.35V）。(1)

参数		测试条件		最小值(2)	典型值(3)	最大值(2)	单位
V_{OS}	输入失调电压	V_{CM} = 0.5V 以及 V_{CM} = 2.2V		−5	±0.7	+5	mV
			T_A=-40°C 至 +125°C	−6		+6	
TC V_{OS}	输入失调电压温漂	V_{CM} = 0.5V 以及 V_{CM} = 2.2V(4)			±2		µV/C
I_B	输入偏置电流	V_{CM} = 0.5V(5)		−2	−1.2		µA
			T_A = –40°C 至 +125°C	−2.5			
		V_{CM} = 2.2V(5)			0.45	1	
			T_A = -40°C 至 +125°C			1.5	
I_{OS}	输入失调电流	V_{CM} = 0.5V 以及 V_{CM} = 2.2V			20	200	nA
			T_A = –40°C 至 +125°C			300	
CMRR	共模抑制比	0V ≤ V_{CM} ≤ 1V		70	100		dB
			T_A = -40°C 至 +125°C	60			
		0V ≤ V_{CM} ≤ 2.7V		55	70		
			T_A = –40°C 至 +125°C	50			
PSRR	电源抑制比	2.7V ≤ V_S ≤ 30V		78	104		dB
			T_A = -40°C 至 +125°C	74			
CMVR	共模电压范围（最小值）	CMRR > 50dB			−0.3	−0.1	V
			T_A = –40°C 至 +125°C			0	
	共模电压范围（最大值）	CMRR > 50dB		2.8	3		
			T_A = –40°C 至 +125°C	2.7			
A_{VOL}	开环电压增益	0.5V ≤ V_O ≤ 2.2V R_L = 10kΩ（连接至 1.35V）		65	72		dB
			T_A = -40°C 至 +125°C	62			
		0.5V ≤ V_O ≤ 2.2V R_L = 2kΩ（连接至 1.35V）		59	66		
			T_A = –40°C 至 +125°C	55			
V_{OUT}	输出电压摆幅高位	R_L = 10kΩ（连接至 1.35V） V_{ID} = 100mV			50	150	mV（相对于任一电源轨）
			T_A = –40°C 至 +125°C			160	
		R_L = 2kΩ（连接至 1.35V） V_{ID} = 100mV			100	250	
			T_A = –40°C 至 +125°C			280	
	输出电压摆幅低位	R_L = 10kΩ（连接至 1.35V） V_{ID} = −100mV			20	120	
			T_A = –40°C 至 +125°C			150	
		R_L = 2kΩ（连接至 1.35V） V_{ID} = −100mV			40	120	
			T_A = –40°C 至 +125°C			150	

(2) 所有限值均根据测试或统计分析确定。
(3) 典型值表示评定特性时确定的最有可能达到的参数标准。实际典型值可能会随时间推移而变化，而且还取决于应用和配置。已发货生产材料未进行这些典型值测试，无法确保符合这些典型值。
(4) 失调电压温漂等于极端温度下的 V_{OS} 变化除以总温度变化值。
(5) 正电流相当于流入器件的电流。

版权 © 2008–2015, Texas Instruments Incorporated

2.7V 电气特性 (接下页)

除非另有说明，否则所有限值均基于以下条件：T_A = 25°C，V^+ = 2.7V，V^- = 0V，V_{CM} = 0.5V，V_{OUT} = 1.35V，且 R_L > 1MΩ（连接至 1.35V）。(1)

参数		测试条件		最小值(2)	典型值(3)	最大值(2)	单位
I_{OUT}	输出电流	拉电流 V_{ID} = 200mV，V_{OUT} = 0V(6)		30	48		mA
			T_A = -40°C 至 +125°C	20			
		灌电流 V_{ID} = −200mV，V_{OUT} = 2.7V(6)		40	65		
			T_A = –40°C 至 +125°C	30			
I_S	电源电流	LM7321			0.95	1.3	mA
			T_A = -40°C 至 +125°C			1.9	
		LM7322			2	2.5	
			T_A = –40°C 至 +125°C			3.8	
SR	压摆率(7)	A_V = +1，V_I = 2V 阶跃			8.5		V/µs
f_u	单位增益频率	R_L= 2kΩ，C_L= 20pF			7.5		MHz
GBW	增益带宽	f = 50kHz			16		MHz
e_n	输入基准电压噪声密度	f = 2kHz			11.9		nV/√Hz
i_n	输入基准电流噪声密度	f = 2kHz			0.5		pA/√Hz
THD+N	总谐波失真 + 噪声	V^+ = 1.9V，V^- = −0.8V f = 1kHz，R_L = 100kΩ，A_V = +2 V_{OUT} = 210mV_{PP}			−77		dB
CT 抑制	串扰抑制	f = 100kHz，驱动器 R_L = 10kΩ			60		dB

(6) 同时适用于单电源供电和双电源供电。在环境温度升高的情况下，持续短路运行可能会导致超过允许的最大结温 (150°C)。短路测试是瞬时测试。在室温及低于室温的情况下，当 V_S ≤ 6V 时，输出短路持续时间是无限的。V_S > 6V 时，允许的短路持续时间为 1.5ms。

(7) 压摆率是上升压摆率和下降压摆率中的较慢者。作为电压跟随器连接。

版权 © 2008–2015, Texas Instruments Incorporated

7.6 ±5V 电气特性

除非另有说明，否则所有限值均基于以下条件：T_A = 25°C，V^+ = 5V，V^- = −5V，V_{CM} = 0V，V_{OUT} = 0V，且 R_L > 1MΩ（连接至 0V）。(1)

参数		测试条件		最小值 (2)	典型值 (3)	最大值 (2)	单位
V_{OS}	输入失调电压	V_{CM} = −4.5V 以及 V_{CM} = 4.5V		−5	±0.7	+5	mV
			T_A=-40°C 至 +125°C	−6		+6	
TC V_{OS}	输入失调电压温漂	V_{CM} = −4.5V 以及 V_{CM} = 4.5V(4)			±2		µV/°C
I_B	输入偏置电流	V_{CM} = −4.5V(5)		−2.0	−1.2		µA
			T_A = –40°C 至 +125°C	−2.5			
		V_{CM} = 4.5V(5)			0.45	1	
			T_A = -40°C 至 +125°C			1.5	
I_{OS}	输入失调电流	V_{CM} = −4.5V 以及 V_{CM} = 4.5V			20	200	nA
			T_A = –40°C 至 +125°C			300	
CMRR	共模抑制比	−5V ≤ V_{CM} ≤ 3V		80	100		dB
			T_A = -40°C 至 +125°C	70			
		−5V ≤ V_{CM} ≤ 5V		65	80		
			T_A = –40°C 至 +125°C	62			
PSRR	电源抑制比	2.7V ≤ V_S ≤ 30V，V_{CM} = −4.5V		78	104		dB
			T_A = -40°C 至 +125°C	74			
CMVR	共模电压范围（最小值）	CMRR > 50dB			−5.3	−5.1	V
			T_A = –40°C 至 +125°C			−5	
	共模电压范围（最大值）	CMRR > 50dB		5.1	5.3		
			T_A = –40°C 至 +125°C	5			
A_{VOL}	开环电压增益	−4V ≤ V_O ≤ 4V，R_L = 10kΩ（连接至 0V）		74	80		dB
			T_A = -40°C 至 +125°C	70			
		−4V ≤ V_O ≤ 4V，R_L = 2kΩ（连接至 0V）		68	74		
			T_A = –40°C 至 +125°C	65			
V_{OUT}	输出电压摆幅高位	R_L = 10kΩ（连接至 0V），V_{ID} = 100mV			100	250	mV（相对于任一电源轨）
			T_A = –40°C 至 +125°C			280	
		R_L = 2kΩ（连接至 0V），V_{ID} = 100mV			160	350	
			T_A = –40°C 至 +125°C			450	
	输出电压摆幅低位	R_L = 10kΩ（连接至 0V），V_{ID} = −100mV			35	200	
			T_A = –40°C 至 +125°C			250	
		R_L = 2kΩ（连接至 0V），V_{ID} = −100mV			80	200	
			T_A = –40°C 至 +125°C			250	
I_{OUT}	输出电流	拉电流 V_{ID} = 200mV，V_{OUT} = −5V(6)		35	70		mA
			T_A = -40°C 至 +125°C	20			
		灌电流 V_{ID} = −200mV，V_{OUT} = 5V(6)		50	85		
			T_A = –40°C 至 +125°C	30			

(1) 电气表的值仅适用于指示温度下的工厂测试条件。工厂测试条件会使器件的自发热大受限制，使得 $T_J = T_A$。在 $T_J > T_A$ 的内部自发热条件下，某些参数性能规格（如电气表中所示）无法得到保证。
(2) 所有限值均根据测试或统计分析确定。
(3) 典型值表示评定特性时确定的最有可能达到的参数标准。实际典型值可能会随时间推移而变化，而且还取决于应用和配置。已发货生产材料未进行这些典型值测试，无法确保符合这些典型值。
(4) 失调电压温漂等于极端温度下的 V_{OS} 变化除以总温度变化值。
(5) 正电流相当于流入器件的电流。
(6) 同时适用于单电源供电和双电源供电。在环境温度升高的情况下，持续短路运行可能会导致超过允许的最大结温 (150°C)。短路测试是瞬时测试。在室温及低于室温的情况下，当 V_S ≤ 6V 时，输出短路持续时间是无限的。V_S > 6V 时，允许的短路持续时间为 1.5ms。

版权 © 2008–2015, Texas Instruments Incorporated

±5V 电气特性 (接下页)

除非另有说明，否则所有限值均基于以下条件：T_A = 25°C，V^+ = 5V，V^- = −5V，V_{CM} = 0V，V_{OUT} = 0V，且 R_L > 1MΩ（连接至 0V）。(1)

参数		测试条件			最小值 (2)	典型值 (3)	最大值 (2)	单位
I_S	电源电流	V_{CM} = −4.5V	LM7321			1.0	1.3	mA
				T_A = -40°C 至 +125°C			2	
			LM7322			2.3	2.8	
				T_A = –40°C 至 +125°C			3.8	
SR	压摆率(7)	A_V = +1，V_I = 8V 阶跃				12.3		V/µs
f_u	单位增益频率	R_L= 2kΩ，C_L= 20pF				9		MHz
GBW	增益带宽	f = 50kHz				16		MHz
e_n	输入基准电压噪声密度	f = 2kHz				14.3		nV/√H
i_n	输入基准电流噪声密度	f = 2kHz				1.35		pA/√H
THD+N	总谐波失真 + 噪声	f = 1kHz，R_L = 100kΩ，A_V = +2 V_{OUT} = 8V_{PP}				−79		dB
CT 抑制	串扰抑制	f = 100kHz，驱动器 R_L = 10kΩ				60		dB

(7) 压摆率是上升压摆率和下降压摆率中的较慢者。作为电压跟随器连接。

7.7 ±15V 电气特性

除非另有说明，否则所有限值均基于以下条件：T_A = 25°C，V^+ = 15V，V^- = −15V，V_{CM} = 0V，V_{OUT} = 0V，且 R_L > 1MΩ（连接至 15V）。(1)

参数		测试条件		最小值 (2)	典型值 (3)	最大值 (2)	单位
V_{OS}	输入失调电压	V_{CM} = −14.5V 以及 V_{CM} = 14.5V		−6	±0.7	+6	mV
			–40°C 至 125°C	−8		+8	
TC V_{OS}	输入失调电压温漂	V_{CM} = −14.5V 以及 V_{CM} = 14.5V(4)			±2		µV/°C
I_B	输入偏置电流	V_{CM} = −14.5V(5)		−2	−1.1		µA
			–40°C 至 125°C	−2.5			
		V_{CM} = 14.5V(5)			0.45	1	
			–40°C 至 125°C			1.5	
I_{OS}	输入失调电流	V_{CM} = −14.5V 以及 V_{CM} = 14.5V			30	300	nA
			–40°C 至 125°C			500	
CMRR	共模抑制比	−15V ≤ V_{CM} ≤ 12V		80	100		dB
			–40°C 至 125°C	75			
		−15V ≤ V_{CM} ≤ 15V		72	80		
			–40°C 至 125°C	70			
PSRR	电源抑制比	2.7V ≤ V_S ≤ 30V，V_{CM} = −14.5V		78	100		dB
			–40°C 至 125°C	74			
CMVR	共模电压范围（最小值）	CMRR > 50dB			−15.3	−15.1	V
			–40°C 至 125°C			−15	
	共模电压范围（最大值）	CMRR > 50dB		15.1	15.3		
			–40°C 至 125°C	15			

(1) 电气表的值仅适用于指示温度下的工厂测试条件。工厂测试条件会使器件的自发热大受限制，使得 T_J = T_A。在 T_J > T_A 的内部自发热条件下，某些参数性能规格（如电气表中所示）无法得到保证。
(2) 所有限值均根据测试或统计分析确定。
(3) 典型值表示评定特性时确定的最有可能达到的参数标准。实际典型值可能会随时间推移而变化，而且还取决于应用和配置。已发货生产材料未进行这些典型值测试，无法确保符合这些典型值。
(4) 失调电压温漂等于极端温度下的 V_{OS} 变化除以总温度变化值。
(5) 正电流相当于流入器件的电流。

版权 © 2008–2015, Texas Instruments Incorporated

±15V 电气特性 (接下页)

除非另有说明，否则所有限值均基于以下条件：T_A = 25°C，V^+ = 15V，V^- = −15V，V_{CM} = 0V，V_{OUT} = 0V，且 R_L > 1MΩ（连接至 15V）。(1)

参数		测试条件			最小值 (2)	典型值 (3)	最大值 (2)	单位
A_{VOL}	开环电压增益	−13V ≤ V_O ≤ 13V R_L = 10kΩ（连接至 0V）			75	85		dB
			–40°C 至 125°C		70			
		−13V ≤ V_O ≤ 13V R_L = 2kΩ（连接至 0V）			70	78		
			–40°C 至 125°C		65			
V_{OUT}	输出电压摆幅高位	R_L = 10kΩ（连接至 0V） V_{ID} = 100mV				150	300	mV（相对于任一电源轨）
			–40°C 至 125°C				350	
		R_L = 2kΩ（连接至 0V） V_{ID} = 100mV				250	550	
			–40°C 至 125°C				650	
	输出电压摆幅低位	R_L = 10kΩ（连接至 0V） V_{ID} = −100mV				60	200	
			–40°C 至 125°C				250	
		R_L = 2kΩ（连接至 0V） V_{ID} = −100mV				130	300	
			–40°C 至 125°C				400	
I_{OUT}	输出电流	拉电流 V_{ID} = 200mV，V_{OUT} = −15V (6)			40	65		mA
		灌电流 V_{ID} = −200mV，V_{OUT} = 15V (6)			60	100		
I_S	电源电流	V_{CM} = −14.5V	LM7321			1.1	1.7	mA
				–40°C 至 125°C			2.4	
			LM7322			2.5	4	
				–40°C 至 125°C			5.6	
SR	压摆率 (7)	A_V = +1，V_I = 20V 阶跃				18		V/µs
f_u	单位增益频率	R_L= 2kΩ，C_L= 20pF				11.3		MHz
GBW	增益带宽	f = 50kHz				20		MHz
e_n	输入基准电压噪声密度	f = 2kHz				15		nV/√H
i_n	输入基准电流噪声密度	f = 2kHz				1.3		pA/√H
THD+N	总谐波失真 + 噪声	f = 1kHz，R_L 100kΩ， A_V = +2，V_{OUT} = 23V_{PP}				−86		dB
CT 抑制	串扰抑制	f = 100kHz，驱动器 R_L = 10kΩ				60		dB

(6) 同时适用于单电源供电和双电源供电。在环境温度升高的情况下，持续短路运行可能会导致超过允许的最大结温 (150°C)。短路测试是瞬时测试。在室温及低于室温的情况下，当 V_S ≤ 6V 时，输出短路持续时间是无限的。V_S > 6V 时，允许的短路持续时间为 1.5ms。

(7) 压摆率是上升压摆率和下降压摆率中的较慢者。作为电压跟随器连接。

版权 © 2008–2015, Texas Instruments Incorporated

7.8 典型特性

除非另有说明，否则 T_A = 25°C。

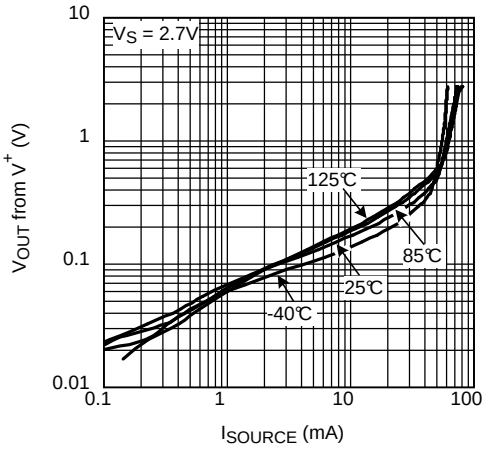


图 **1.** 输出摆幅与拉电流间的关系

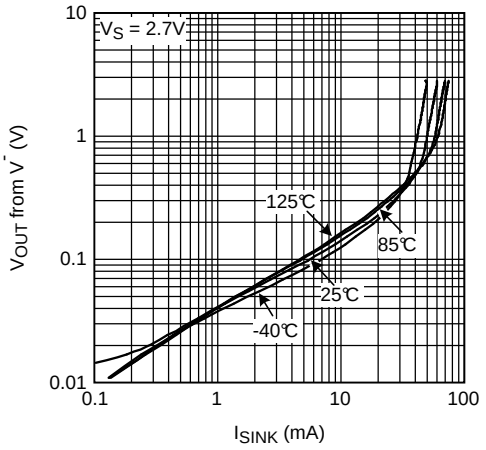


图 **2.** 输出摆幅与灌电流间的关系

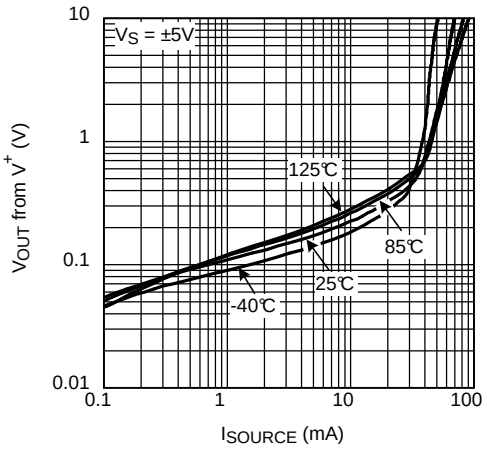


图 **3.** 输出摆幅与拉电流间的关系

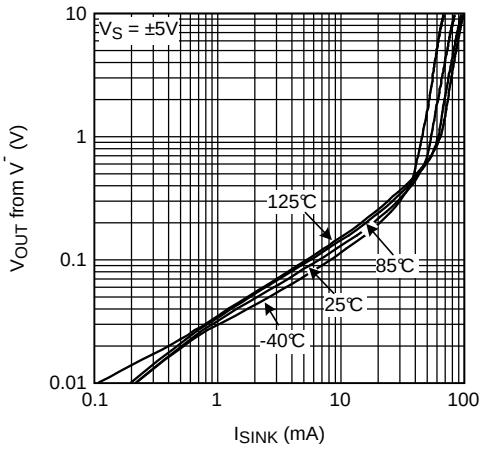


图 **4.** 输出摆幅与灌电流间的关系

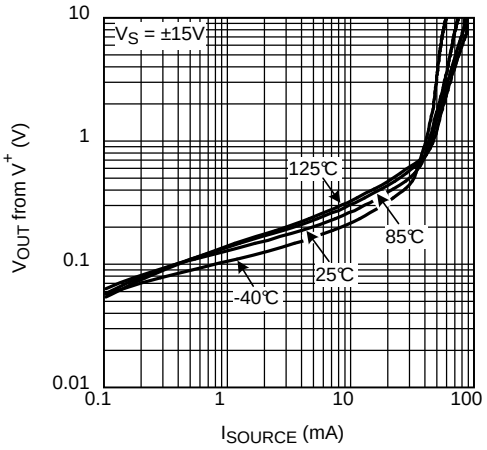


图 **5.** 输出摆幅与拉电流间的关系

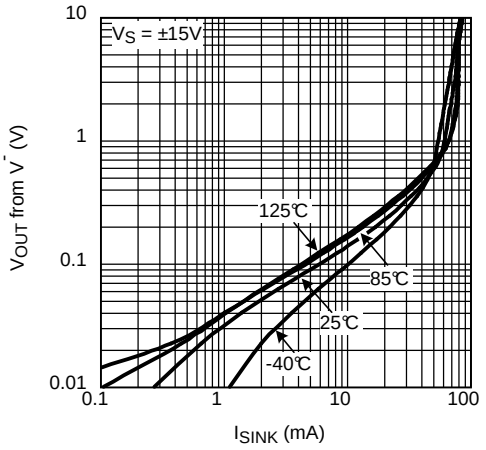


图 **6.** 输出摆幅与灌电流间的关系

版权 © 2008–2015, Texas Instruments Incorporated

典型特性 (接下页)

除非另有说明，否则 T_A = 25°C。

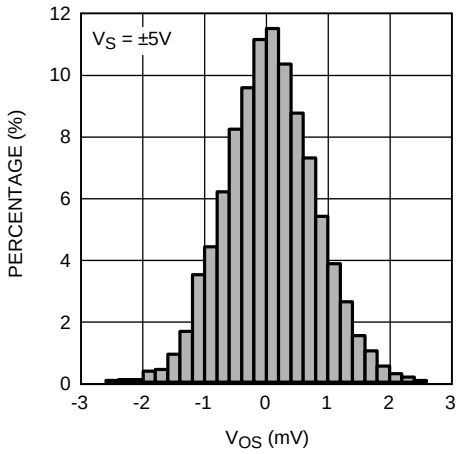


图 **7.** V_{OS} 分布

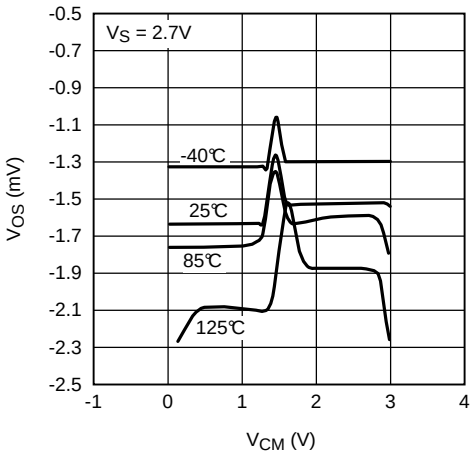


图 **8.** V_{OS} 与 V_{CM} 间的关系（单位 **1**）

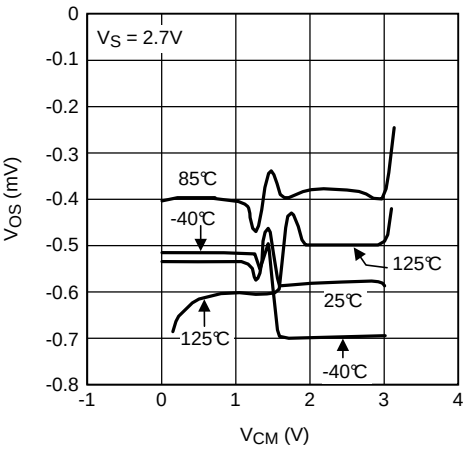


图 **9.** V_{OS} 与 V_{CM} 间的关系（单位 **2**）

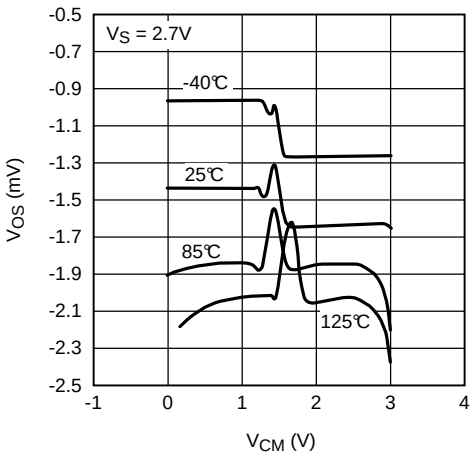


图 **10.** V_{OS} 与 V_{CM} 间的关系（单位 **3**）

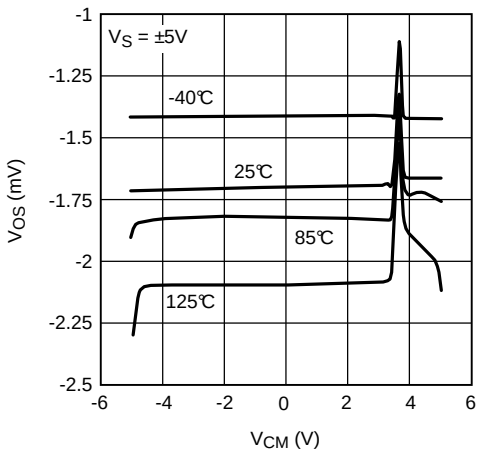


图 **11.** V_{OS} 与 V_{CM} 间的关系（单位 **1**）

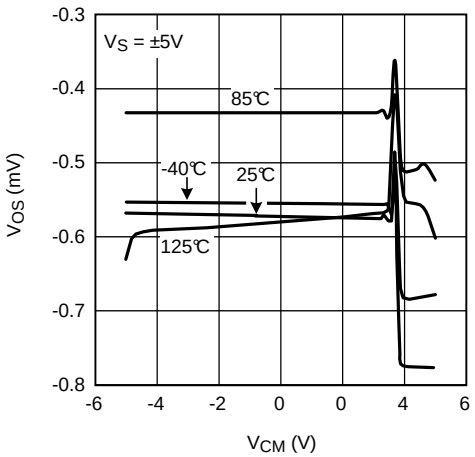


图 **12.** V_{OS} 与 V_{CM} 间的关系（单位 **2**）

版权 © 2008–2015, Texas Instruments Incorporated

典型特性 (接下页)

除非另有说明，否则 T_A = 25°C。

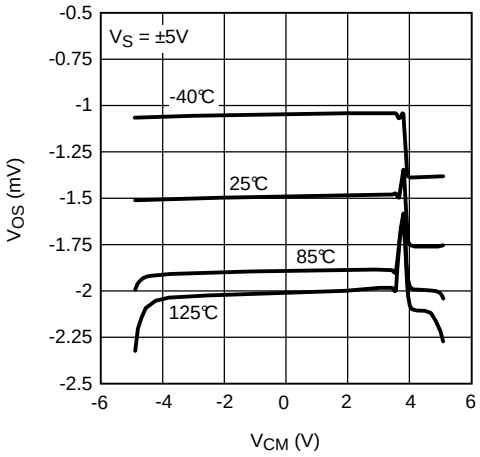


图 **13.** V_{OS} 与 V_{CM} 间的关系（单位 **2**）

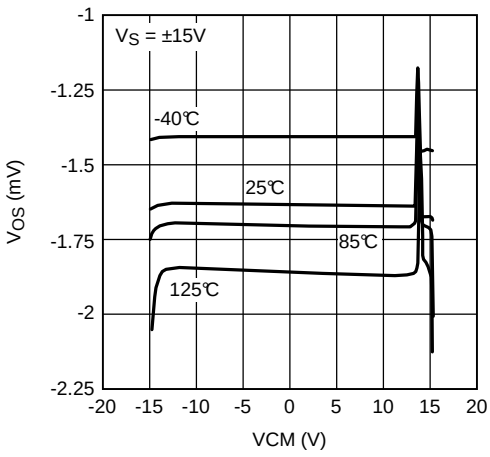


图 **14.** V_{OS} 与 V_{CM} 间的关系（单位 **1**）

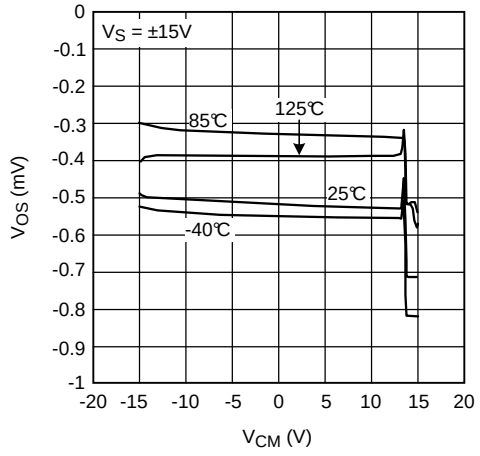


图 **15.** V_{OS} 与 V_{CM} 间的关系（单位 **2**）

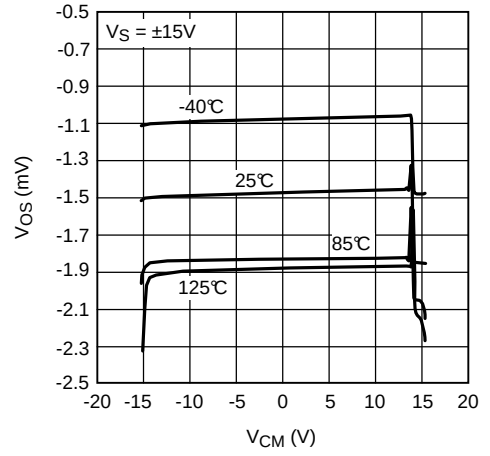


图 **16.** V_{OS} 与 V_{CM} 间的关系（单位 **3**）

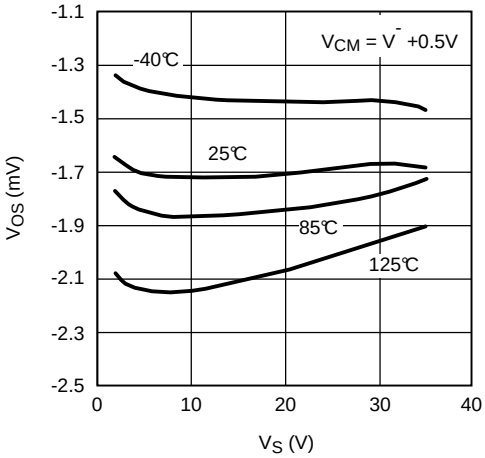


图 **17.** V_{OS} 与 V_S 间的关系（单位 **1**）

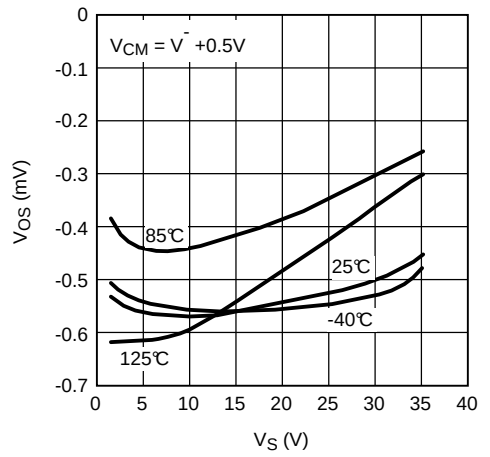


图 **18.** V_{OS} 与 V_S 间的关系（单位 **2**）

版权 © 2008–2015, Texas Instruments Incorporated

典型特性 (接下页)

除非另有说明，否则 T_A = 25°C。

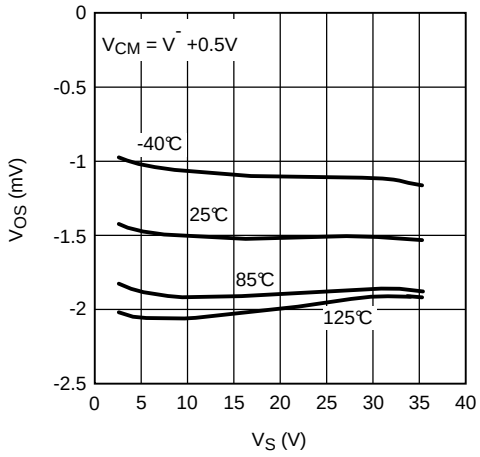


图 **19.** V_{OS} 与 V_S 间的关系（单位 **3**）

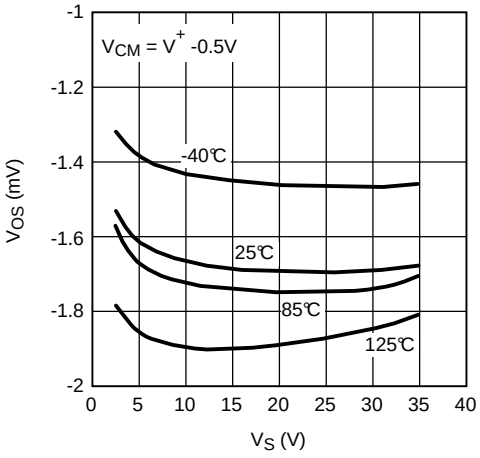


图 **20.** V_{OS} 与 V_S 间的关系（单位 **1**）

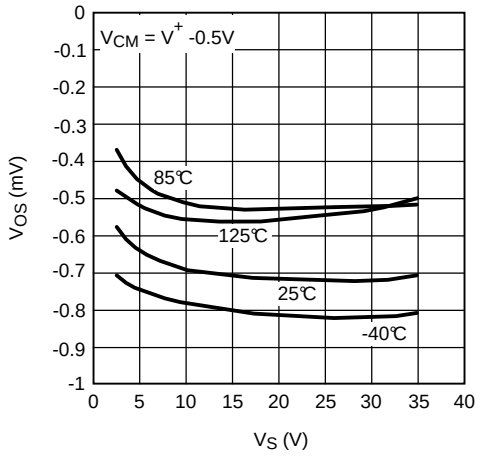


图 **21.** V_{OS} 与 V_S 间的关系（单位 **2**）

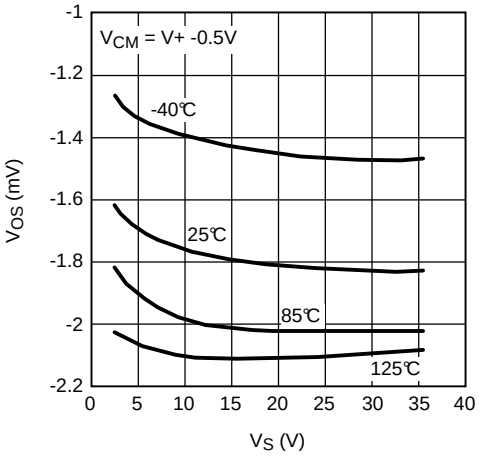


图 **22.** V_{OS} 与 V_S 间的关系（单位 **3**）

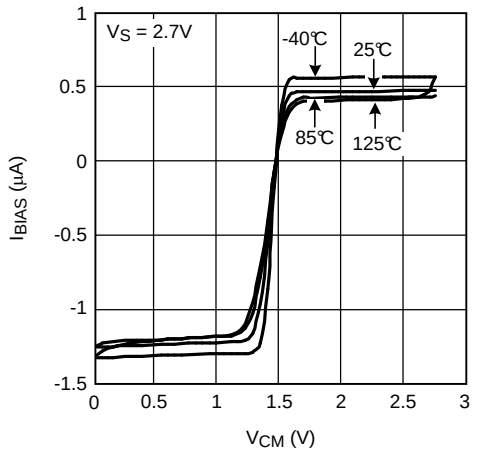


图 **23.** I_{BIAS} 与 V_{CM} 间的关系

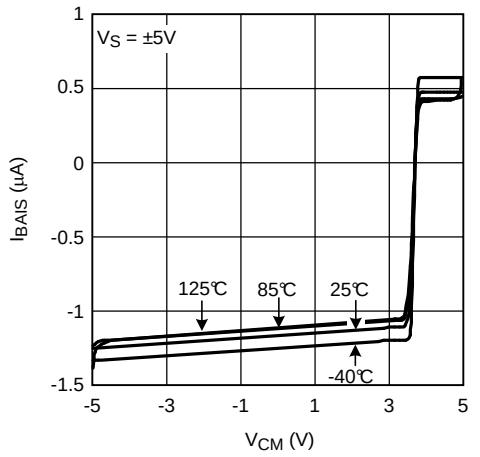


图 **24.** I_{BIAS} 与 V_{CM} 间的关系

典型特性 (接下页)

除非另有说明，否则 T_A = 25°C。

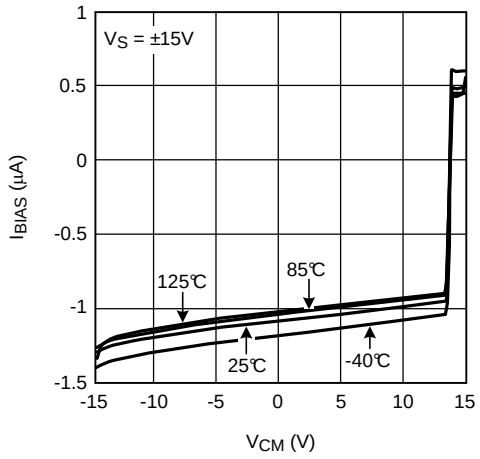


图 **25.** I_{BIAS} 与 V_{CM} 间的关系

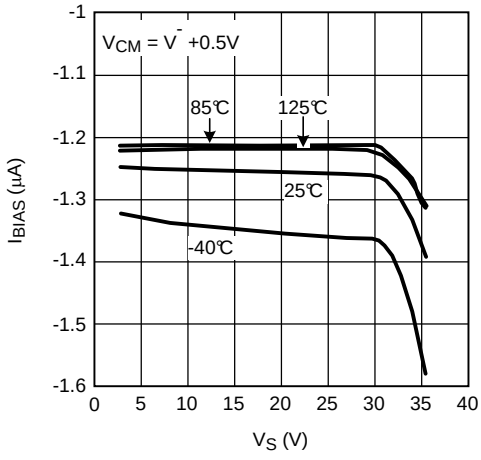


图 **26.** I_{BIAS} 与 V_S 间的关系

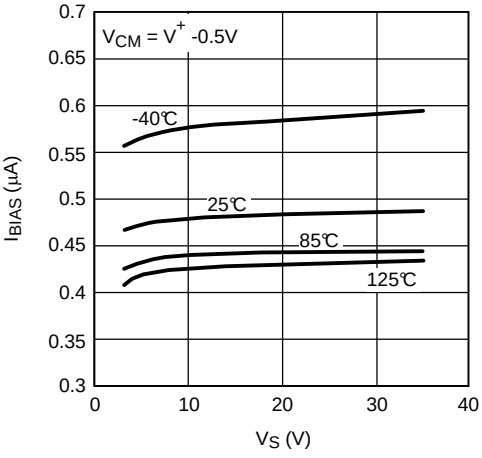


图 **27.** I_{BIAS} 与 V_S 间的关系

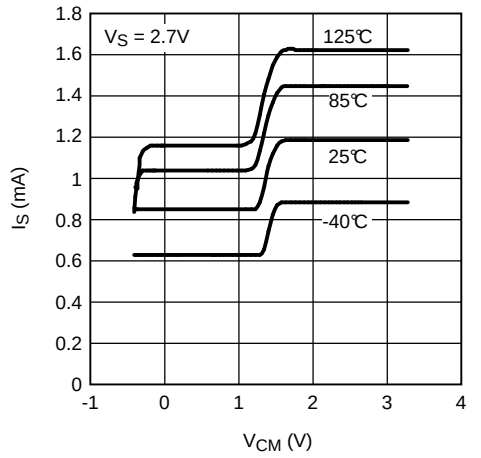


图 **28.** I_S 与 V_{CM} 间的关系 **(LM7321)**

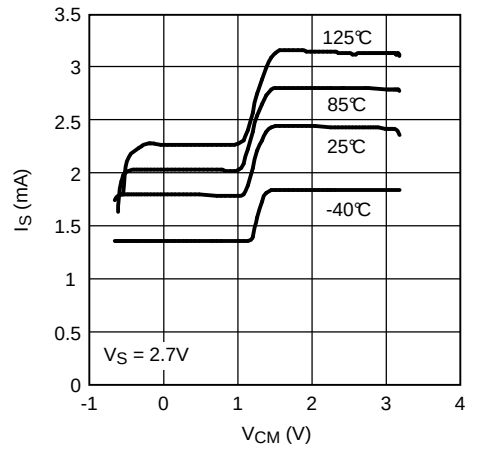


图 **29.** I_S 与 V_{CM} 间的关系 **(LM7322)**

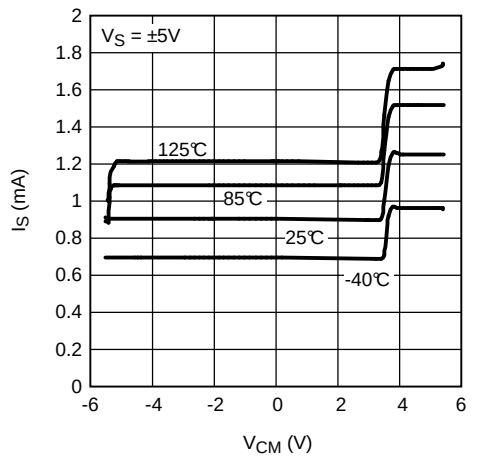


图 **30.** I_S 与 V_{CM} 间的关系 **(LM7321)**

版权 © 2008–2015, Texas Instruments Incorporated

典型特性 (接下页)

除非另有说明，否则 T_A = 25°C。

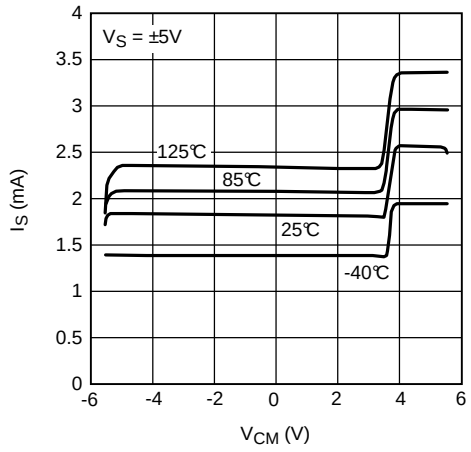


图 **31. I_S 与V_{CM} 间的关系 (LM7322)**

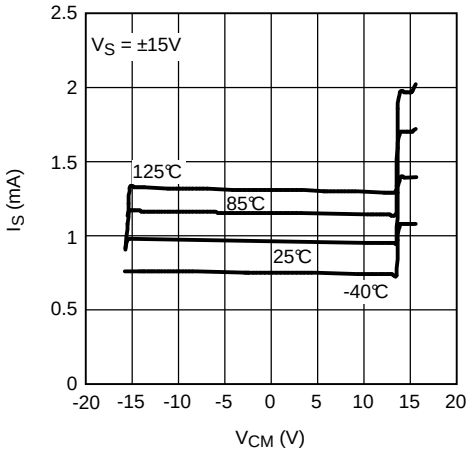


图 **32. I_S 与V_{CM} 间的关系 (LM7321)**

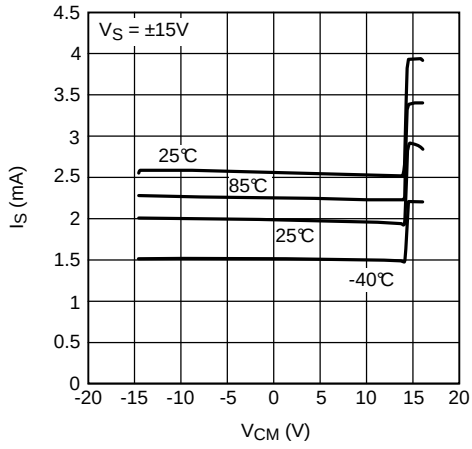


图 **33. I_S 与V_{CM} 间的关系 (LM7322)**

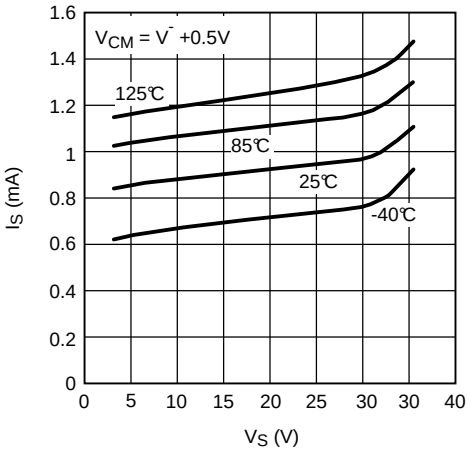


图 **34. I_S 与V_S 间的关系 (LM7321)**

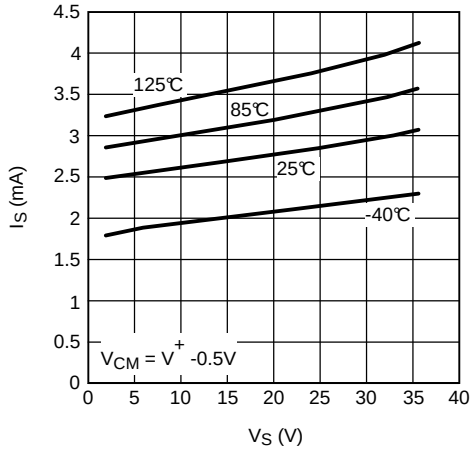


图 **35. I_S 与V_S 间的关系 (LM7322)**

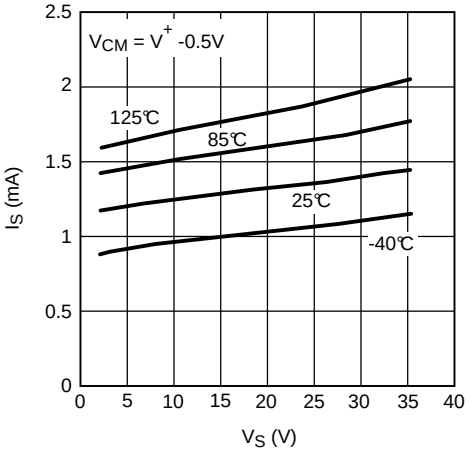


图 **36. I_S 与V_S 间的关系 (LM7321)**

典型特性 (接下页)

除非另有说明，否则 T_A = 25°C。

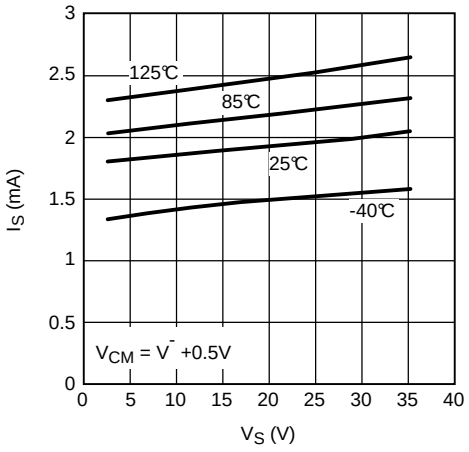


图 **37.** I_S 与V_S 间的关系 **(LM7322)**

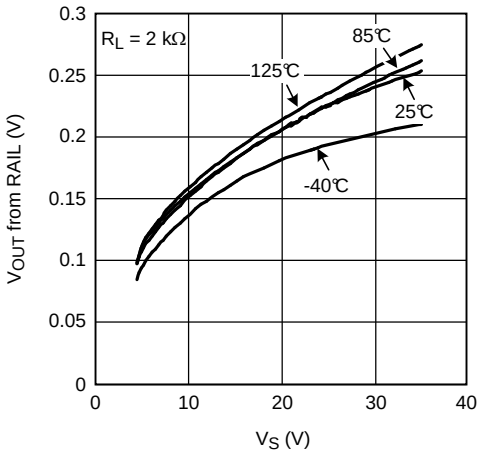


图 **38.** 正输出摆幅与电源电压间的关系

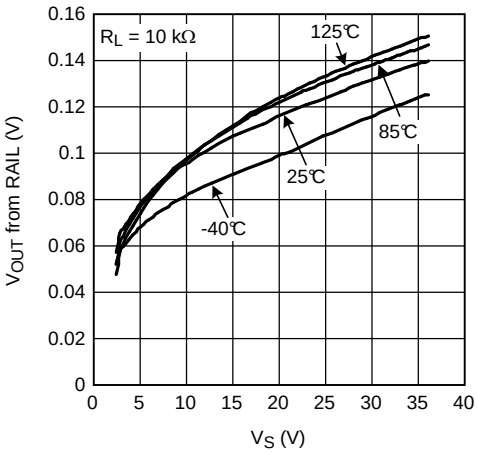


图 **39.** 正输出摆幅与电源电压间的关系

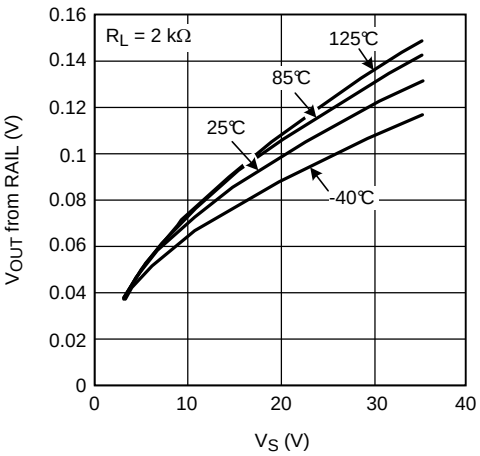


图 **40.** 负输出摆幅与电源电压间的关系

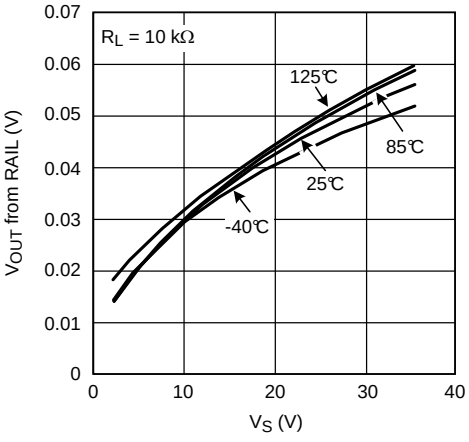


图 **41.** 负输出摆幅与电源电压间的关系

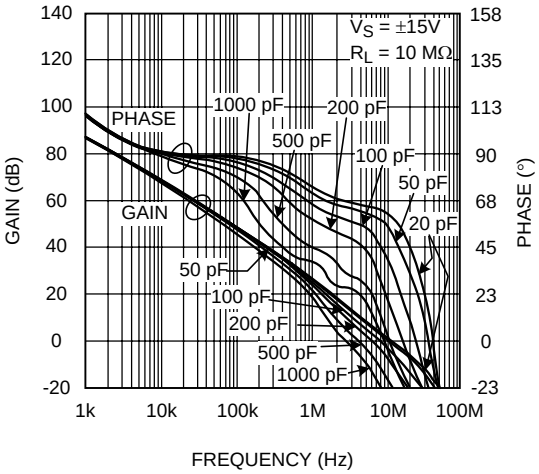


图 **42.** 各种容性负载下的开环频率响应

版权 © 2008–2015, Texas Instruments Incorporated

典型特性 (接下页)

除非另有说明，否则 T_A = 25°C。

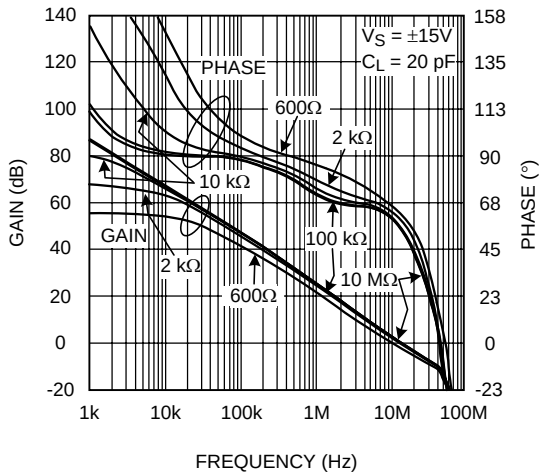


图 **43.** 各种阻性负载下的开环频率响应

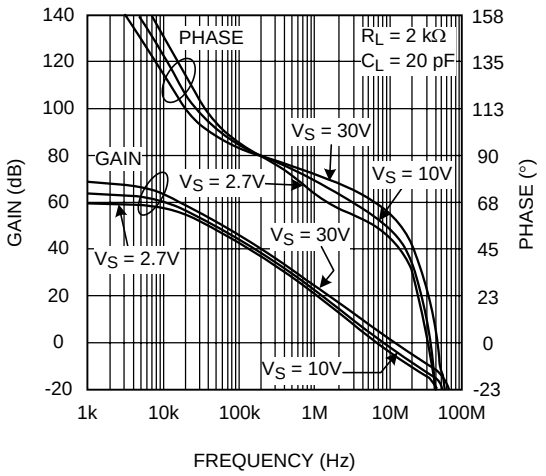


图 **44.** 各种电源电压下的开环频率响应

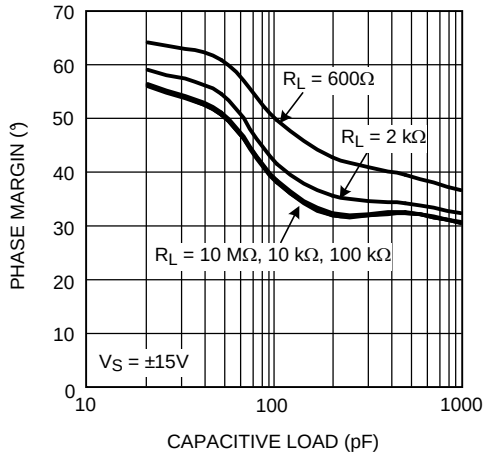


图 **45.** 相位裕度与容性负载间的关系

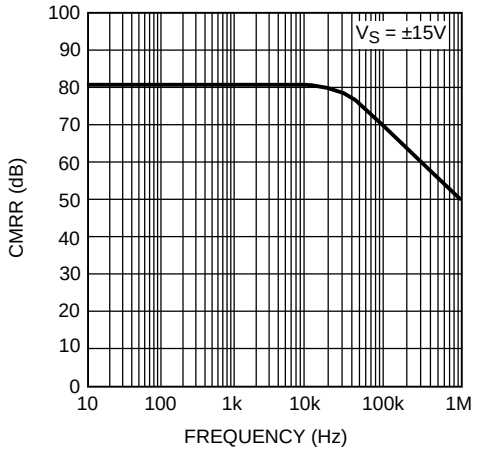


图 **46. CMRR** 与频率间的关系

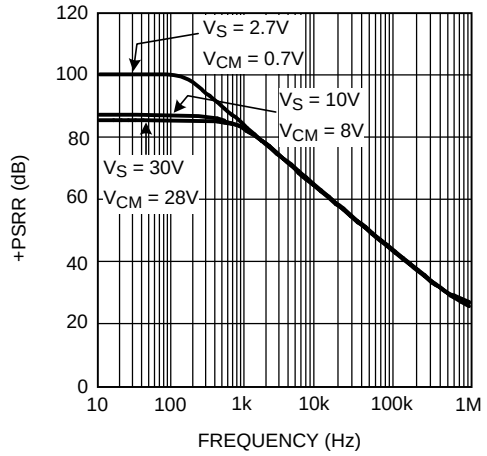


图 **47. +PSRR** 与频率间的关系

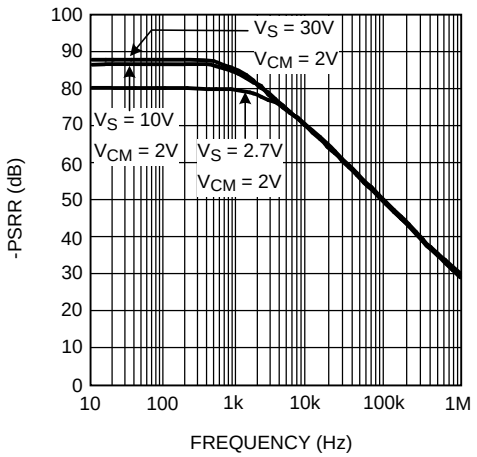


图 **48. −PSRR** 与频率间的关系

典型特性 (接下页)

除非另有说明，否则 T_A = 25°C。

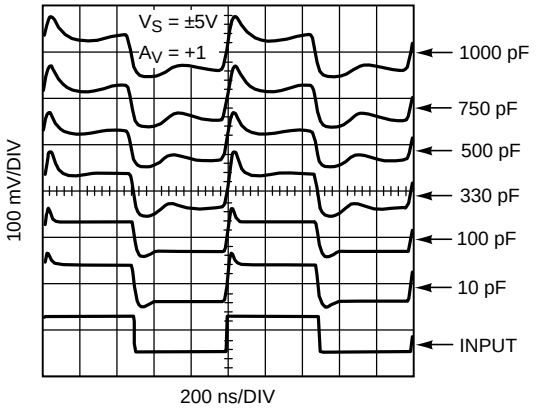


图 **49.** 小信号阶跃响应

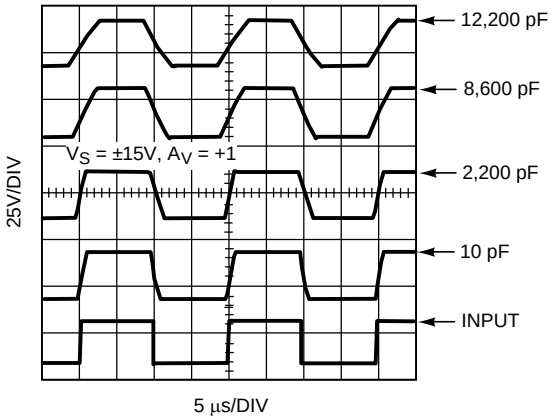


图 **50.** 大信号阶跃响应

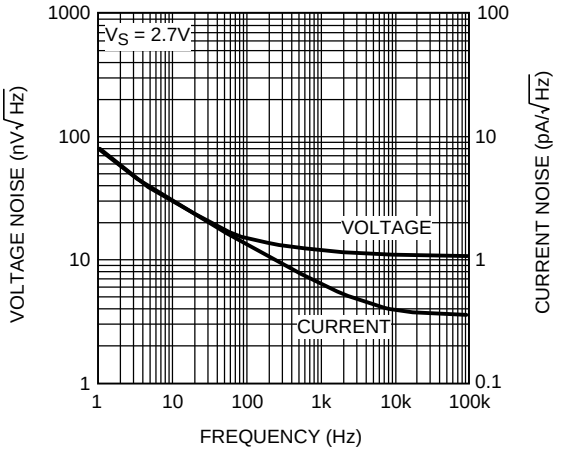


图 **51.** 输入基准电压噪声密度与频率间的关系

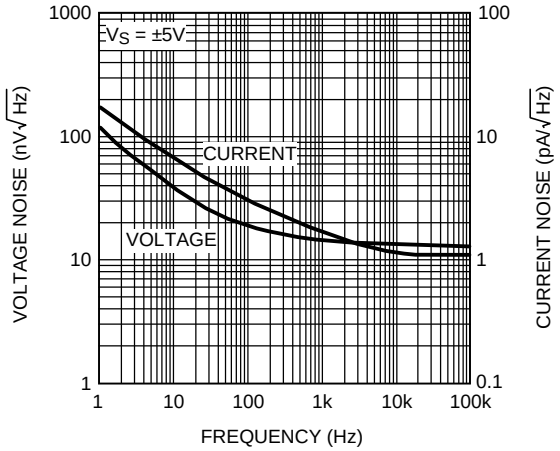


图 **52.** 输入基准电压噪声密度与频率间的关系

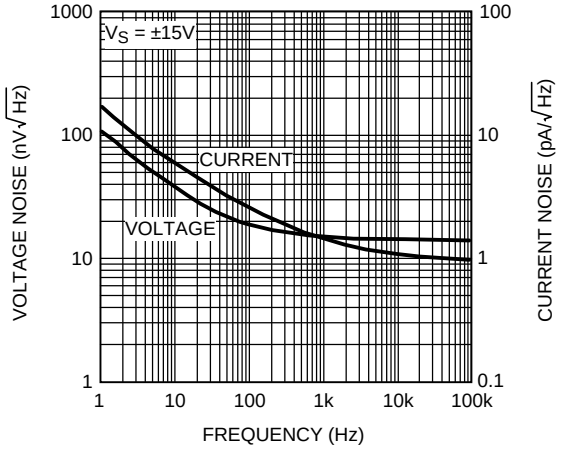


图 **53.** 输入基准电压噪声密度与频率间的关系

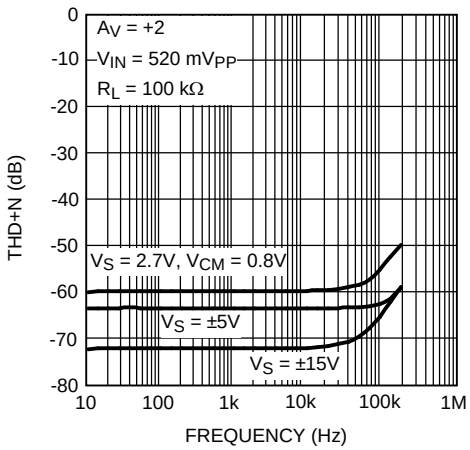


图 **54. THD+N** 与频率间的关系

版权 © 2008–2015, Texas Instruments Incorporated

典型特性 (接下页)

除非另有说明，否则 T_A = 25°C。

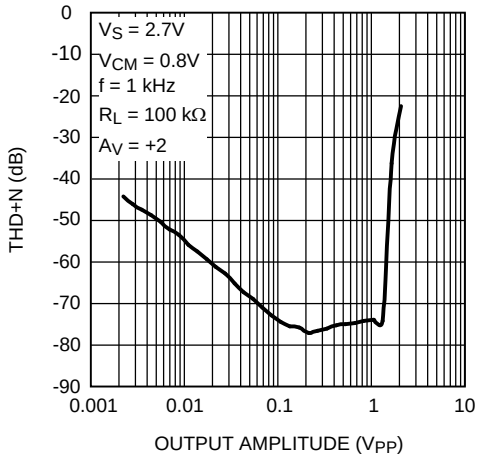


图 **55. THD+N** 与输出幅度间的关系

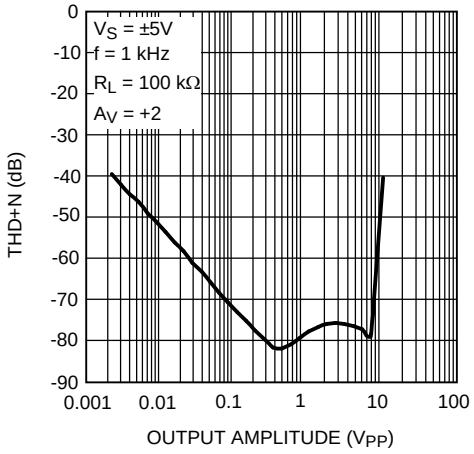


图 **56. THD+N** 与输出幅度间的关系

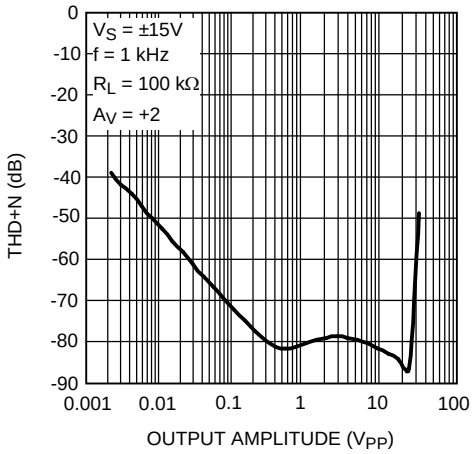


图 **57. THD+N** 与输出幅度间的关系

8 详细 说明

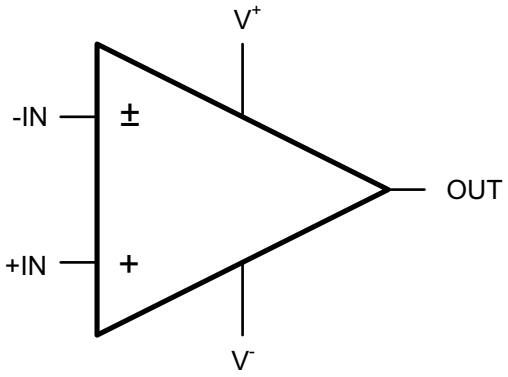
8.1 概述

LM732xx 器件是具有宽工作电压范围和高输出电流的轨至轨输入和输出放大器。LM732xx 系列非常高效，能实现 18V/μs 的压摆率和 20MHz 的单位增益带宽，同时每个运算放大器只需 1mA 的电源电流。LM732xx 器件的性能在 2.7V、±5V 和 ±15V 的条件下完全符合运行规格。

LM732xx 器件设计用于驱动无限容性负载而不产生振荡。所有 LM7321x 和 LM7322x 器件均在 −40°C、125°C 和 25°C 的条件下以现代化的自动测试设备经过测试。−40°C 至 125°C 范围内的高性能、详细的规格和广泛的测试使这些器件适用于工业、汽车和通信 应用。

较大的轨至轨输入共模电压范围以及此宽电压范围内的 50dB 共模抑制能力，让这些器件可实现高侧和低侧感应。大多数器件参数对电源电压不敏感，因此这些器件更便于用在电源电压可能出现变化的场合，例如汽车电气系统和电池供电型设备。这些放大器具有真正的轨至轨输出，能够在低失真（0.05% THD+噪声）的情况下以超越任一电源轨的最小余量电压 (300mV) 提供可观的电流量 (15mA)。

8.2 功能框图



8.3 特性 说明

8.3.1 输出短路电流和功耗问题

LM732xx 输出级根据设计可提供最大输出电流能力。即使瞬时输出对地短路并且在所有工作电压下都能容忍任意电源，但持续时间较长的短路状态可能会导致结温上升到超过器件的绝对最大额定值，特别是在电源电压较高的条件下。低于 6V 的电源电压时，可以无限期容忍输出短路状态。

运算放大器与负载连接时，该器件的功耗包括由于电源电流流入器件而产生的静态功耗以及由负载电流引起的功耗。负载功耗本身可包括一个平均值（由直流负载电流引起）和一个交流分量。如果存在输出电压偏移或输出交流平均电流不为零，或如果运算放大器工作在单电源应用中，而此情况下的输出保持在线性工作范围内的某处，那么直流负载电流将会流动起来。

因此，

$$P_{TOTAL} = P_Q + P_{DC} + P_{AC} \quad (1)$$

版权 © 2008–2015, Texas Instruments Incorporated

特性 说明 (接下页)

运算放大器静态功耗计算公式如下：

$$P_Q = I_S \times V_S \quad (2)$$

其中

- I_S：电源电流
- V_S：总电源电压 ($V^+ - V^-$)

直流负载功耗的计算公式如下：

$$P_{DC} = I_O \times (V_r - V_o) \quad (3)$$

其中

- V_O：平均输出电压
- V_r：拉电流对应的是 V^+，而灌电流对应的是 V^-

交流负载功耗的计算公式为 P_{AC} = 参阅表 1。

表 1 显示了运算放大器在标准正弦波、三角波和方波波形条件下的负载功耗的最大交流分量：

表 1. 标准波形条件下输出级中的标准化交流功耗

P_{AC} ($W.\Omega/V^2$)		
正弦波	三角波	方波
50.7×10^{-3}	46.9×10^{-3}	62.5×10^{-3}

表格条目标准化为 V_S^2/R_L。要计算功耗的交流负载电流分量，只需将对应于输出波形的表格条目乘以系数 V_S^2/R_L 即可。例如，在 ±12V 电源、600Ω 负载和三角波波形的条件下，输出级中的功耗计算如下：

$$P_{AC} = (46.9 \times 10^{-3}) \times (242/600) = 45.0mW \quad (4)$$

特定温度下允许的最大功耗是允许的最高管芯结温 ($T_{J(MAX)}$)、环境温度 T_A 和结至环境的封装热阻 θ_{JA} 的函数。

$$P_{D(MAX)} = \frac{T_{J(MAX)} - T_A}{\theta_{JA}} \quad (5)$$

对于 LM732xx，允许的最高结温为 150°C，在此温度下不允许有功耗。25℃ 下的功率容量计算如下：

对于 VSSOP 封装：

$$P_{D(MAX)} = \frac{150℃ - 25℃}{235℃/W} = 0.53\ W \quad (6)$$

对于 SOIC 封装：

$$P_{D(MAX)} = \frac{150℃ - 25℃}{165℃/W} = 0.76\ W \quad (7)$$

同样，125℃ 下的功率容量如下：

对于 VSSOP 封装：

$$P_{D(MAX)} = \frac{150℃ - 125℃}{235℃/W} = 0.11\ W \quad (8)$$

对于 SOIC 封装：

$$P_{D(MAX)} = \frac{150℃ - 125℃}{165℃/W} = 0.15\ W \quad (9)$$

版权 © 2008–2015, Texas Instruments Incorporated

图 58 显示了采用 VSSOP 和 SOIC 封装时的功率容量与温度间的关系。最大热性能线下面的区域是器件的工作区域。当器件在 P_{TOTAL} 小于 $P_{D(MAX)}$ 的工作区域内工作时，器件结温将保持在 150°C 以下。如果环境温度与封装功率的交汇点高于最大热性能线，则结温将超过 150°C，应严格禁止这种情况。

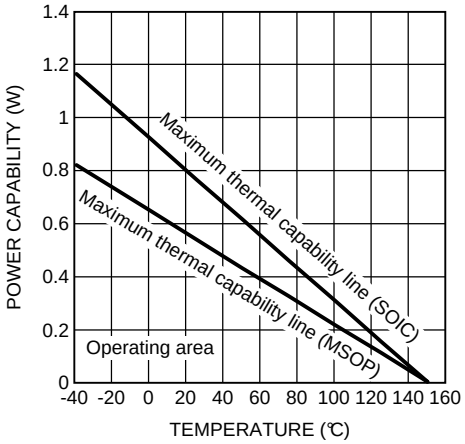


图 58. 功率容量与温度间的关系

当需要高功率而又不能降低环境温度时，提供气流是降低热阻进而提高功率容量的有效方法。

8.3.2 估算输出电压摆幅

请务必注意，稳态输出电流将小于输入过驱时提供的电流。在稳态条件下，可使用输出电压与输出电流关系图（*典型特性* 部分）来预测输出摆幅。图 59 和图 60 显示了此性能以及与输出端和接地端之间连接的负载相对应的多条负载线。在每种情况下，器件在相应温度下的曲线与负载线的交汇点将是该负载可能的典型输出摆幅。例如，一个 1kΩ 的负载可让输出摆幅处于 V^- 的 250mV 范围内以及 V^+ 的 330mV 范围内 (V_S = ±15V)，对应于典型值为 $29.3V_{PP}$ 的未削波摆幅。

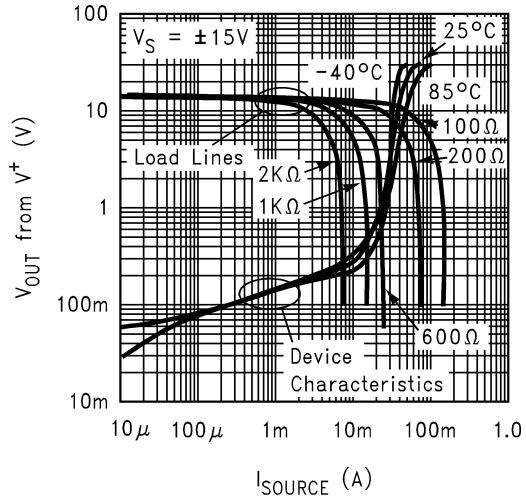


图 59. 输出拉电流特性以及负载线

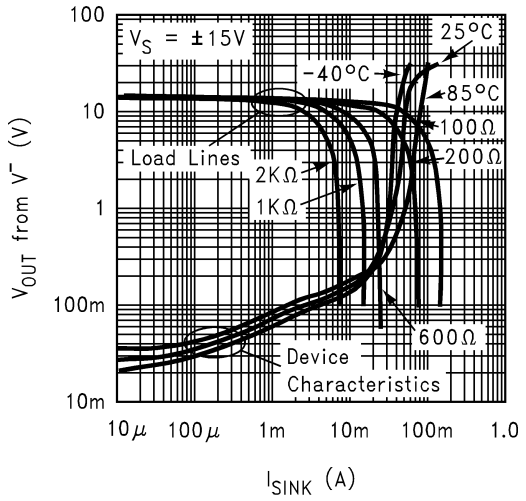


图 60. 输出灌电流特性以及负载线

版权 © 2008–2015, Texas Instruments Incorporated

8.4 器件功能模式

8.4.1 驱动容性负载

LM732xx 专门设计用于驱动无限容性负载而不产生振荡，如图 61 所示。

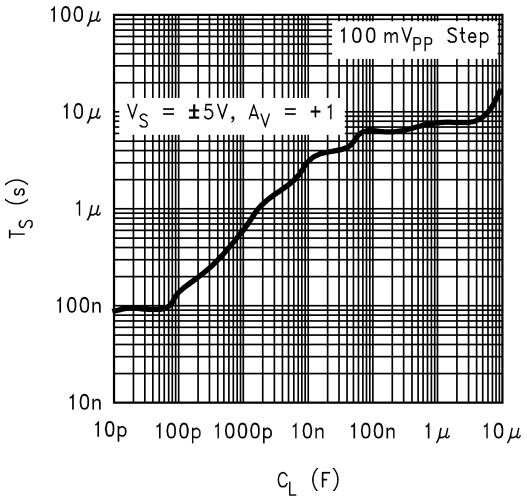


图 61. ±5% 建立时间与容性负载间的关系

此外，该系列器件具有优秀的输出电流处理能力，因此即使在较大的容性负载条件下也能提供良好的压摆率特性，如图 62 和图 63 所示。

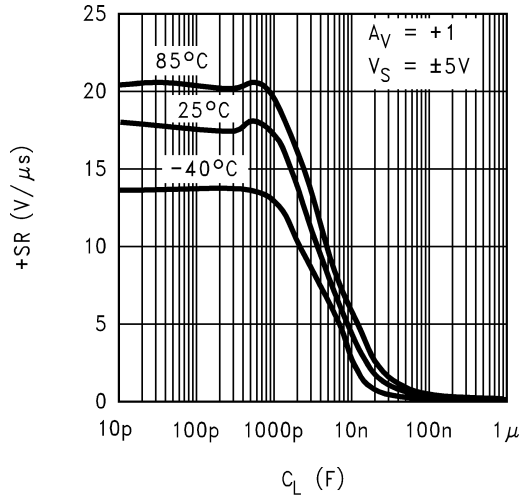


图 62. +SR 与容性负载间的关系

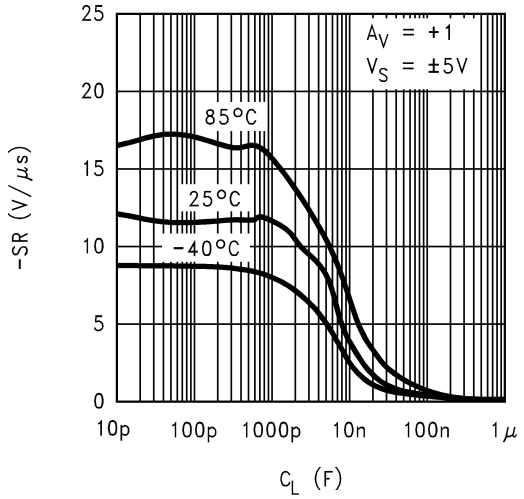


图 63. −SR 与容性负载间的关系

这些 特性 相结合使得此系列器件非常适合 TFT 平板缓冲器、模数转换器输入放大器等 应用 。

但是，与大多数运算放大器一样，在此系列运算放大器和容性负载之间增加一个串联隔离电阻器可提高趋稳和过冲性能。

输出电流驱动是驱动容性负载时的重要参数。该参数将决定输出电压的变化速度。参考压摆率与容性负载关系图（*典型特性* 部分），可以发现两个不同的区域。负载低于大约 10,000pF 时，输出压摆率仅由运算放大器的补偿电容值和流入该电容器的电流决定。负载超出 10nF 时，压摆率取决于运算放大器提供的输出电流。

器件功能模式 (接下页)

注

由于输出拉电流与灌电流相比较低，因此大型容性负载下的压摆率限值由正跳变决定。

负载大于 100nF 的情况下，可通过将短路电流值除以电容值来估算正负压摆率。

对于 LM732xx，提供的输出电流随着输入过驱而增大。参考图 64 和图 65 可以看出，随着输入过驱增强，短路拉电流和灌电流都增大。在闭环放大器配置中的瞬态条件下，当反馈输出还没有完全赶上输入时，将会在输入端施加过驱，使输出电流高于通常在稳态条件下可提供的电流。得益于这一特性，运算放大器的输出级静态电流可以保持在最低水平，从而降低功耗，同时使器件在需要时（例如瞬态条件下）输出大电流。

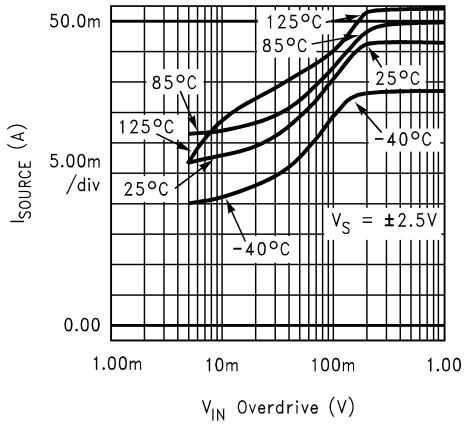


图 64. 输出短路拉电流与输入过驱间的关系

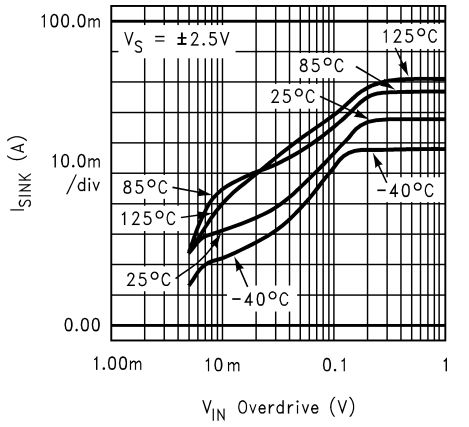


图 65. 输出短路灌电流与输入过驱间的关系

图 66 显示了器件在 A_V = +1、输入关联到 $1V_{PP}$ 阶跃函数并且驱动一个 47nF 电容器时的输出电压、输出电流以及产生的输入过驱。我们可以看出，在输出跳变期间，输入过驱达到 1V 峰值，足以导致输出电流增加到其最大值（请参阅图 64 和图 65 的关系图）。

注

由于输出灌电流与拉电流相比较大，因此输出负跳变快于正跳变。

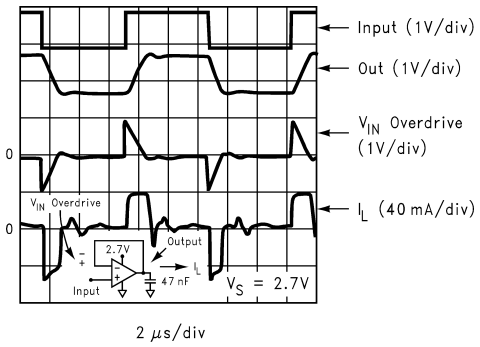


图 66. 缓冲放大器示波器图

版权 © 2008–2015, Texas Instruments Incorporated

9 以下一些应用中

注

的应用和实现 信息 部分的信息不属于 TI 规格范围，TI 不担保其准确性和完整性。TI 的客户应负责确定组件是否适用于其应用。客户应验证并测试其设计是否能够实现，以确保系统功能。

9.1 应用信息

9.1.1 类似的高输出器件

LM7332 是一款双通道轨至轨放大器，具有稍低的 GBW，支持 100mA 的灌电流和拉电流。此器件采用 SOIC 和 VSSOP 封装。

LM4562 是具有极低噪声和 0.7mV 失调电压的双通道运算放大器。

LME49870 和 LME49860 是由 ±22V 电源供电的单通道和双通道低噪声放大器。

9.1.2 其他高性能 SOT-23 放大器

LM7341 是一款 4MHz 轨至轨输入和输出器件，仅需要 0.6mA 的电流即可运行，并可驱动无限容性负载。此器件的电压增益为 97dB，CMRR 为 93dB，PSRR 为 104dB。

LM6211 是一款具有 CMOS 输入的 20MHz 器件，采用 ±12V 或 24V 单电源供电。此器件具有轨至轨输出和低噪声。

LM7121 的增益带宽为 235MHz。

有关这些器件的详细信息，请访问 www.ti.com.cn。

9.2 典型应用

图 67 显示了一种将 LM732xx 用作 TFT LCD 平板中的 V_{COM} 信号缓冲放大器的典型应用：

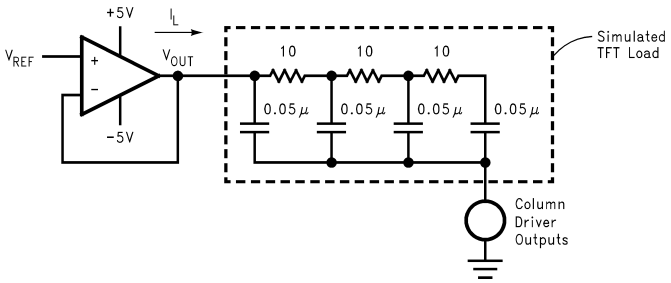


图 67. V_{COM} 驱动器应用原理图

9.2.1 设计要求

对于该示例应用，电源电压为 +5V，并且需要同相增益。

典型应用 (接下页)

9.2.2 详细设计流程

图 68 显示了用作 V_{COM} 缓冲器/驱动器的放大器的时域响应（其中的 V_{REF} 接地）。在此应用中，尽管电流会注入到 TFT 模拟负载中，运算放大器环路仍会尝试根据其同相输入端的电压 (V_{REF}) 来保持其输出电压。只要该负载电流在 LM732xx 所容许的范围内（采用 ±5V 电源时的拉电流为 45mA，灌电流为 65mA），输出就会在小于 2µs 的时间内稳定到其最终值。

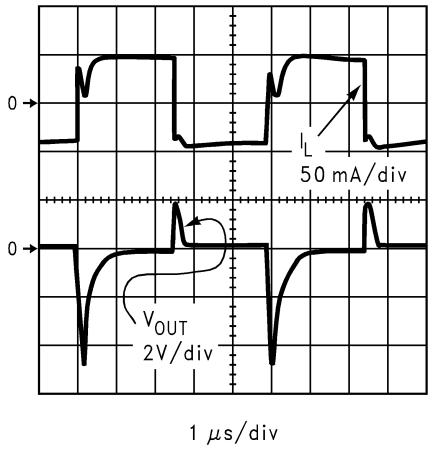


图 **68.** V_{COM} 驱动器性能示波器图

9.2.3 应用曲线

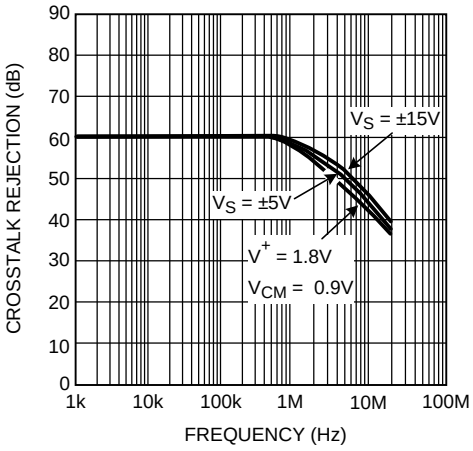


图 **69.** 串扰抑制与频率间的关系

版权 © 2008–2015, Texas Instruments Incorporated

10 电源建议

在大多数 应用中强制要求使用电源去耦。与大多数相对高速或高输出电流的运算放大器一样，用两个电容器对每条电源线去耦可以获得最佳效果：一个电容值很小的陶瓷电容器（大约 0.01μF）放置在非常靠近电源引线的位置，还有一个大电容值的钽或铝电容器 (> 4.7μF)。必要时，大电容器可由多个器件共享。小型陶瓷电容器在高频时保持低电源阻抗，而大电容器将充当运算放大器输出端产生的快速负载电流尖峰的电荷桶。这两个电容器的结合使用将提供电源去耦功能，并有助于保持运算放大器在任何负载下均无振荡。

11 布局

11.1 布局指南

请注意，应最大限度减小由电源引脚和接地端之间的旁路电容器连接形成的环路区域。建议在器件下方使用接地平面；任何接地的旁路组件都应具有通向接地平面的通孔。旁路电容器位置应尽可能靠近相应的电源引脚。在旁路电容器和相应的电源引脚之间使用较粗的迹线可降低电源电感并提供更稳定的电源。

应将反馈组件放置在尽可能靠近器件的位置，以最大程度地降低杂散寄生效应。

11.2 布局示例

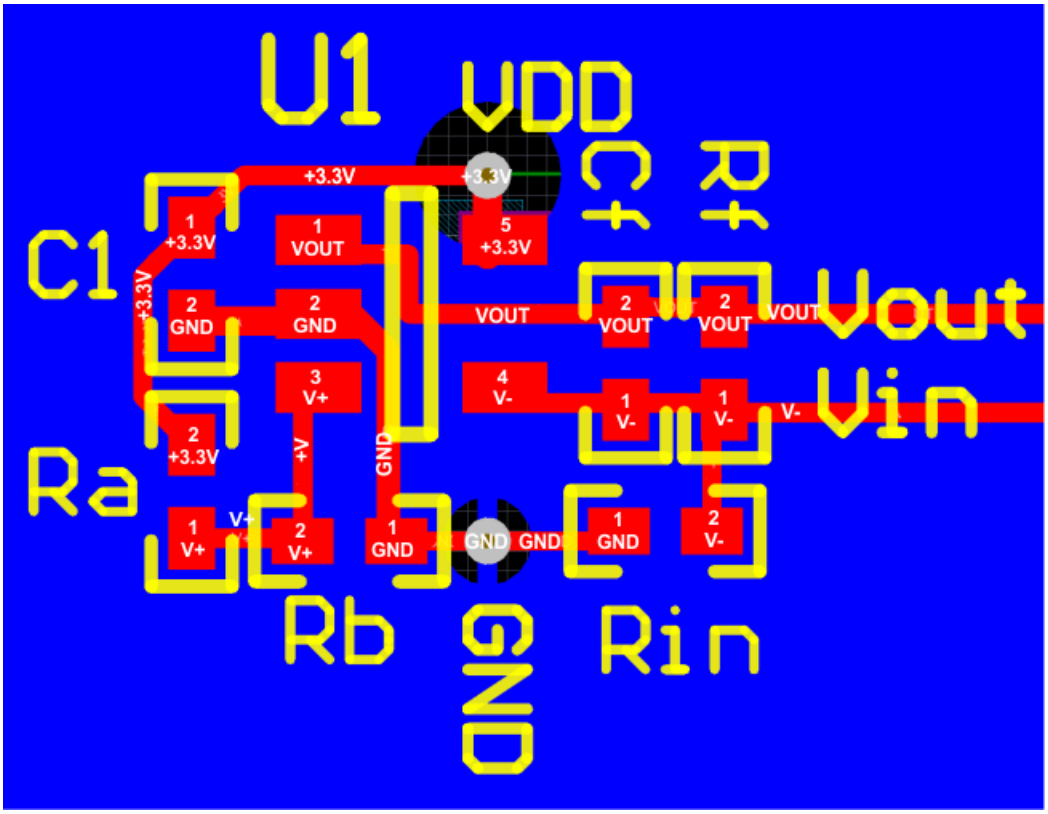


图 70. LM732xx 布局示例

12 器件和文档支持

12.1 相关链接

下表列出了快速访问链接。类别包括技术文档、支持和社区资源、工具和软件以及申请样片或购买产品的快速访问链接。

表 2. 相关链接

器件	产品文件夹	样片与购买	技术文档	工具和软件	支持和社区
LM7321	单击此处	单击此处	单击此处	单击此处	单击此处
LM7322	单击此处	单击此处	单击此处	单击此处	单击此处

12.2 社区资源

下列链接提供到 TI 社区资源的连接。链接的内容由各个分销商“按照原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 《使用条款》。

TI E2E™ 在线社区 ***TI 的工程师对工程师 (E2E) 社区。*** 此社区的创建目的在于促进工程师之间的协作。在 e2e.ti.com 中，您可以咨询问题、分享知识、拓展思路并与同行工程师一道帮助解决问题。

设计支持 ***TI 参考设计支持*** 可帮助您快速查找有帮助的 E2E 论坛、设计支持工具以及技术支持的联系信息。

12.3 商标

E2E is a trademark of Texas Instruments.
All other trademarks are the property of their respective owners.

12.4 静电放电警告



这些装置包含有限的内置 ESD 保护。 存储或装卸时，应将导线一起截短或将装置放置于导电泡棉中，以防止 MOS 门极遭受静电损伤。

12.5 术语表

SLYZ022 — *TI 术语表*。

这份术语表列出并解释术语、缩写和定义。

13 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件的最新可用数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。如需获取此数据表的浏览器版本，请参阅左侧的导航栏。

版权 © 2008–2015, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
LM7321MA/NOPB	ACTIVE	SOIC	D	8	95	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	LM732 1MA	Samples
LM7321MAX/NOPB	ACTIVE	SOIC	D	8	2500	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	LM732 1MA	Samples
LM7321MF/NOPB	ACTIVE	SOT-23	DBV	5	1000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	AU4A	Samples
LM7321MFE/NOPB	ACTIVE	SOT-23	DBV	5	250	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	AU4A	Samples
LM7321MFX/NOPB	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	AU4A	Samples
LM7321QMF/NOPB	ACTIVE	SOT-23	DBV	5	1000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	AR8A	Samples
LM7321QMFE/NOPB	ACTIVE	SOT-23	DBV	5	250	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	AR8A	Samples
LM7321QMFX/NOPB	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	AR8A	Samples
LM7322MA/NOPB	ACTIVE	SOIC	D	8	95	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	LM732 2MA	Samples
LM7322MAX/NOPB	ACTIVE	SOIC	D	8	2500	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	LM732 2MA	Samples
LM7322MM/NOPB	ACTIVE	VSSOP	DGK	8	1000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	AZ4A	Samples
LM7322MME/NOPB	ACTIVE	VSSOP	DGK	8	250	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	AZ4A	Samples
LM7322QMA/NOPB	ACTIVE	SOIC	D	8	95	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	LM732 2QMA	Samples
LM7322QMAX/NOPB	ACTIVE	SOIC	D	8	2500	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	LM732 2QMA	Samples

(1) The marketing status values are defined as follows:
ACTIVE: Product device recommended for new designs.
LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.
NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.
PREVIEW: Device has been announced but is not in production. Samples may or may not be available.
OBSOLETE: TI has discontinued the production of the device.

(2) RoHS: TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".
RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.
Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

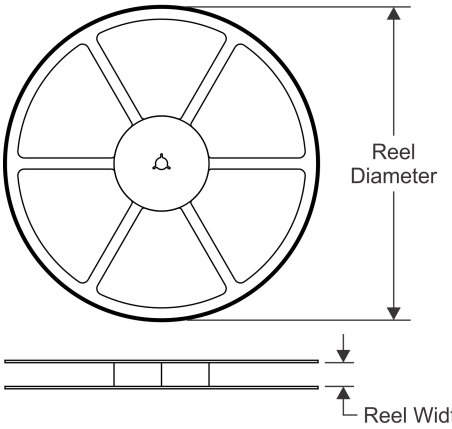
(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

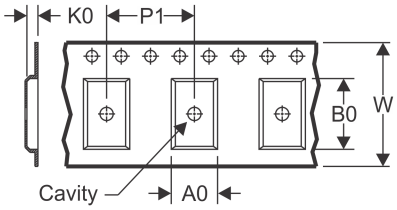
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

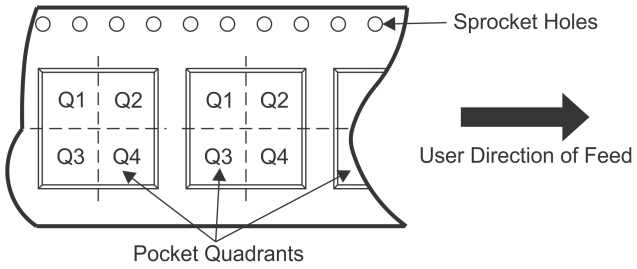


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

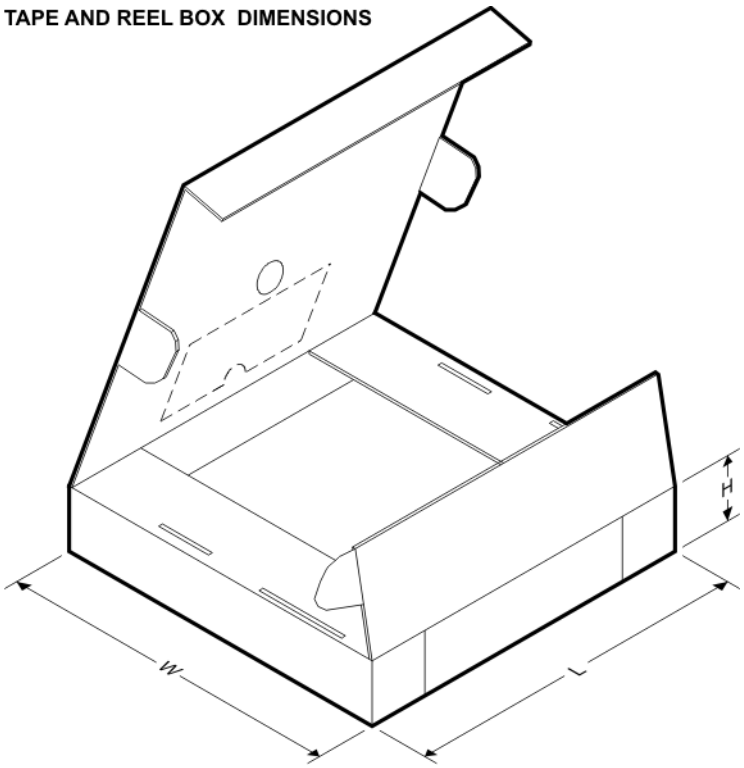
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LM7321MAX/NOPB	SOIC	D	8	2500	330.0	12.4	6.5	5.4	2.0	8.0	12.0	Q1
LM7321MF/NOPB	SOT-23	DBV	5	1000	178.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
LM7321MFE/NOPB	SOT-23	DBV	5	250	178.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
LM7321MFX/NOPB	SOT-23	DBV	5	3000	178.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
LM7321QMF/NOPB	SOT-23	DBV	5	1000	178.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
LM7321QMFE/NOPB	SOT-23	DBV	5	250	178.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
LM7321QMFX/NOPB	SOT-23	DBV	5	3000	178.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
LM7322MAX/NOPB	SOIC	D	8	2500	330.0	12.4	6.5	5.4	2.0	8.0	12.0	Q1
LM7322MM/NOPB	VSSOP	DGK	8	1000	178.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
LM7322MME/NOPB	VSSOP	DGK	8	250	178.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
LM7322QMAX/NOPB	SOIC	D	8	2500	330.0	12.4	6.5	5.4	2.0	8.0	12.0	Q1

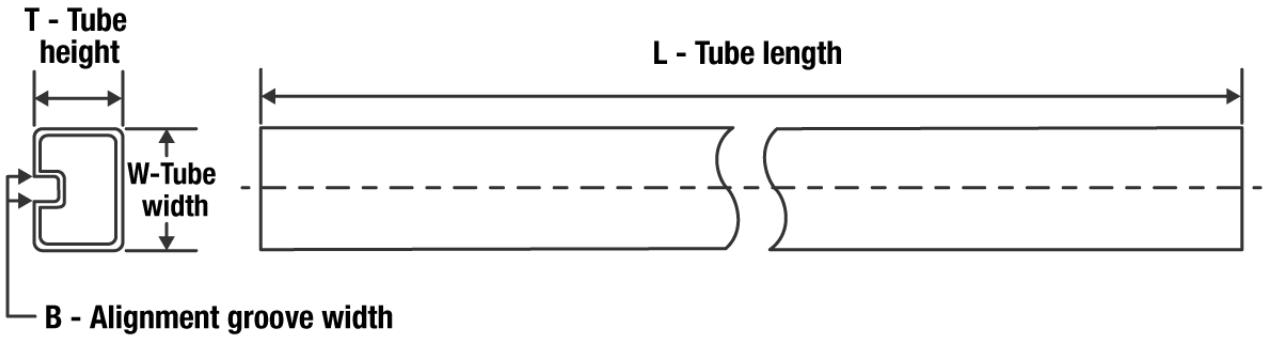
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LM7321MAX/NOPB	SOIC	D	8	2500	367.0	367.0	35.0
LM7321MF/NOPB	SOT-23	DBV	5	1000	208.0	191.0	35.0
LM7321MFE/NOPB	SOT-23	DBV	5	250	208.0	191.0	35.0
LM7321MFX/NOPB	SOT-23	DBV	5	3000	208.0	191.0	35.0
LM7321QMF/NOPB	SOT-23	DBV	5	1000	208.0	191.0	35.0
LM7321QMFE/NOPB	SOT-23	DBV	5	250	208.0	191.0	35.0
LM7321QMFX/NOPB	SOT-23	DBV	5	3000	208.0	191.0	35.0
LM7322MAX/NOPB	SOIC	D	8	2500	367.0	367.0	35.0
LM7322MM/NOPB	VSSOP	DGK	8	1000	208.0	191.0	35.0
LM7322MME/NOPB	VSSOP	DGK	8	250	208.0	191.0	35.0
LM7322QMAX/NOPB	SOIC	D	8	2500	367.0	367.0	35.0

TUBE



*All dimensions are nominal

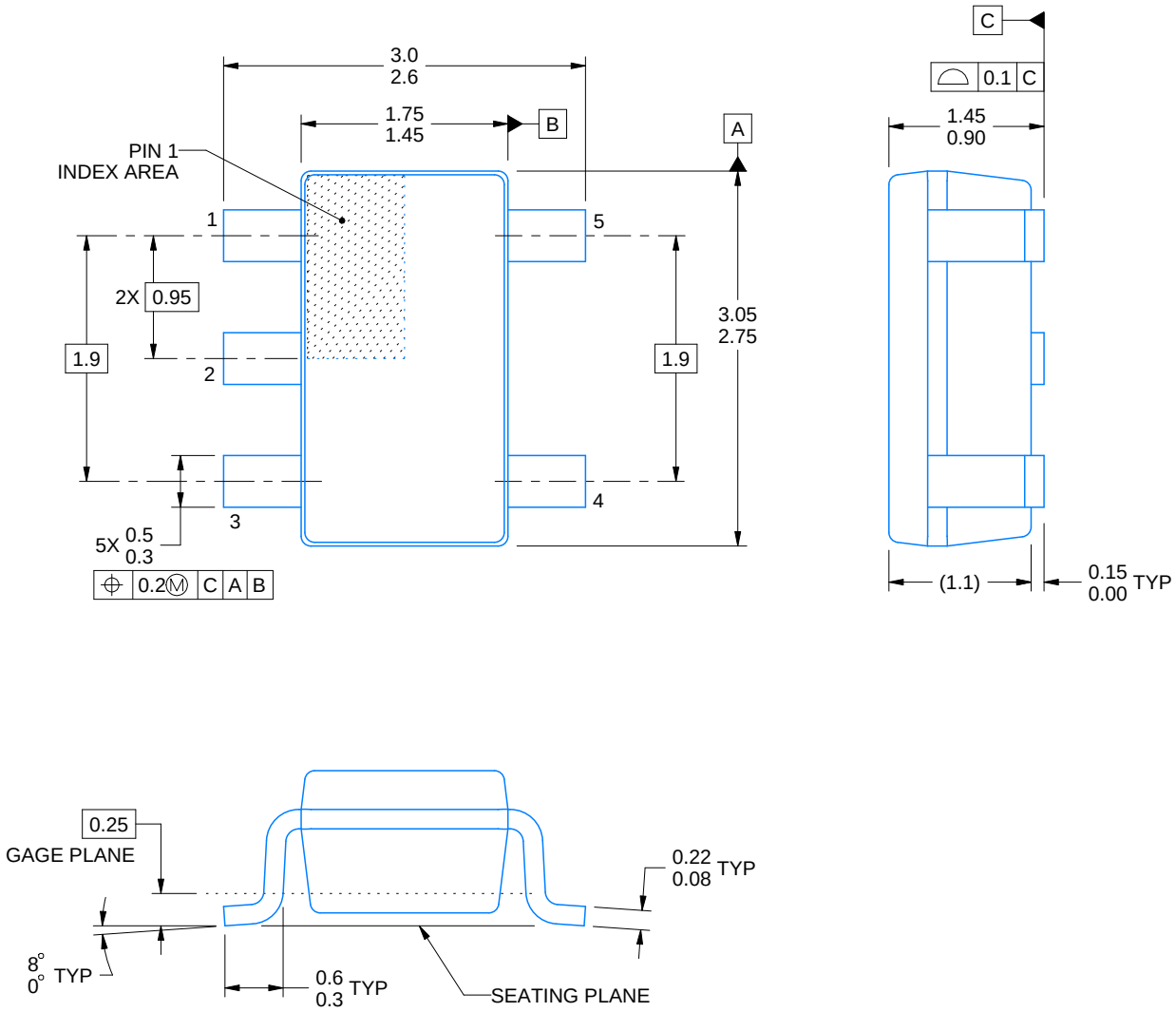
Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (µm)	B (mm)
LM7321MA/NOPB	D	SOIC	8	95	495	8	4064	3.05
LM7322MA/NOPB	D	SOIC	8	95	495	8	4064	3.05
LM7322QMA/NOPB	D	SOIC	8	95	495	8	4064	3.05

PACKAGE OUTLINE

DBV0005A

SOT-23 - 1.45 mm max height

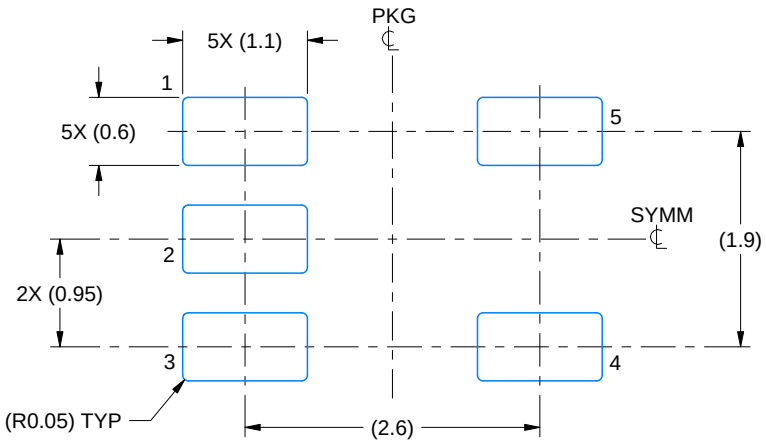
SMALL OUTLINE TRANSISTOR



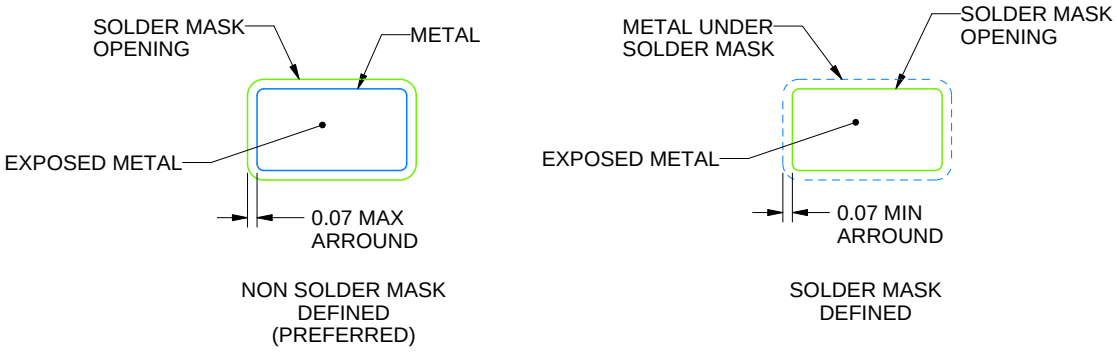
4214839/F 06/2021

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Refernce JEDEC MO-178.
4. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25 mm per side.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X

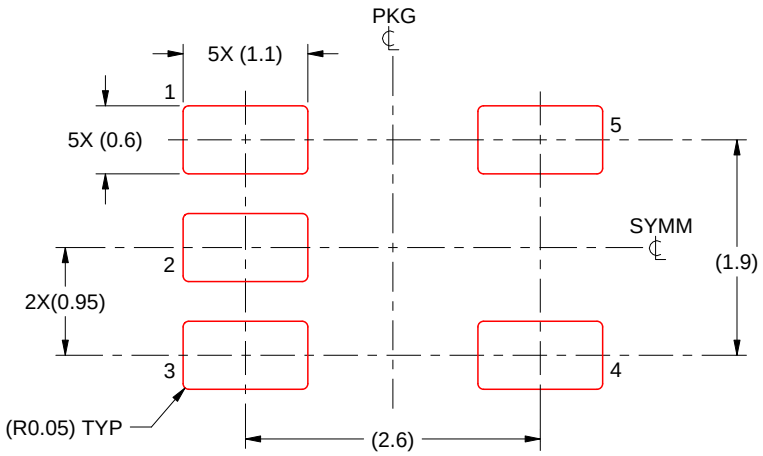


SOLDER MASK DETAILS

4214839/F 06/2021

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



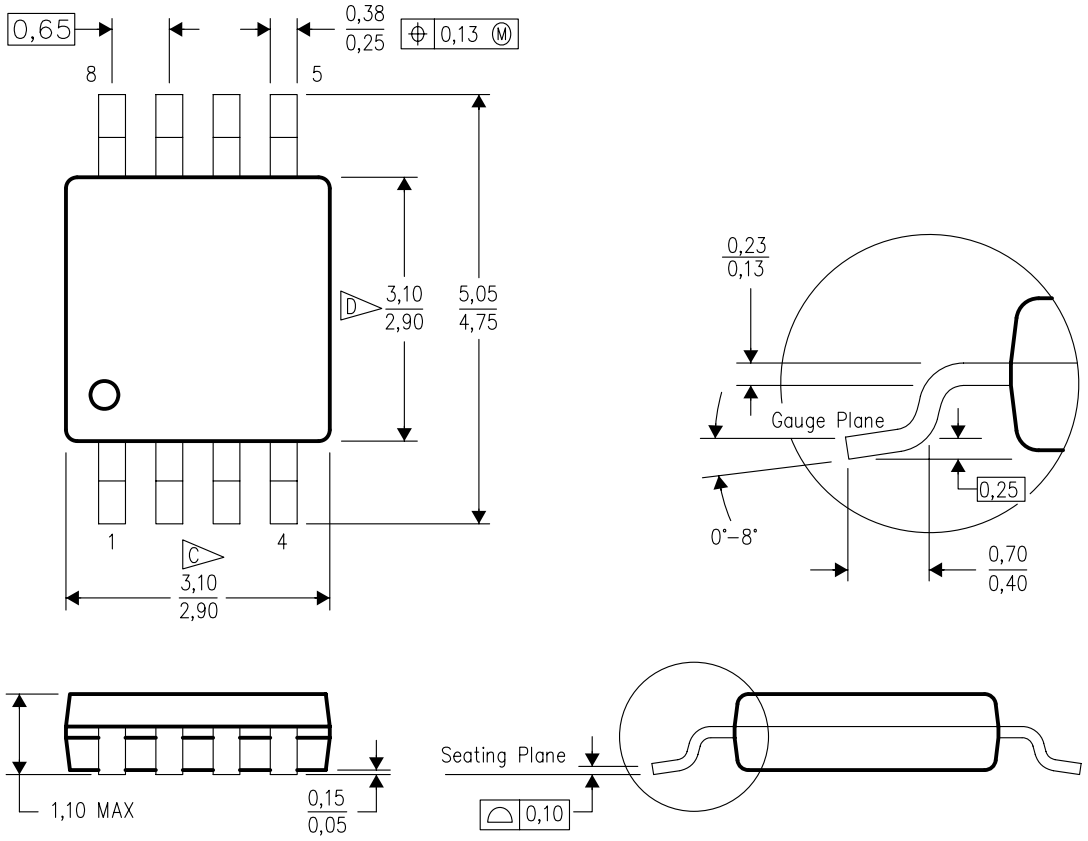
SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214839/F 06/2021

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

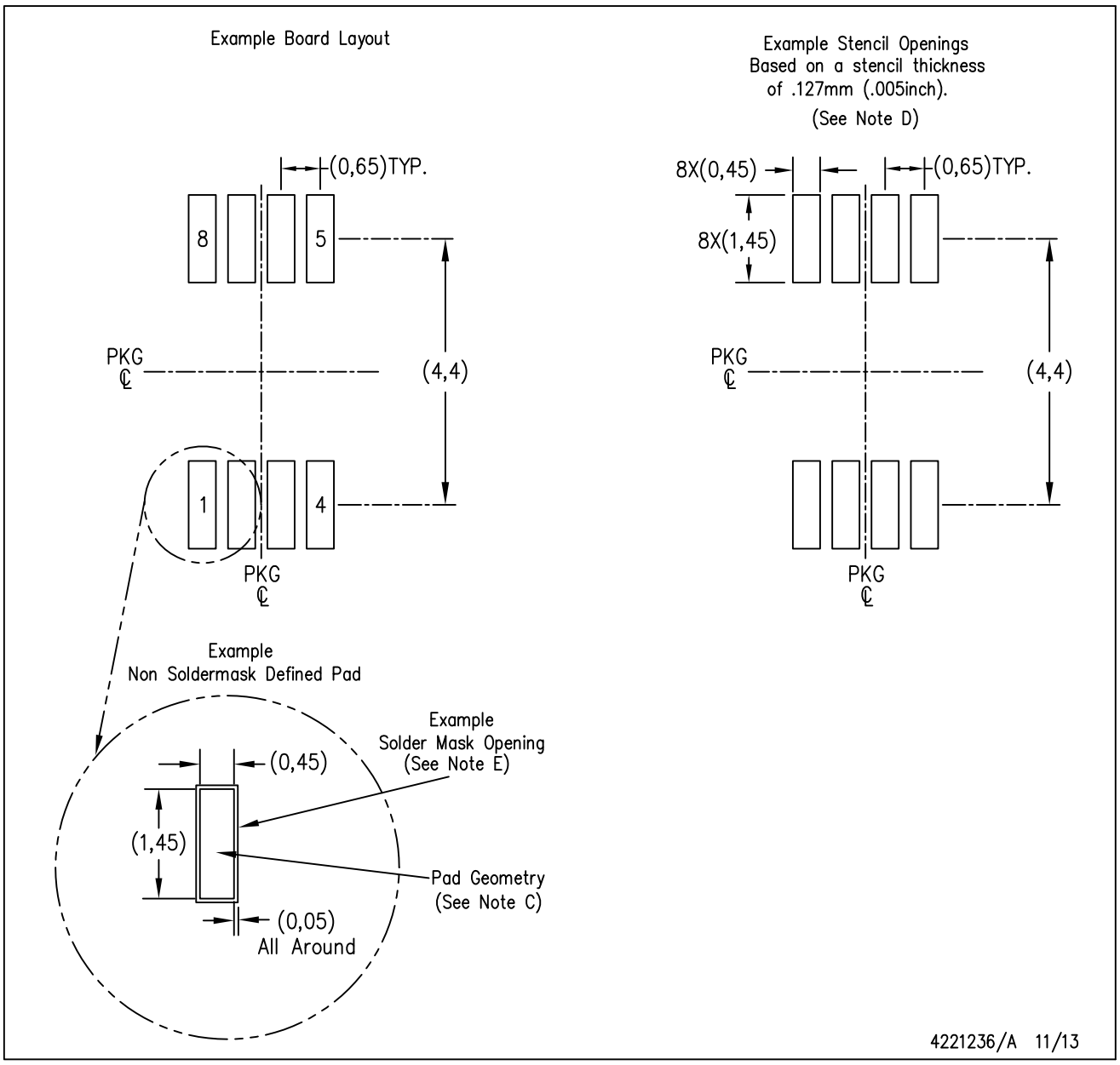
DGK (S–PDSO–G8) PLASTIC SMALL–OUTLINE PACKAGE



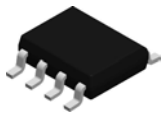
4073329/E 05/06

NOTES:
A. All linear dimensions are in millimeters.
B. This drawing is subject to change without notice.
C. Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 per end.
D. Body width does not include interlead flash. Interlead flash shall not exceed 0.50 per side.
E. Falls within JEDEC MO–187 variation AA, except interlead flash.

DGK (S–PDSO–G8) PLASTIC SMALL OUTLINE PACKAGE



NOTES:
A. All linear dimensions are in millimeters.
B. This drawing is subject to change without notice.
C. Publication IPC–7351 is recommended for alternate designs.
D. Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC–7525 for other stencil recommendations.
E. Customers should contact their board fabrication site for solder mask tolerances between and around signal pads.

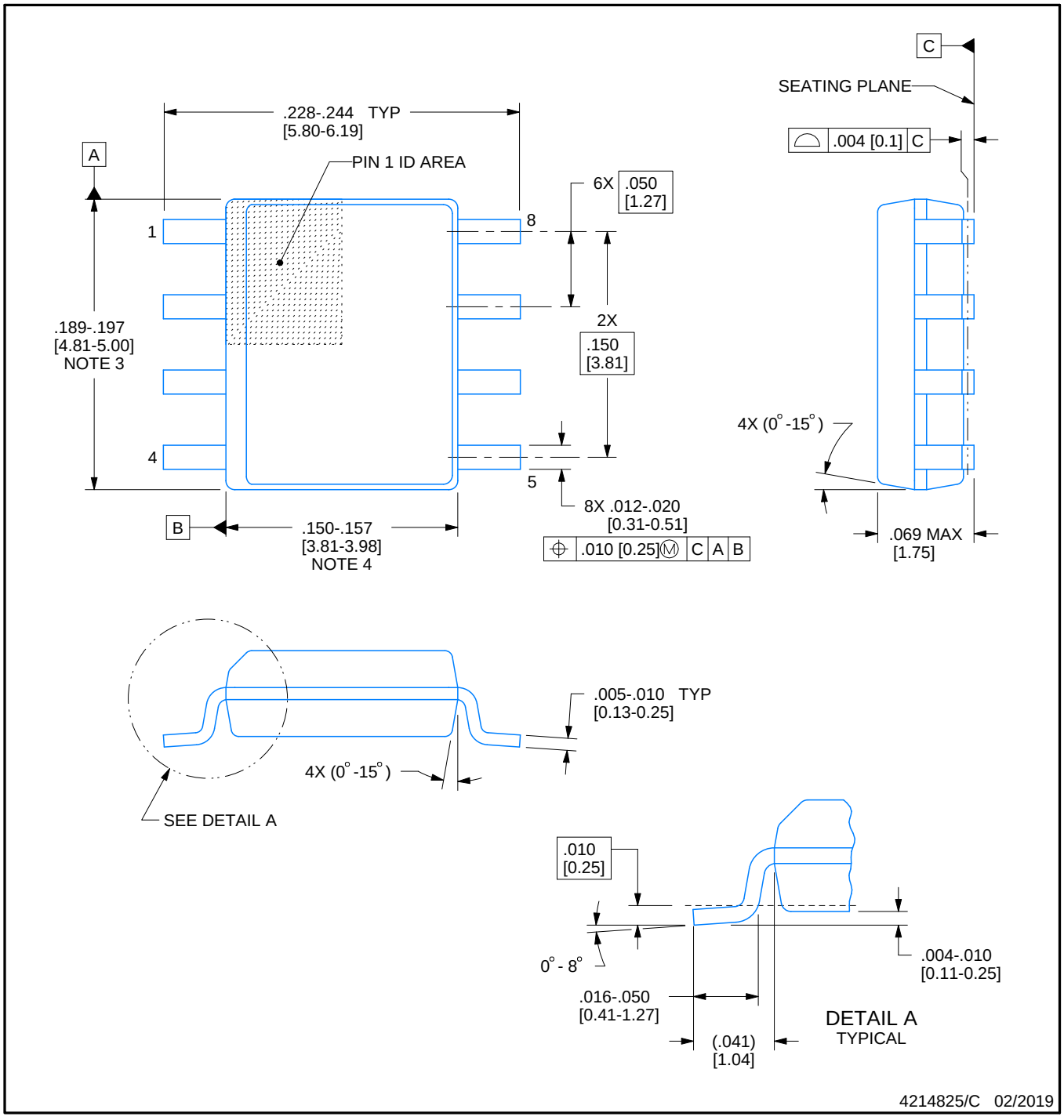


PACKAGE OUTLINE

D0008A

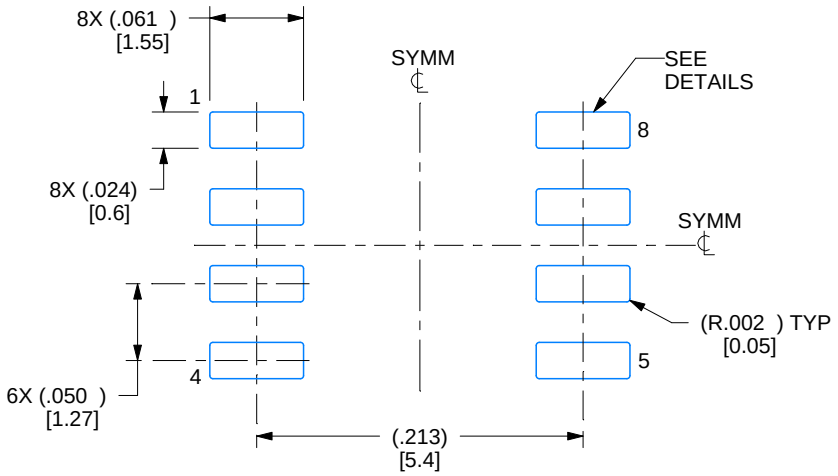
SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT

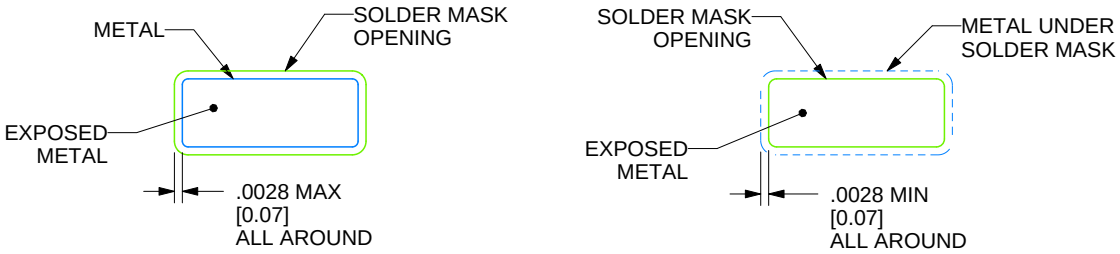


NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

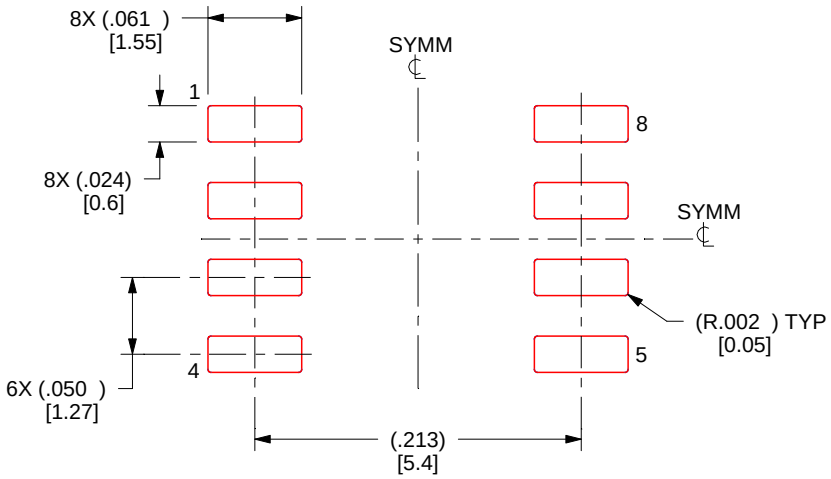
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 TI 的销售条款或 ti.com 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2022，德州仪器 (TI) 公司