OPAx22x 高精度低噪声运算放大器

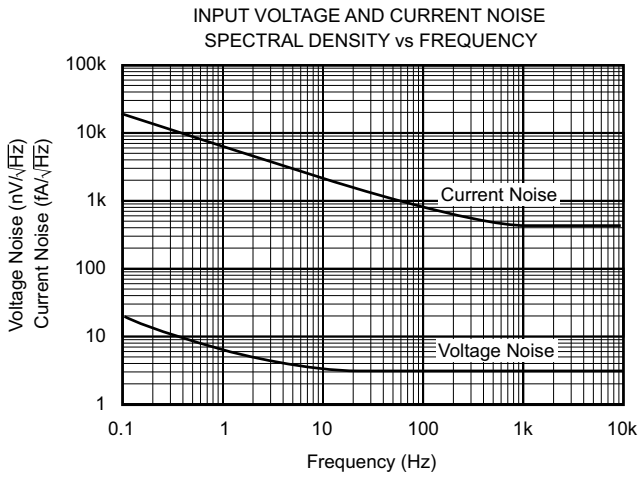
1 特性

- 低噪声：3nV/√Hz
- 宽带宽：
  - OPA227：8MHz，2.3V/μs
  - OPA228：33MHz，10V/μs
- 建立时间：5μs
  （相对于 OP-27 显著改善）
- 高 CMRR：138dB
- 高开环增益：160dB
- 低输入偏置电流：10nA（最大值）
- 低失调电压：75μV（最大值）
- 宽电源电压范围：±2.5V 至 ±18V
- OPA227 取代 OP-27、LT1007、MAX427
- OPA228 取代 OP-37、LT1037、MAX437
- 单通道、双通道和四通道版本

2 应用

- 数据采集
- 电信设备
- 地球物理学分析
- 振动分析
- 光谱分析
- 专业音频设备
- 有源滤波器
- 电源控制

输入参考噪声



3 说明

OPAx22x 系列运算放大器兼具低噪声、宽带宽和高精度等特性，因此是同时需要交流和精密直流性能 应用的理想选择。

OPAx227 具有稳定的单位增益并 具有 高压摆率 (2.3V/μs) 和宽带宽 (8MHz)。OPAx228 针对 5 倍或更大的闭环增益进行了优化，并提供更高的速度以及 10V/μs 压摆率和 33MHz 带宽。

OPAx227 和 OPAx228 系列运算放大器非常适合专业音频设备。此外，低静态电流和低成本使得它们非常适合于对高精度有严格要求的便携式 应用 。

OPAx227 和 OPAx228 系列运算放大器是行业标准型 OP-27 和 OP-37 的引脚对引脚替代产品，在整个电路板上都有重大改进。为了节省空间和降低每通道成本，还提供双通道和四通道版本。

OPAx227 和 OPAx228 采用 DIP-8 和 SO-8 封装。OPA4227 和 OPA4228 采用具有标准引脚配置的 DIP-14 和 SO-14 封装。额定工作温度范围是 –40°C 至 85°C。

器件信息(1)

PART NUMBER	封装	BODY SIZE (NOM)
OPA227 OPA228	PDIP (8)	9.81mm × 6.35mm
	SOIC (8)	4.90mm x 3.91mm
OPA2227 OPA2228	PDIP (8)	9.81mm × 6.35mm
	SOIC (8)	4.90mm x 3.91mm
OPA4227 OPA4228	PDIP (14)	19.30mm x 6.35mm
	SOIC (14)	8.65mm x 3.91mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。

An IMPORTANT NOTICE at the end of this data sheet addresses availability, warranty, changes, use in safety-critical applications, intellectual property matters and other important disclaimers. PRODUCTION DATA.

目录

1 特性 ... 1
2 应用 ... 1
3 说明 ... 1
4 修订历史记录 ... 2
5 引脚配置和功能 ... 3
6 规格 ... 5
6.1 绝对最大额定值 ... 5
6.2 ESD 额定值 ... 5
6.3 建议的工作条件 ... 5
6.4 热性能信息：OPA227U/UA 和 OPA228U/UA ... 5
6.5 热性能信息：OPA227P/PA 和 OPA228P/PA ... 6
6.6 电气特性：OPAx227 系列（V_S = ±5V 至 ±15V） ... 7
6.7 电气特性：OPAx228 系列（V_S = ±5V 至 ±15V） ... 8
6.8 典型特性 ... 10
7 详细 说明 ... 16
7.1 概述 ... 16
7.2 功能框图 ... 16
7.3 特性 说明 ... 16
7.4 器件功能模式 ... 23
8 应用和实现 ... 24
8.1 应用信息 ... 24
8.2 典型应用 ... 26
9 电源建议 ... 29
10 布局 ... 29
10.1 布局指南 ... 29
10.2 布局示例 ... 30
11 器件和文档支持 ... 31
11.1 器件支持 ... 31
11.2 文档支持 ... 31
11.3 相关链接 ... 31
11.4 商标 ... 31
11.5 静电放电警告 ... 32
11.6 Glossary ... 32
12 机械、封装和可订购信息 ... 32

4 修订历史记录

注：之前版本的页码可能与当前版本有所不同。

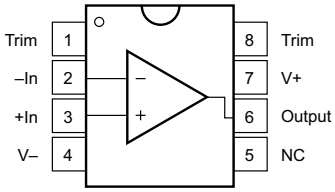
Changes from Revision A (January 2005) to Revision B **Page**

- 已添加 *ESD 额定值表*，*特性 说明* 部分、*器件功能模式*、*应用和实施* 部分、*电源建议* 部分、*布局* 部分、*器件和文档支持* 部分以及*机械、封装和可订购信息* 部分 ... 1

版权 © 1998–2015, Texas Instruments Incorporated

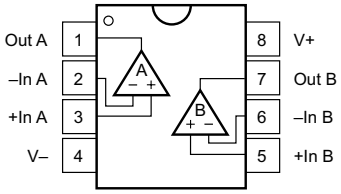
5 引脚配置和功能

OPA227、OPA228：P 或 D 封装
8 引脚 PDIP 或 8 引脚 SOIC
俯视图



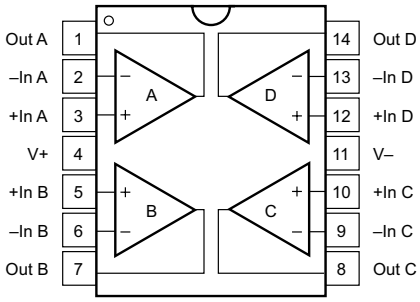
DIP-8, SO-8
NC = Not Connected

OPA2227、OPA2228：P 或 D 封装
8 引脚 PDIP 或 8 引脚 SOIC
俯视图



DIP-8, SO-8

OPA4227、OPA4228：N 或 D 封装
14 引脚 PDIP 或 14 引脚 SOIC
俯视图



DIP-14, SO-14

引脚功能：**OPA227** 和 **OPA228**

引脚		I/O	说明
名称	PDIP、SOIC		
Offset Trim	1	I	输入失调电压修整（如果未使用，则保持悬空）
-In	2	I	反相输入
+In	3	I	同相输入
V-	4	—	负电源（最低）
NC	5	—	没有与内部电路连接（可以悬空）
Output	6	O	Output
V+	7	—	正电源（最高）
Offset Trim	8	—	输入失调电压修整（如果未使用，则保持悬空）

引脚功能：**OPA2227** 和 **OPA2228**

引脚		I/O	说明
名称	PDIP、SOIC		
Out A	1	O	输出通道 A
–In A	2	I	反相输入通道 A
+In A	3	I	同相输入通道 A
V-	4	—	负电源（最低）
+In B	5	I	同相输入通道 B
–In B	6	I	反相输入通道 B
Out B	7	O	输出通道 B
V+	8	—	正电源（最高）

引脚功能：**OPA4227** 和 **OPA4228**

引脚		I/O	说明
名称	PDIP、SOIC		
Out A	1	O	输出通道 A
-In A	2	I	反相输入通道 A
+In A	3	I	同相输入通道 A
V+	4	—	正电源（最高）
+In B	5	I	同相输入通道 B
-In B	6	I	反相输入通道 B
Out B	7	O	输出通道 B
Out C	8	O	输出通道 C
-In C	9	I	反相输入通道 C
+In C	10	I	同相输入通道 C
V-	11	—	负电源（最低）
+In D	12	I	同相输入通道 D
-In D	13	I	反相输入通道 D
Out D	14	O	输出通道 D

版权 © 1998–2015, Texas Instruments Incorporated

6 规格

6.1 绝对最大额定值

在自然通风温度范围内测得（除非另有说明）(1)

		最小值	最大值	单位
电源电压，Vs = (V+) - (V-)			36	V
信号输入端子	电压	(V–) – 0.7	(V+) +0.7	V
	电流		20	mA
输出短路(2)		持续		
工作温度		–55	125	°C
结温			150	°C
T_{stg} 贮存温度		-65	150	°C

(1) 超出*绝对最大额定值*下所列值的应力可能会对器件造成永久损坏。这些仅为在极端额定值下的工作情况，这不表示在这些条件下以及其它在超出*推荐的操作条件*下的任何其它操作时，器件能够功能性操作. 在绝对最大额定值条件下长时间运行会影响器件可靠性。
(2) 对地短路，每个封装对应一个放大器

6.2 ESD 额定值

		值	单位
$V_{(ESD)}$ 静电放电	人体放电模式 (HBM)，符合 ANSI/ESDA/JEDEC JS-001(1)	±2000	V

(1) JEDEC 文档 JEP155 规定：500V HBM 能够在标准 ESD 控制流程下安全生产。

6.3 建议的工作条件

在自然通风温度范围内测得（除非另有说明）

	最小值	标称值	最大值	单位
电源电压，Vs = (V+) - (V-)	±2.5	±15	±18	V
额定温度范围	-40		85	°C

6.4 热性能信息：OPA227U/UA 和 OPA228U/UA

热指标(1)		OPA227U/UA OPA228U/UA	OPA2227U/UA OPA2228U/UA	OPA4227UA OPA4228UA	单位
		D (SOIC)	D (SOIC)	D (SOIC)	
		8 引脚	8 引脚	14 引脚	
$R_{\theta JA}$	结至环境热阻	110.1	101.9	65	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	52.2	46.3	23.1	°C/W
$R_{\theta JB}$	结至电路板热阻	52.3	45.5	20.3	°C/W
ψ_{JT}	结至顶部的特征参数	10.4	6.6	1.8	°C/W
ψ_{JB}	结至电路板的特征参数	51.5	42.8	19.9	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	N/A	N/A	N/A	°C/W

(1) 有关传统和新热指标的更多信息，请参阅《*半导体和 IC 封装热指标*》应用报告，SPRA953。

版权 © 1998–2015, Texas Instruments Incorporated

6.5 热性能信息：OPA227P/PA 和 OPA228P/PA

热指标(1)		OPA227P/PA OPA228P/PA			单位
		P (PDIP)	D (SOIC)	N (PDIP)	
		8 引脚	8 引脚	14 引脚	
$R_{\theta JA}$	结至环境热阻	48.9	110.1	65.5	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	37.7	52.2	20	°C/W
$R_{\theta JB}$	结至电路板热阻	26.1	52.3	25.9	°C/W
ψ_{JT}	结至顶部的特征参数	15.1	10.4	1.9	°C/W
ψ_{JB}	结至电路板的特征参数	26	51.5	25.3	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	N/A	N/A	N/A	°C/W

(1) 有关传统和新热指标的更多信息，请参阅《*半导体和 IC 封装热指标*》应用报告，SPRA953。

版权 © 1998–2015, Texas Instruments Incorporated

6.6 电气特性：OPAx227 系列（V_S = ±5V 至 ±15V）

T_A = 25°C，且 R_L = 10kΩ，除非另有说明。

参数			测试条件	OPA227P，U OPA2227P，U			OPA227PA，UA OPA2227PA，UA OPA4227PA，UA			单位
				最小值	典型值	最大值	最小值	典型值	最大值	
失调电压										
V_{OS}	输入失调电压				±5	±75		±10	±200	μV
			T_A = –40°C 至 85°C			±100			±200	μV
dV_{OS}/dT	与温度间的关系		T_A = –40°C 至 85°C		±0.1	±0.6		±0.3	±2	μV/°C
PSRR	与电源间的关系		V_S = ±2.5V 至 ±18V		±0.5	±2		±0.5	±2	μV/V
			T_A = –40°C 至 85°C			±2			±2	μV/V
	与时间间的关系				0.2			0.2		μV/mo
	通道分离（双通道、四通道）		直流		0.2			0.2		μV/V
			f = 1kHz，R_L = 5kΩ		110			110		dB
输入偏置电流										
I_B	输入偏置电流				±2.5	±10		±2.5	±10	nA
			T_A = –40°C 至 85°C			±10			±10	nA
I_{OS}	输入失调电流				±2.5	±10		±2.5	±10	nA
			T_A = –40°C 至 85°C			±10			±10	nA
噪声										
	输入电压噪声，f = 0.1Hz 至 10Hz				90			90		nVp-p
					15			15		nVrms
e_n	输入电压噪声密度	f = 10Hz			3.5			3.5		nV/√Hz
		f = 100Hz			3			3		nV/√Hz
		f = 1kHz			3			3		nV/√Hz
i_n	电流噪声密度	f = 1kHz			0.4			0.4		pA/√Hz
输入电压范围										
V_{CM}	共模电压范围			(V–)+2		(V+)–2	(V–)+2		(V+)–2	V
CMRR	共模抑制		V_{CM} = (V–)+2V 至 (V+)–2V	120	138		120	138		dB
			T_A = –40°C 至 85°C	120			120			dB
输入阻抗										
	差模				10^7 || 12			10^7 || 12		Ω || pF
	共模		V_{CM} = (V–)+2V 至 (V+)–2V		10^9 || 3			10^9 || 3		Ω || pF
开环增益										
A_{OL}	开环电压增益		V_O = (V–)+2V 至 (V+)–2V， R_L = 10kΩ	132	160		132	160		dB
			T_A = –40°C 至 85°C	132			132			dB
			V_O = (V–)+3.5V 至 (V+)–3.5V， R_L = 600Ω	132	160		132	160		dB
			T_A = –40°C 至 85°C	132			132			dB
频率响应										
GBW	增益带宽积				8			8		MHz
SR	压摆率				2.3			2.3		V/μs
	建立时间	0.1%	G = 1，10V 阶跃，C_L = 100pF		5			5		μs
		0.01%	G = 1，10V 阶跃，C_L = 100pF		5.6			5.6		μs
	过载恢复时间		V_{IN} × G = V_S		1.3			1.3		μs
THD+N	总谐波失真 + 噪声		f = 1kHz，G = 1，V_O = 3.5Vrms		0.00005%			0.00005%		
输出										
	电压输出		R_L = 10kΩ	(V–)+2		(V+)–2	(V–)+2		(V+)–2	V
			R_L = 10kΩ	(V–)+2		(V+)–2	(V–)+2		(V+)–2	V
			T_A = –40°C 至 85°C							
			R_L = 600Ω	(V–)+3.5		(V+)–3.5	(V–)+3.5		(V+)–3.5	V
			R_L = 600Ω	(V–)+3.5		(V+)–3.5	(V–)+3.5		(V+)–3.5	V
			T_A = –40°C 至 85°C							
I_{SC}	短路电流				±45			±45		mA
C_{LOAD}	容性负载驱动				请参阅 *典型特性*			请参阅 *典型特性*		
Z_O	开环输出阻抗		f = 1MHz		27			27		Ω

版权 © 1998–2015, Texas Instruments Incorporated

电气特性：OPAx227 系列（V_S = ±5V 至 ±15V） (接下页)

T_A = 25°C，且 R_L = 10kΩ，除非另有说明。

参数		测试条件	OPA227P，U OPA2227P，U			OPA227PA，UA OPA2227PA，UA OPA4227PA，UA			单位
			最小值	典型值	最大值	最小值	典型值	最大值	
电源									
V_S	额定电压范围		±5		±15	±5		±15	V
	工作电压范围		±2.5		±18	±2.5		±18	V
I_Q	静态电流（每个放大器）	I_O = 0		±3.7	±3.8		±3.7	±3.8	mA
		I_O = 0			±4.2			±4.2	mA
		T_A = –40°C 至 85°C							
温度范围									
	额定温度		-40		85	-40		85	°C
	运行温度		-55		125	–55		125	°C
	贮存温度		–65		150	–65		150	°C
θ_{JA}	热阻								
	SO-8 表面贴装			150			150		°C/W
	DIP-8			100			100		°C/W
	DIP-14			80			80		°C/W
	SO-14 表面贴装			100			100		°C/W

6.7 电气特性：OPAx228 系列（V_S = ±5V 至 ±15V）

T_A = 25°C，且 R_L = 10kΩ，除非另有说明。

参数			测试条件	OPA228P，U OPA2228P，U			OPA228PA，UA OPA2228PA，UA OPA4228PA，UA			单位
				最小值	典型值	最大值	最小值	典型值	最大值	
失调电压										
V_{OS}	输入失调电压				±5	±75		±10	±200	μV
			T_A = –40°C 至 85°C			±100			±200	μV
dV_{OS}/dT	与温度间的关系		T_A = –40°C 至 85°C		±0.1	±0.6		±0.3	±2	μV/°C
PSRR	与电源间的关系		V_S = ±2.5V 至 ±18V		±0.5	±2		±0.5	±2	μV/V
			T_A = –40°C 至 85°C			±2			±2	μV/V
	与时间间的关系				0.2			0.2		μV/mo
	通道分离（双通道、四通道）		直流		0.2			0.2		μV/V
			f = 1kHz，R_L = 5kΩ		110			110		dB
输入偏置电流										
I_B	输入偏置电流				±2.5	±10		±2.5	±10	nA
			T_A = –40°C 至 85°C			±10			±10	nA
I_{OS}	输入失调电流				±2.5	±10		±2.5	±10	nA
			T_A = –40°C 至 85°C			±10			±10	nA
噪声										
	输入电压噪声，f = 0.1Hz 至 10Hz				90			90		nVp-p
					15			15		nVrms
e_n	输入电压噪声密度	f = 10Hz			3.5			3.5		nV/√Hz
		f = 100Hz			3			3		nV/√Hz
		f = 1kHz			3			3		nV/√Hz
i_n	电流噪声密度	f = 1kHz			0.4			0.4		pA/√Hz
输入电压范围										
V_{CM}	共模电压范围			(V–)+2		(V+)–2	(V–)+2		(V+)–2	V
CMRR	共模抑制		V_{CM} = (V–)+2V 至 (V+)–2V	120	138		120	138		dB
			T_A = –40°C 至 85°C	120			120			dB
输入阻抗										
	差模				10^7 || 12			10^7 || 12		Ω || pF
	共模		V_{CM} = (V–)+2V 至 (V+)–2V		10^9 || 3			10^9 || 3		Ω || pF

版权 © 1998–2015, Texas Instruments Incorporated

电气特性：OPAx228 系列（V_S = ±5V 至 ±15V） (接下页)

T_A = 25°C，且 R_L = 10kΩ，除非另有说明。

参数			测试条件	OPA228P，U OPA2228P，U			OPA228PA，UA OPA2228PA，UA OPA4228PA，UA			单位
				最小值	典型值	最大值	最小值	典型值	最大值	
开环增益										
A_{OL}	开环电压增益		V_O = (V–)+2V 至 (V+)–2V， R_L = 10kΩ	132	160		132	160		dB
			T_A = –40°C 至 85°C	132			132			dB
			V_O = (V–)+3.5V 至 (V+)–3.5V， R_L = 600Ω	132	160		132	160		dB
			T_A = –40°C 至 85°C	132			132			dB
频率响应										
	最小闭环增益				5			5		V/V
GBW	增益带宽积				33			33		MHz
SR	压摆率				11			11		V/µs
	建立时间	0.1%	G = 5，10V 阶跃，C_L = 100pF，C_F = 12pF		1.5			1.5		µs
		0.01%	G = 5，10V 阶跃，C_L = 100pF，C_F = 12pF		2			2		µs
	过载恢复时间		V_{IN} × G = V_S		0.6			0.6		µs
THD+N	总谐波失真 + 噪声		f = 1kHz，G = 5，V_O = 3.5Vrms		0.00005%			0.00005%		
输出										
	电压输出		R_L = 10kΩ	(V–)+2		(V+)–2	(V–)+2		(V+)–2	V
			R_L = 10kΩ	(V–)+2		(V+)–2	(V–)+2		(V+)–2	V
			T_A = –40°C 至 85°C							
			R_L = 600Ω	(V–)+3.5		(V+)–3.5	(V–)+3.5		(V+)–3.5	V
			R_L = 600Ω	(V–)+3.5		(V+)–3.5	(V–)+3.5		(V+)–3.5	V
			T_A = –40°C 至 85°C							
I_{SC}	短路电流				±45			±45		mA
C_{LOAD}	容性负载驱动				请参阅 *典型特性*			请参阅 *典型特性*		
Z_O	开环输出阻抗		f = 1MHz		27			27		Ω
电源										
V_S	额定电压范围			±5		±15	±5		±15	V
	工作电压范围			±2.5		±18	±2.5		±18	V
I_Q	静态电流（每个放大器）		I_O = 0		±3.7	±3.8		±3.7	±3.8	mA
			I_O = 0			±4.2			±4.2	mA
			T_A = –40°C 至 85°C							
温度范围										
	额定温度			-40		85	-40		85	°C
	运行温度			-55		125	–55		125	°C
	贮存温度			–65		150	–65		150	°C
θ_{JA}	热阻									
	SO-8 表面贴装				150			150		°C/W
	DIP-8				100			100		°C/W
	DIP-14				80			80		°C/W
	SO-14 表面贴装				100			100		°C/W

版权 © 1998–2015, Texas Instruments Incorporated

6.8 典型特性

T_A = 25°C，R_L = 10kΩ，且 V_S = ±15V，除非另有说明。

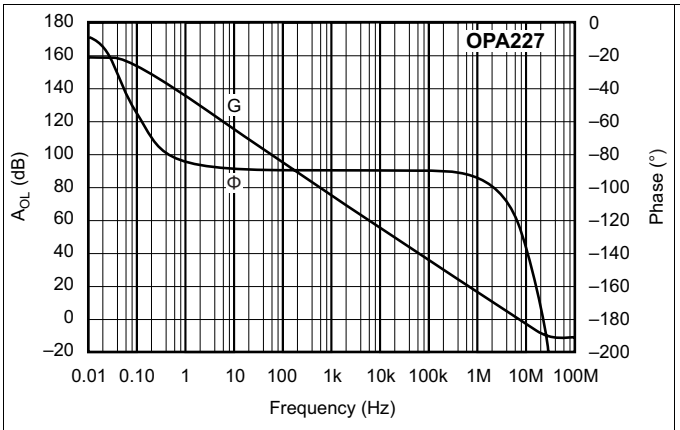


图 **1.** 开环增益和相位与频率间的关系

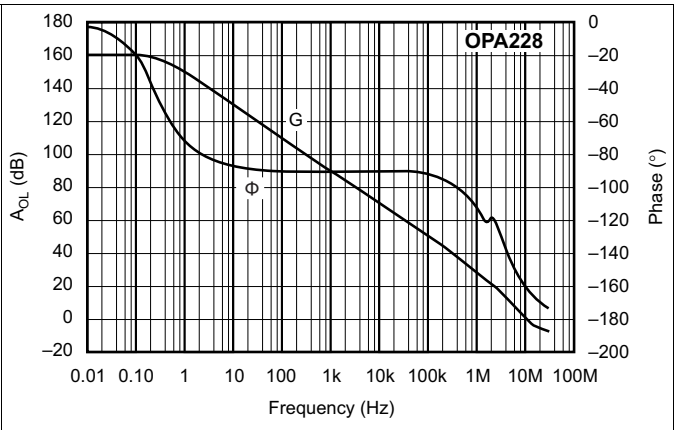


图 **2.** 开环增益和相位与频率间的关系

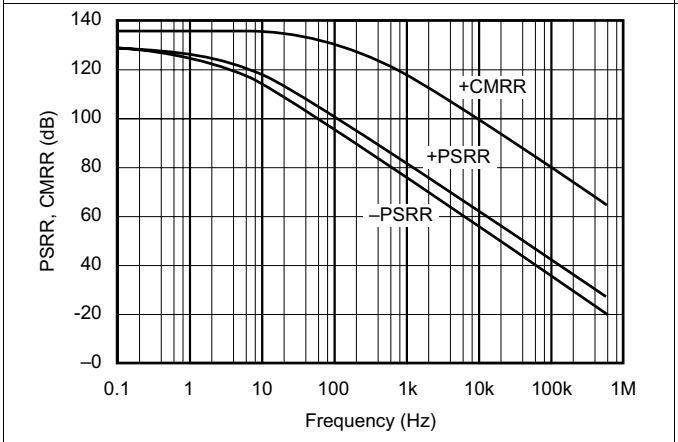


图 **3.** 电源和共模抑制比与频率间的关系

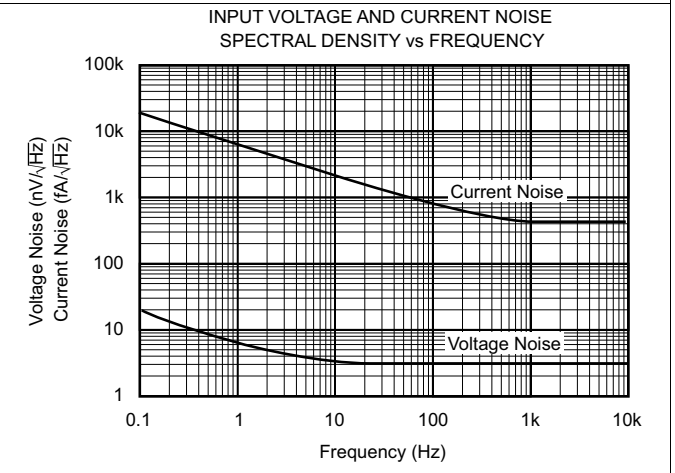


图 **4.** 输入电压和电流噪声频谱密度与频率间的关系

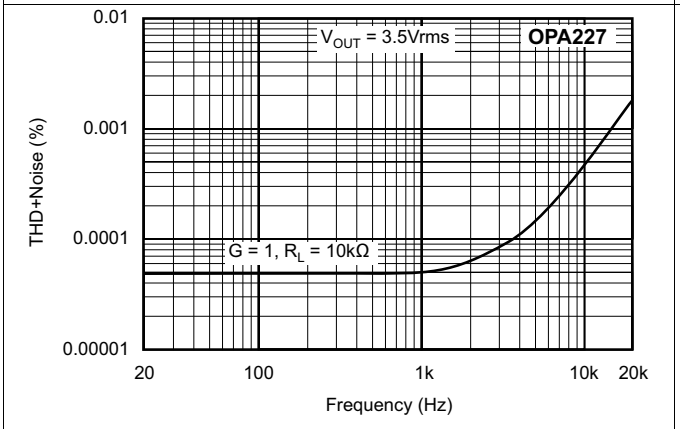


图 **5.** 总谐波失真 **+** 噪声与频率间的关系

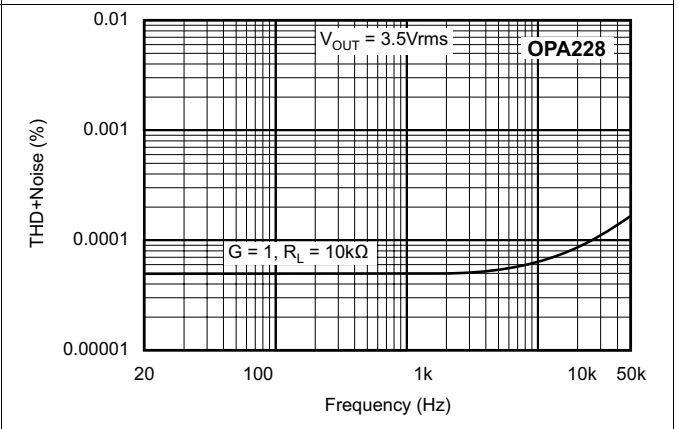


图 **6.** 总谐波失真 **+** 噪声与频率间的关系

版权 © 1998–2015, Texas Instruments Incorporated

典型特性 (接下页)

T_A = 25°C，R_L = 10kΩ，且 V_S = ±15V，除非另有说明。

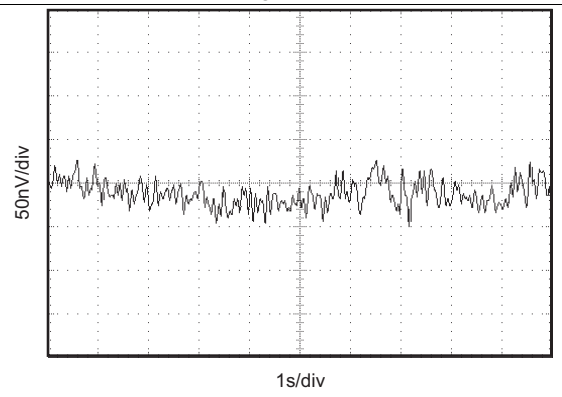


图 **7.** 输入噪声电压与时间间的关系

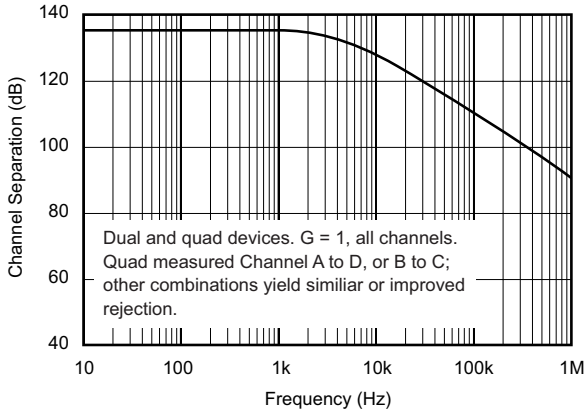


图 **8.** 通道分离与频率间的关系

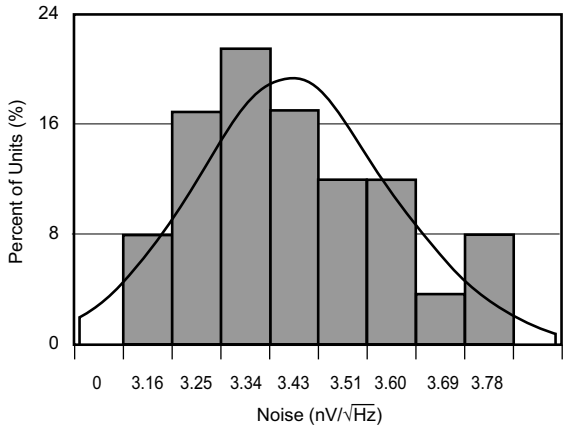


图 **9.** 电压噪声分布 **(10Hz)**

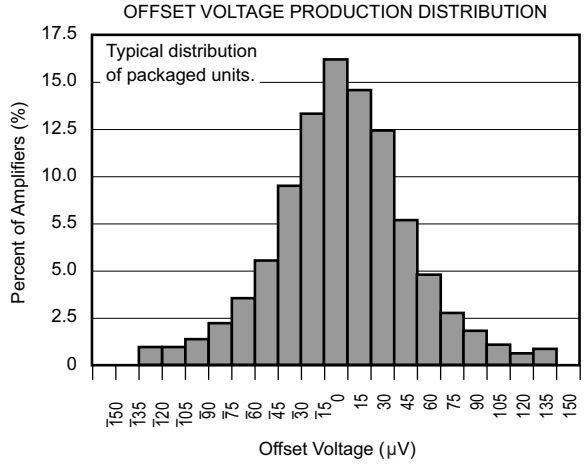


图 **10.** 失调电压产生分布

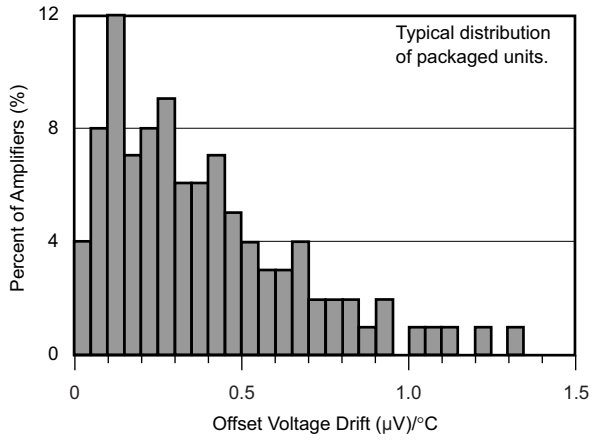


图 **11.** 失调电压漂移产生分布

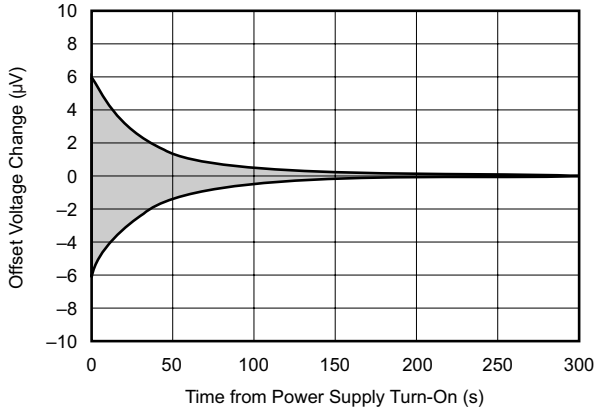


图 **12.** 预热失调电压漂移

典型特性 (接下页)

T_A = 25°C，R_L = 10kΩ，且 V_S = ±15V，除非另有说明。

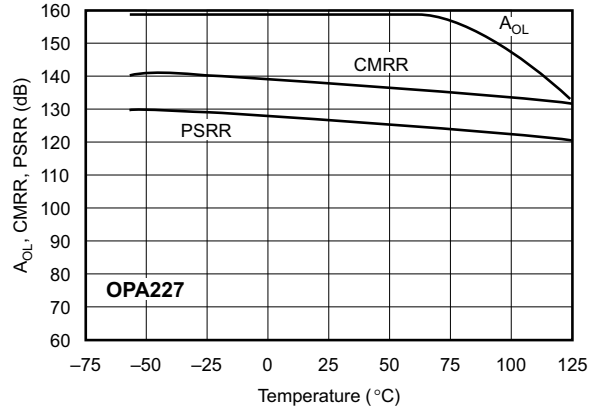


图 **13.** A_{OL}、**CMRR**、**PSRR** 与温度间的关系

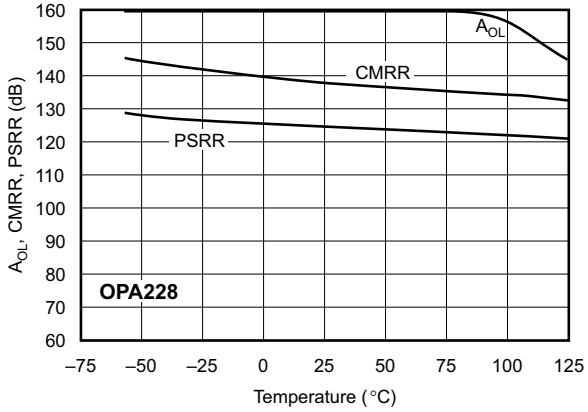


图 **14.** A_{OL}、**CMRR**、**PSRR** 与温度间的关系

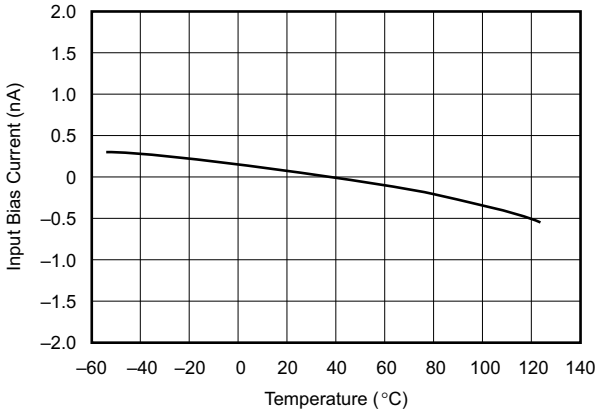


图 **15.** 输入偏置电流与温度间的关系

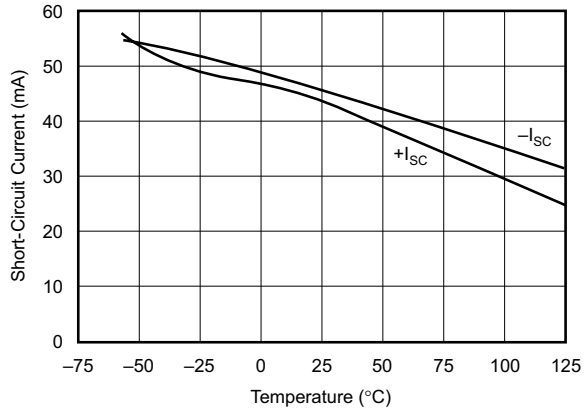


图 **16.** 短路电流与温度间的关系

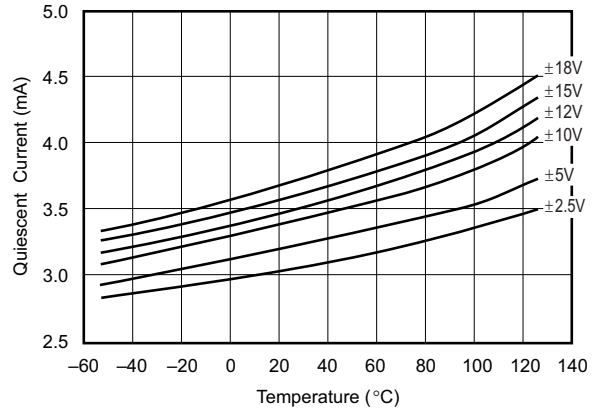


图 **17.** 静态电流与温度间的关系

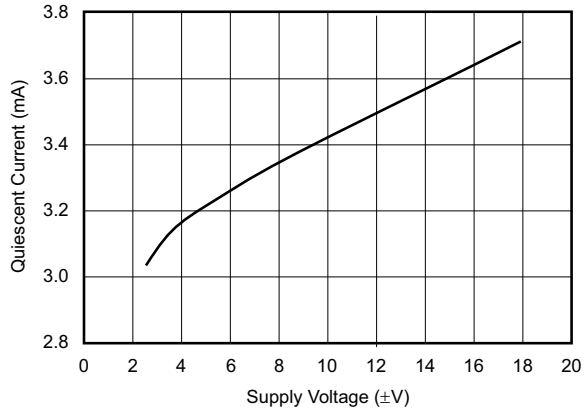


图 **18.** 静态电流与电源电压间的关系

版权 © 1998–2015, Texas Instruments Incorporated

典型特性 (接下页)

T_A = 25°C，R_L = 10kΩ，且 V_S = ±15V，除非另有说明。

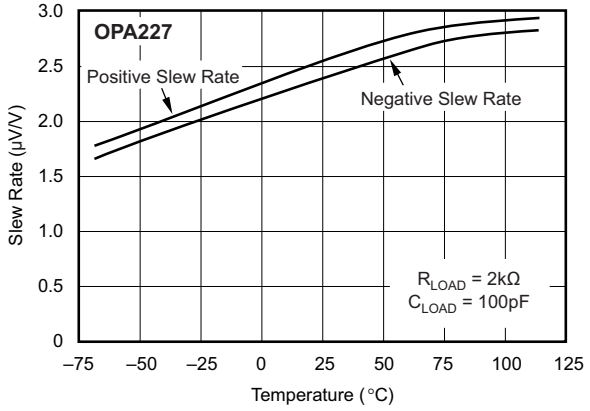


图 **19.** 压摆率与温度间的关系

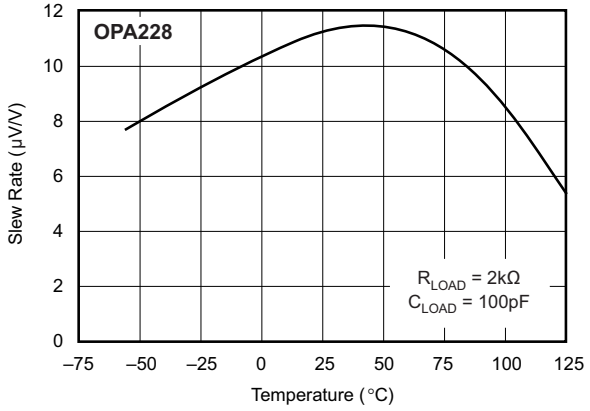


图 **20.** 压摆率与温度间的关系

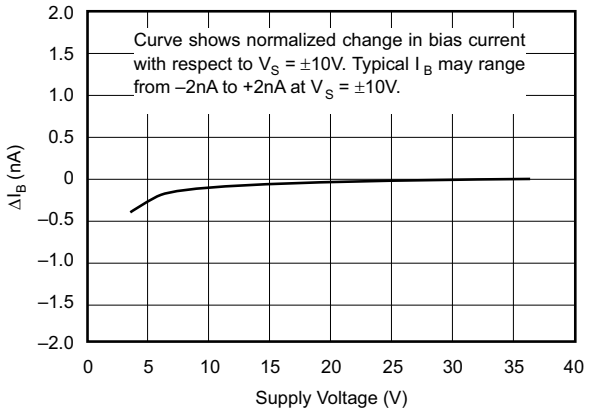


图 **21.** 输入偏置电流变化与电源电压间的关系

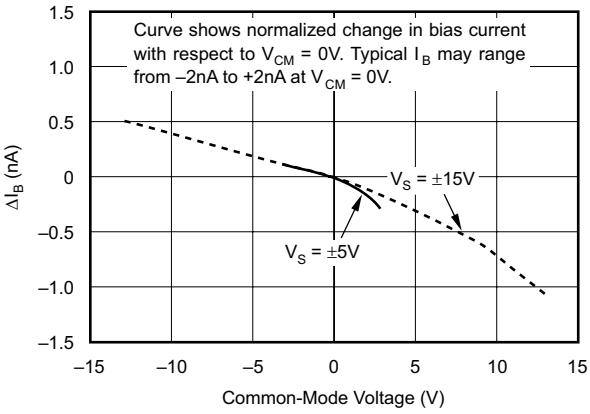


图 **22.** 输入偏置电流变化与共模电压间的关系

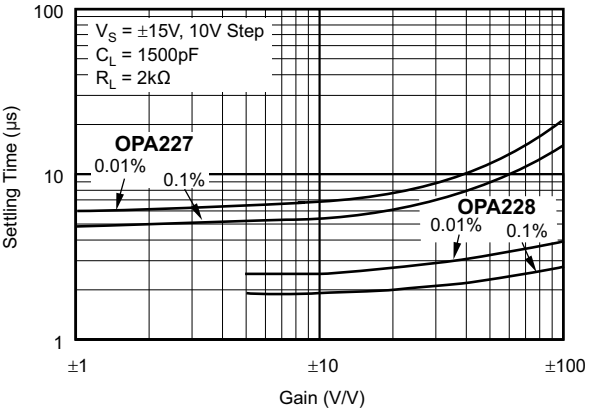


图 **23.** 建立时间与闭环增益间的关系

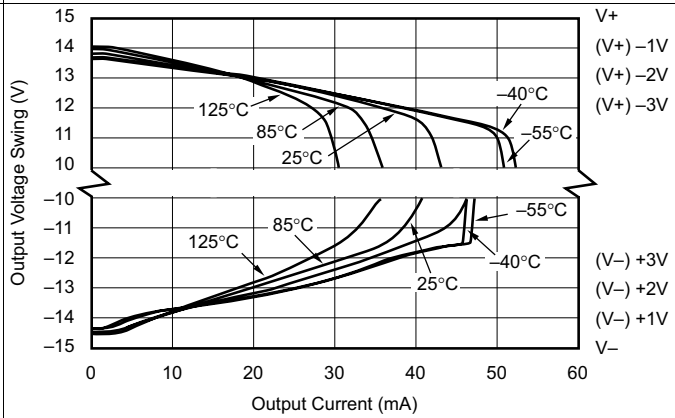


图 **24.** 输出电压摆幅与输出电流间的关系

典型特性 (接下页)

T_A = 25°C，R_L = 10kΩ，且 V_S = ±15V，除非另有说明。

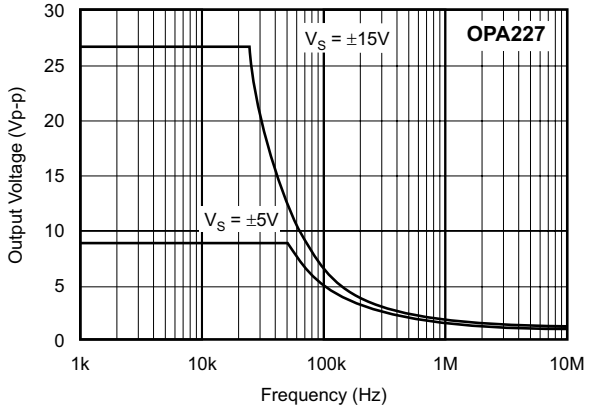


图 **25.** 最大输出电压与频率间的关系

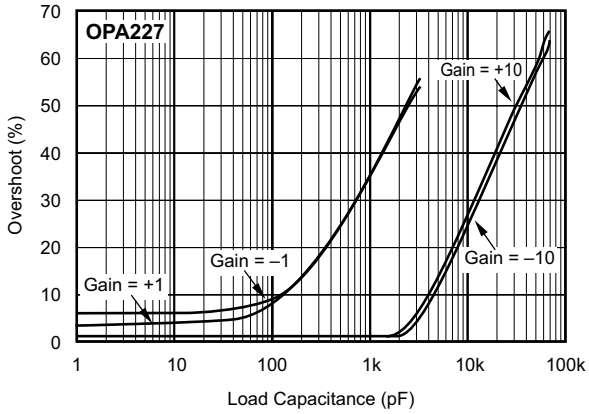
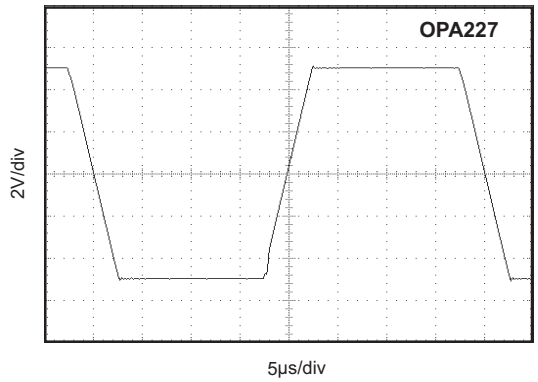
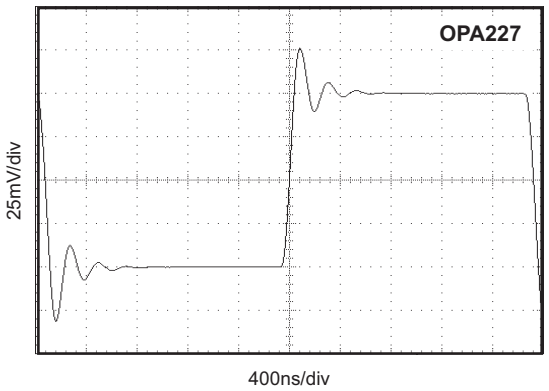


图 **26.** 小信号过冲与负载电容间的关系



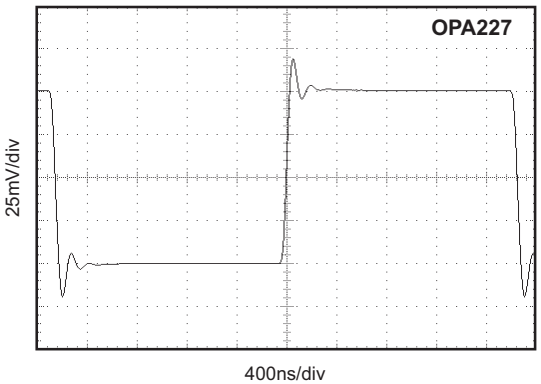
G = –1，　C_L = 1500pF

图 **27.** 大信号阶跃响应



G = 1，　C = 1000pF

图 **28.** 小信号阶跃响应



G = 1，　C_L = 5pF

图 **29.** 小信号阶跃响应

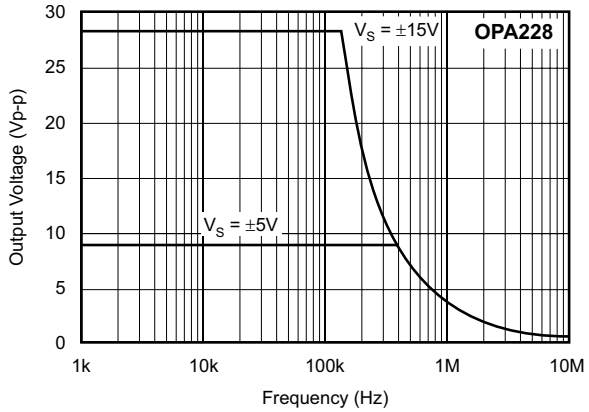


图 **30.** 最大输出电压与频率间的关系

版权 © 1998–2015, Texas Instruments Incorporated

典型特性 (接下页)

T_A = 25°C，R_L = 10kΩ，且 V_S = ±15V，除非另有说明。

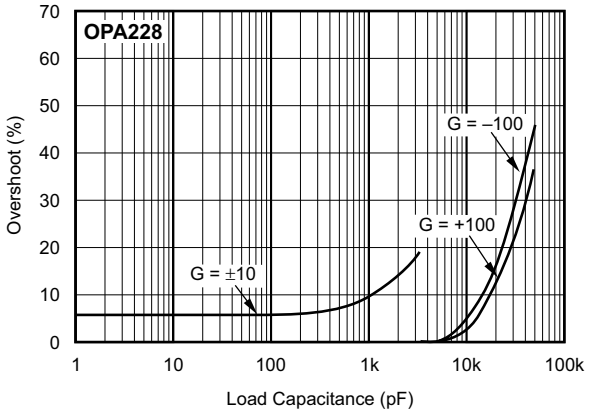
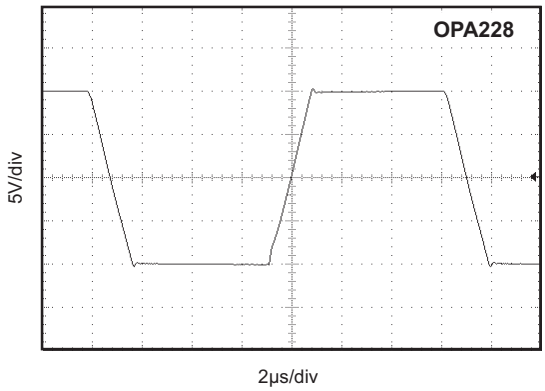
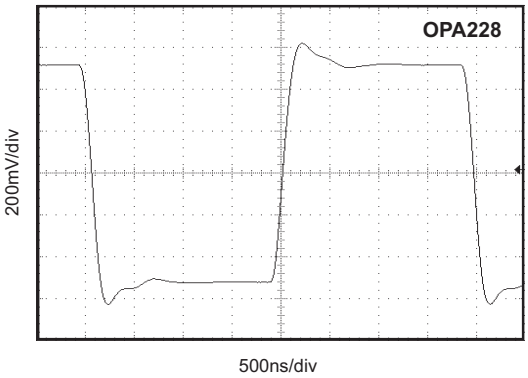


图 **31.** 小信号过冲与负载电容间的关系



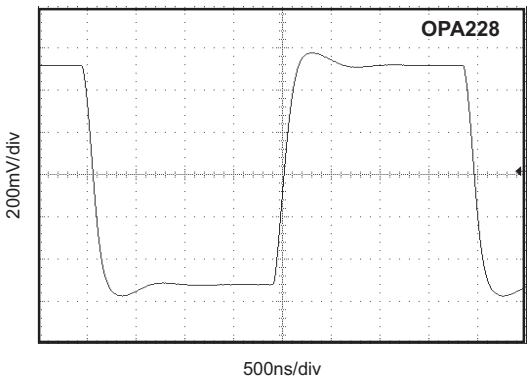
G = –10，　C_L = 100pF

图 **32.** 大信号阶跃响应



G = 10，　C_L = 1000pF　　R_L = 1.8kΩ

图 **33.** 小信号阶跃响应



G = 10，　C_L = 1000pF　　R_L = 1.8kΩ

图 **34.** 小信号阶跃响应

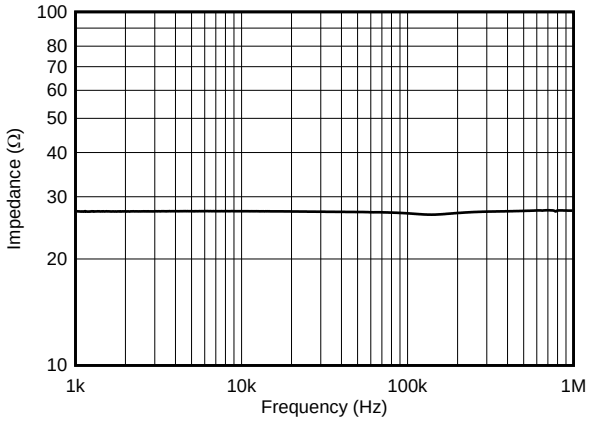


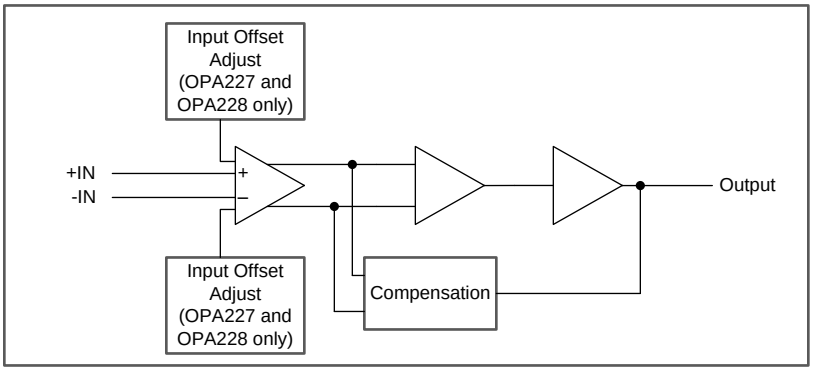
图 **35.** 开环输出阻抗

7 详细 说明

7.1 概述

OPAx22x 系列运算放大器兼具低噪声、宽带宽和高精度等特性，因此是同时需要交流和精密直流性能 应用 的理想选择。OPAx227 具有稳定的单位增益并 具有 高压摆率 (2.3V/μs) 和宽带宽 (8MHz)。OPAx228 针对 5 倍或更大的闭环增益进行了优化，并提供更高的速度以及 10V/μs 压摆率和 33MHz 带宽。

7.2 功能框图



7.3 特性 说明

OPAx22x 系列具有稳定的单位增益，并且不会出现意外输出相位反转，因此可轻松运用于各种 应用。在 采用高噪声电源或高阻抗电源的应用中，可能需要将解耦电容器靠近器件引脚。大多数情况下，0.1μF 电容器已足够满足需求。

7.3.1 失调电压和温漂

OPAx22x 系列具有非常低的失调电压和温漂。为了达到最高的直流精度，应优化电路布局和机械条件。连接不同的金属可能会在运算放大器的输入端产生热电势，这会降低失调电压和温漂性能。这些热电偶效应可能超过放大器固有的漂移，并最终降低其性能。通过确保两个输入端子的热电势相等，可以消除这些热电势。此外：

- 保持与两个输入端子之间的连接的热质量相似。
- 让热源尽可能远离关键输入电路。
- 将运算放大器和输入电路与气流（如冷却风扇产生的气流）隔离。

7.3.2 工作电压

OPAx22x 系列运算放大器可在 ±2.5V 至 ±18V 电源电压下实现出色性能。多数运算放大器仅有一个额定电源电压，OPA227 系列则有所不同，该器件可根据实际 应用具有不同的指定电源电压；有一组规格适用于 ±5V 至 ±15V 的电源电压范围。对于 ±5V 至 ±15V 电源电压范围内的 应用 ，可确保符合规格。有些 应用 不需要相等的正负输出电压摆幅。电源电压不需要相等。OPAx22x 系列器件支持的工作电源压差最低为 5V，最高为 36V。例如，正电源可设为 25V，而负电源可设为 5V，或相反。此外，主要参数是在额定工作温度范围（–40°C 至 85°C）内确定的。*典型特性* 中显示了随工作电压或温度的变化而显著变化的参数。

7.3.3 失调电压调整

OPAx22x 系列经过激光修整，具有非常低的失调电压和漂移，因此大多数 应用 都将不需要外部调整。但是，OPA227 和 OPA228（单通道版本）在引脚 1 和引脚 8 上提供失调电压修整连接。通过按图 36 所示连接电位器即可调整失调电压。这种调整只应该用于消除运算放大器的偏移。不应该使用这种调整来补偿在系统中其他地方产生的偏移，因为这会引起额外的温度漂移。

版权 © 1998–2015, Texas Instruments Incorporated

特性 说明 (接下页)

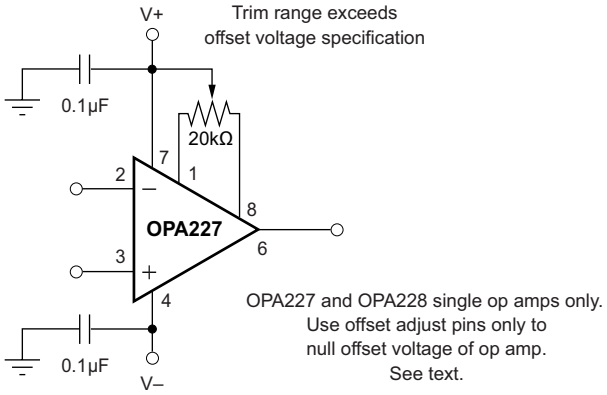


图 36. OPA227 失调电压修整电路

7.3.4 输入保护

OPAx22x 使用背靠背二极管（请参阅图 37）进行输入保护。由于放大器的有限压摆率，超过这些二极管的导通阈值（如脉冲状态）会导致电流流过输入保护二极管。如果没有外部限流电阻器，输入器件可能被破坏。高输入电流源可能对放大器造成轻微损害。虽然该单元可能仍然有效，但输入失调电压、漂移和噪声等重要参数可能会发生变化。

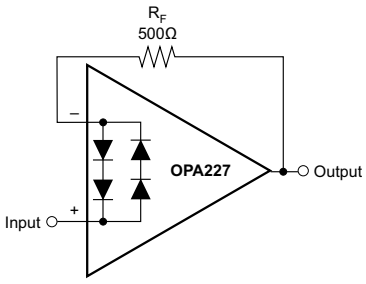


图 37. 脉冲操作

使用 OPA227 作为单位增益缓冲器（跟随器）时，输入电流应限制为最多 20mA。这可以通过插入一个反馈电阻器或一个与源点串联的电阻器来实现。请使用公式 1 计算足够大的电阻大小。

$$R_X = V_S/20mA - R_{SOURCE} \quad (1)$$

其中

- R_X 与源点串联，或者插入到反馈路径中。

例如，对于 10V 脉冲 (V_S = 10V)，总环路电阻必须为 500Ω。如果源阻抗足够大，足以自行限制电流，则不需要额外的电阻器。任何外部电阻器的大小都必须经过仔细选择，因为它们会增加噪声。有关噪声计算的更多信息，请参阅此数据表的*噪声性能* 部分。图 37 显示了实现限流反馈电阻器的示例。

7.3.5 输入偏置电流消除

OPAx22x 系列的输入偏置电流在内部用相等且相反的消除电流进行补偿。得到的输入偏置电流是输入偏置电流与消除电流之间的差值。残余输入偏置电流可以是正的或负的。

以这种方式消除偏置电流时，输入偏置电流和输入偏移失调电流大致相等。为了消除输入偏置电流影响而添加的电阻器（如图 38 所示），实际上可能增加偏移和噪声，因此不推荐使用。

版权 © 1998–2015, Texas Instruments Incorporated

特性 说明 (接下页)

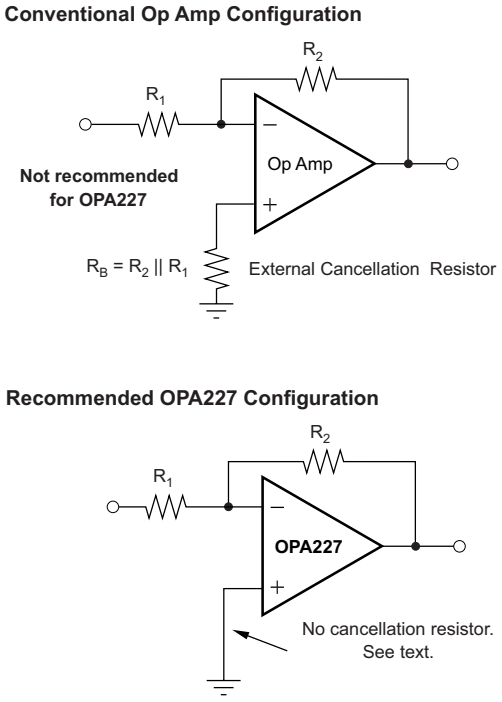


图 **38.** 输入偏置电流消除

7.3.6 噪声性能

图 39 显示了采用单位增益配置的运算放大器在使用不同源阻抗时的总电路噪声（无反馈电阻器网络，因此不产生额外的噪声）。图中显示了两个不同的运算放大器，并计算了总电路噪声。OPA227 具有非常低的电压噪声，因此非常适合低源阻抗（小于 20kΩ）。类似的精密运算放大器 OPA277 具有稍高一些的电压噪声，但电流噪声更低。该器件在中等源阻抗（10kΩ 至 100kΩ）下提供出色的噪声性能。高于 100kΩ 时，FET 输入运算放大器（如 OPA132，具有非常低的电流噪声）可能会提高性能。可使用图 39 中的公式来计算总电路噪声。e_n = 电压噪声，i_n = 电流噪声，R_S = 源阻抗，k = 玻尔兹曼常数 = 1.38×10^{-23} J/K，而 T 为开氏温度。有关计算噪声的更多详细信息，请参阅*基本噪声计算*。

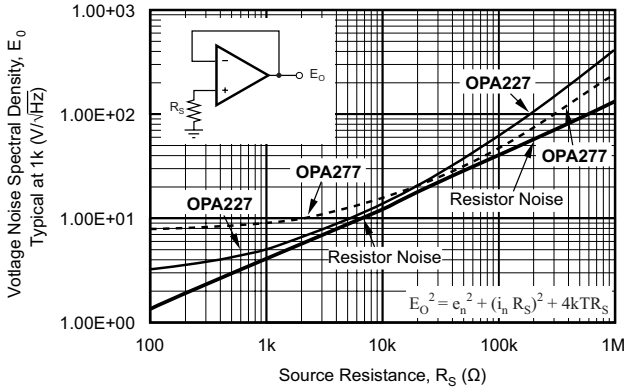


图 **39.** 采用单位增益缓冲器配置的 **OPA227** 的噪声性能

版权 © 1998–2015, Texas Instruments Incorporated

特性 说明 (接下页)

7.3.7 基本噪声计算

低噪声运算放大器电路的设计必须仔细考量多种可能的噪声来源：信号源噪声、运算放大器产生的噪声以及反馈网络电阻器产生的噪声。电路总噪声是所有噪声分量的平方和根值。

源阻抗的电阻部分产生的热噪声与电阻的方根成正比。图 39 显示了该函数。由于源阻抗通常为固定值；因此，需通过选择运算放大器和反馈电阻器来最大限度降低它们在总噪声中的相应分量。

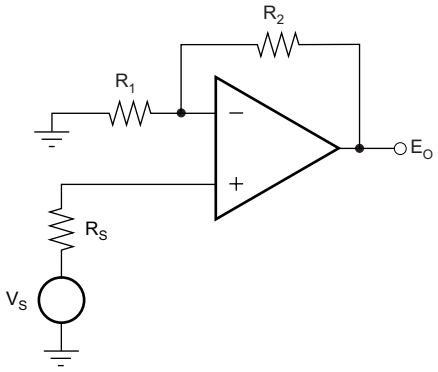
图 39 显示了采用单位增益配置的运算放大器在使用不同源阻抗时的总噪声（无反馈电阻器网络，因此不产生额外的噪声）。运算放大器本身将同时产生电压噪声分量和电流噪声分量。电压噪声通常按失调电压时变分量建模。电流噪声则按输入偏置电流时变分量建模，并根据不同的源阻抗生成一个噪声电压分量。因此，特定应用中运算放大器的最低噪声取决于源阻抗。源阻抗较低时，电流噪声可忽略不计，电压噪声通常占主导。源阻抗较高时，电流噪声可能占主导。

图 40 显示了具有增益的反相和同相运算放大器电路配置。在具有增益的电路配置中，反馈网络电阻器也会产生噪声。运算放大器的电流噪声会与反馈电阻器产生反应，进而产生额外的噪声分量。一般可通过选择合适的反馈电阻值使这些噪声源降低至忽略不计。以下各图显示了两种配置的总噪声计算公式。

版权 © 1998–2015, Texas Instruments Incorporated

特性 说明 **(**接下页**)**

Noise in Noninverting Gain Configuration



Noise at the output:

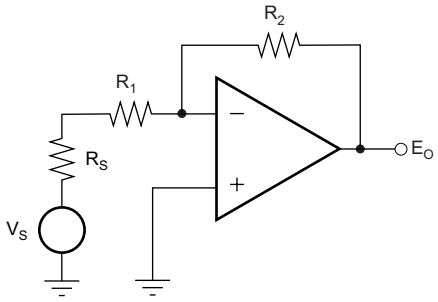
$$E_O^2 = \left(1+\frac{R_2}{R_1}\right)^2 e_n^2 + e_1^2 + e_2^2 + (i_n R_2)^2 + e_S^2 + (i_n R_S)^2 \left(1+\frac{R_2}{R_1}\right)^2$$

Where $e_S = \sqrt{4kTR_S} \bullet \left(1+\frac{R_2}{R_1}\right)$ = thermal noise of R_S

$e_1 = \sqrt{4kTR_1} \bullet \left(\frac{R_2}{R_1}\right)$ = thermal noise of R_1

$e_2 = \sqrt{4kTR_2}$ = thermal noise of R_2

Noise in Inverting Gain Configuration



Noise at the output:

$$E_O^2 = \left(1+\frac{R_2}{R_1+R_S}\right)^2 e_n^2 + e_1^2 + e_2^2 + (i_n R_2)^2 + e_S^2$$

Where $e_S = \sqrt{4kTR_S} \bullet \left(\frac{R_2}{R_1+R_S}\right)$ = thermal noise of R_S

$e_1 = \sqrt{4kTR_1} \bullet \left(\frac{R_2}{R_1+R_S}\right)$ = thermal noise of R_1

$e_2 = \sqrt{4kTR_2}$ = thermal noise of R_2

For the OPA227 and OPA228 series op amps at 1kHz, e_n = 3nV/$\sqrt{Hz}$ and i_n = 0.4pA/$\sqrt{Hz}$.

图 **40.** 增益配置中的噪声计算

版权 © 1998–2015, Texas Instruments Incorporated

特性 说明 (接下页)

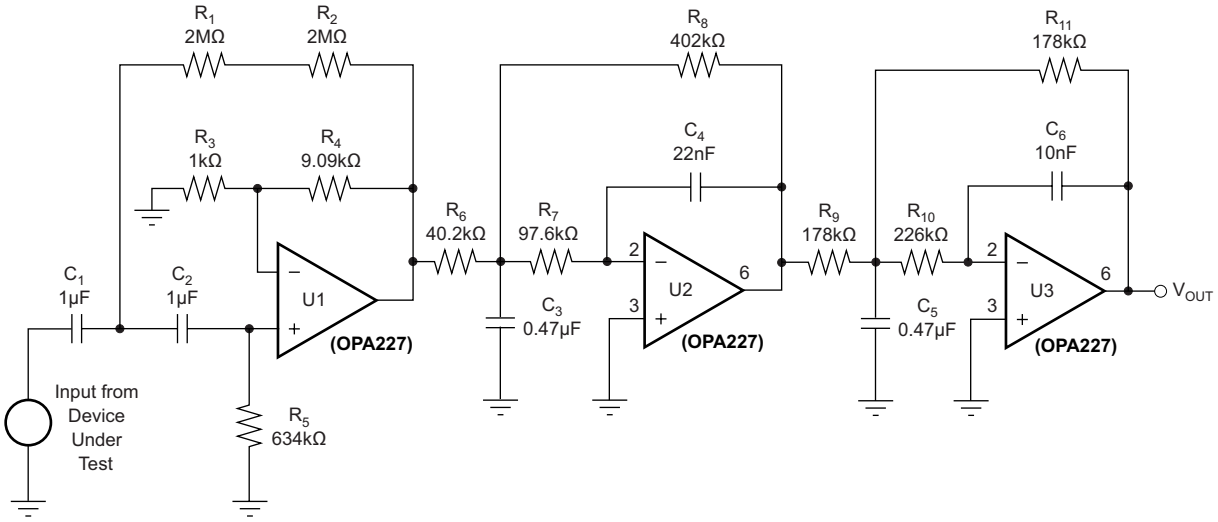


图 **41.** 使用 **0.1Hz** 至 **10Hz** 带通滤波器来测试 **OPAx22x** 系列的宽带噪声

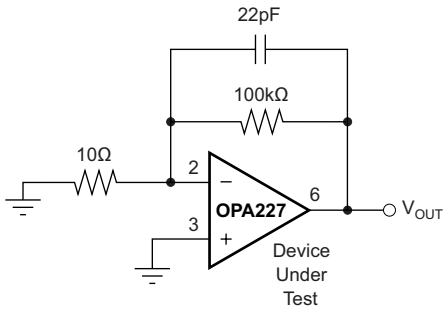


图 **42.** 噪声测试电路

图 41 显示了用于测试 OPA227 和 OPA228 噪声的 0.1Hz 至 10Hz 带通滤波器。滤波器电路是使用德州仪器 (TI) FilterPro 软件（可通过 www.ti.com 获取）设计的。图 42 显示了噪声测试所需的 OPA227 和 OPA228 配置。

7.3.8 EMI 抑制比 (EMIRR)

电磁干扰 (EMI) 抑制比 (EMIRR) 描述了运算放大器的 EMI 抗扰性。许多运算放大器常见的不利影响是由射频信号整流引起的失调电压变化。如果一个运算放大器能更有效地抑制由 EMI 引起的失调电压变化，该放大器会具有较高的 EMIRR 并由分贝值量化。测量 EMIRR 可用多种方法来完成，但是本部分提供了 EMIRR IN+，当射频信号施加到运算放大器的同相输入引脚时，可使用该指标来具体描述 EMIRR 性能。一般情况下，仅出于以下三点原因对同相输入进行 EMIRR 的测试：

1. 众所周知，运算放大器输入引脚对 EMI 最为敏感，通常比电源引脚或输出引脚能更好地校正射频信号。
2. 同相和反相运算放大器输入具有对称的物理布局，并表现出近乎匹配的 EMIRR 性能。
3. 在同相引脚上测量 EMIRR 比在其他引脚上测量更容易，因为在印刷电路板 (PCB) 上可以隔离同相输入端子。这种隔离使得射频信号可以直接施加到同相输入端子上，而不会与其他组件或连接性 PCB 走线之间发生复杂的相互作用。

如需有关 EMIRR IN+ 定义和测试方法的更正式的讨论，请参阅应用报告 SBOA128（《运算放大器的 EMI 抑制比》，可通过 www.ti.com.cn 下载此文档）。OPA227 的 EMIRR IN+ 与频率间的关系图如图 43 所示。

版权 © 1998–2015, Texas Instruments Incorporated

特性 说明 (接下页)

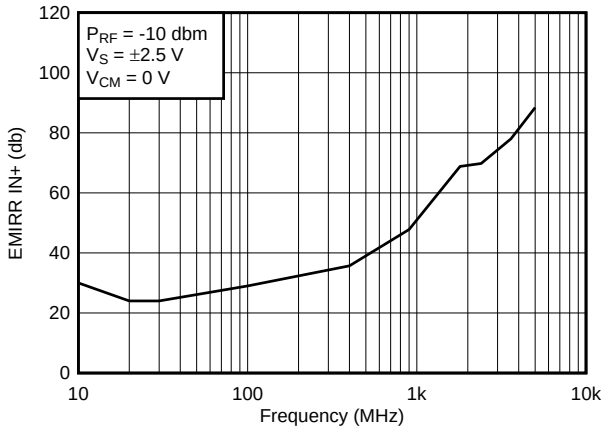


图 **43. OPA227 EMIRR IN+** 与频率间的关系

任何双路和四路运算放大器器件版本（如果可用）具有几乎相似的 EMIRR IN+ 性能。OPAx227 单位增益带宽为 8MHz。低于该频率的 EMIRR 性能表示存在位于运算放大器带宽内的干扰信号。

表 1 显示了在实际 应用中经常遇到的特定频率下 OPA227 的 EMIRR IN+ 值。在 表 1中列出的应用可在下图给出的特定频率或其近似频率下运行。该信息对于在这些类型的 应用中从事相关设计的人员或者在其他可能遇到各种（如工业、科学和医疗 (ISM) 无线电频带）射频干扰的领域工作的设计人员可能特别有用。

表 **1. OPAx227** 在目标频率下的 **EMIRR IN+**

频率	应用/分配	EMIRR IN+
400MHz	移动无线电、移动卫星/太空操作、气象、雷达、UHF	35.7dB
900MHz	GSM、无线电通信/导航/GPS（高达 1.6GHz）、ISM、航空移动、UHF	47.8dB
1.8GHz	GSM、个人移动通信宽带、卫星、L 波段	68.8dB
2.4GHz	802.11b/g/n、Bluetooth™、个人移动通信、ISM、业余无线电/卫星、S 波段	69.8dB
3.6GHz	无线电定位、航空通信/导航、卫星、移动、S 波段	78dB
5GHz	802.11a/n、航空通信/导航、移动通信、太空/卫星操作、C 波段	88.4dB

7.3.8.1 EMIRR IN+ 测试配置

图 44 显示了用于测试 EMIRR IN+ 的电路配置。射频源用传输线连接到运算放大器同相输入端子。该运算放大器采用单位增益缓冲器拓扑，其输出端连接到低通滤波器 (LPF) 和数字万用表 (DMM)。该运算放大器输入端的大阻抗失配会导致电压反射；但是，在确定 EMIRR IN+ 时会表征和考虑这种效应。产生的直流失调电压由万用表采样并测量。LPF 将万用表与可能干扰万用表精度的残余射频信号隔离开。有关更多详细信息，请参阅 SBOA128。

版权 © 1998–2015, Texas Instruments Incorporated

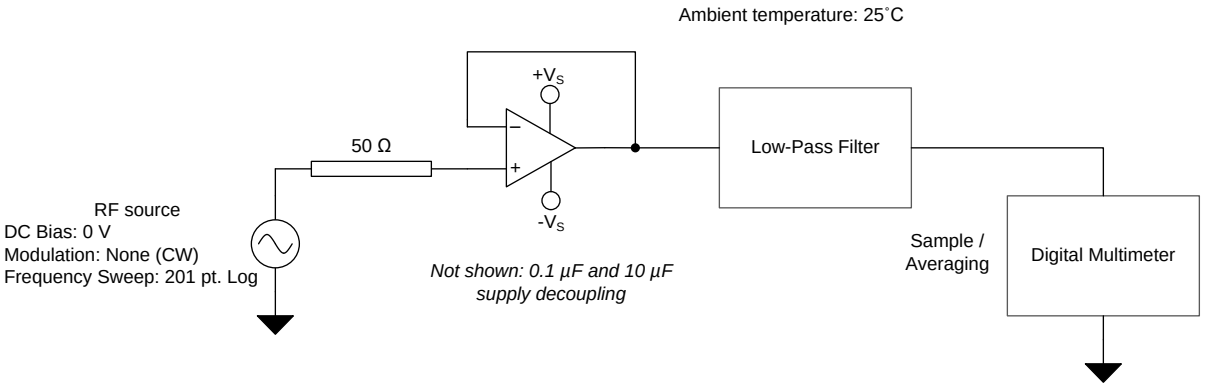


图 **44. EMIRR IN+** 测试配置原理图

7.4 器件功能模式

OPAx22x 具有单一功能模式，可在电源电压大于 5V (±2.5V) 时工作。OPAx22x 的最大电源电压为 36V (±18V)。

8 应用和实现

注

以下 应用 部分的信息不属于 TI 组件规范，TI 不担保其准确性和完整性。TI 的客户应负责确定组件是否适用于其应用。客户应验证并测试其设计是否能够实现，以确保系统功能。

8.1 应用信息

OPAx22x 系列是具有极低噪声的精密运算放大器。OPAx227 系列具有稳定的单位增益，压摆率为 2.3V/μs，带宽为 8MHz。OPAx228 系列针对更高速度的 应用 进行了优化，具有 5 倍或更高的增益，压摆率为 10V/μs，带宽为 33MHz。在 采用高噪声电源或高阻抗电源的应用中，可能需要将解耦电容器靠近器件引脚。大多数情况下，0.1μF 电容器已足够满足需求。

8.1.1 三极 20kHz 低通 0.5dB 切比雪夫滤波器

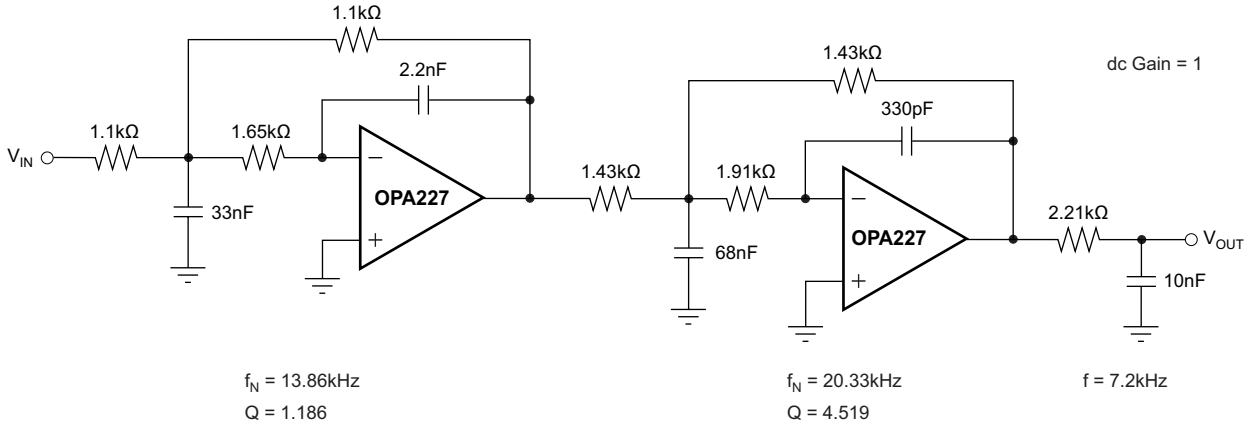


图 **45.** 三极 **20kHz** 低通 **0.5dB** 切比雪夫滤波器

8.1.2 长波长红外探测器放大器

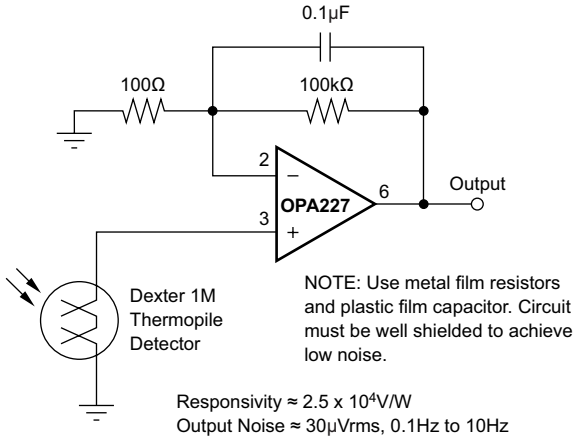


图 **46.** 长波长红外探测器放大器

版权 © 1998–2015, Texas Instruments Incorporated

应用信息 (接下页)

8.1.3 高性能同步解调器

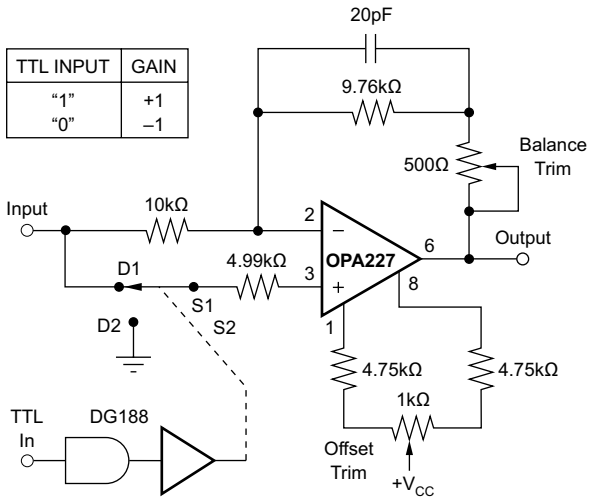


图 **47.** 高性能同步解调器

8.1.4 耳机放大器

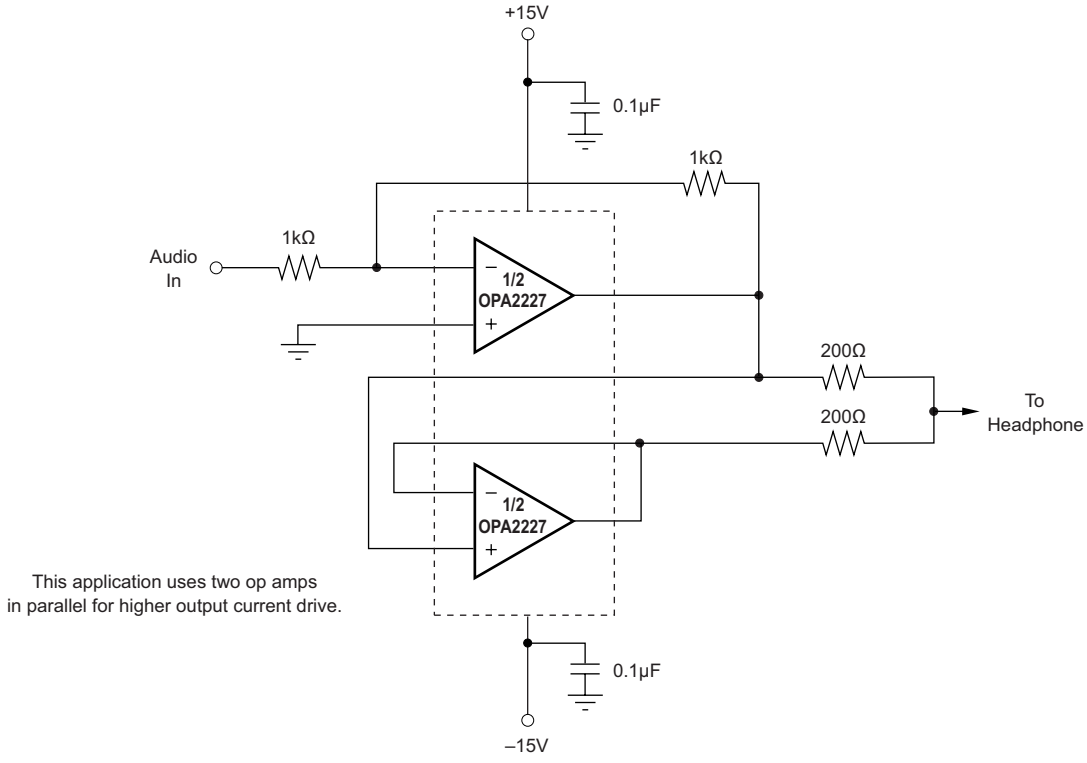


图 **48.** 耳机放大器

应用信息 (接下页)

8.1.5 三频主动音调控制（低音、中音和高音）

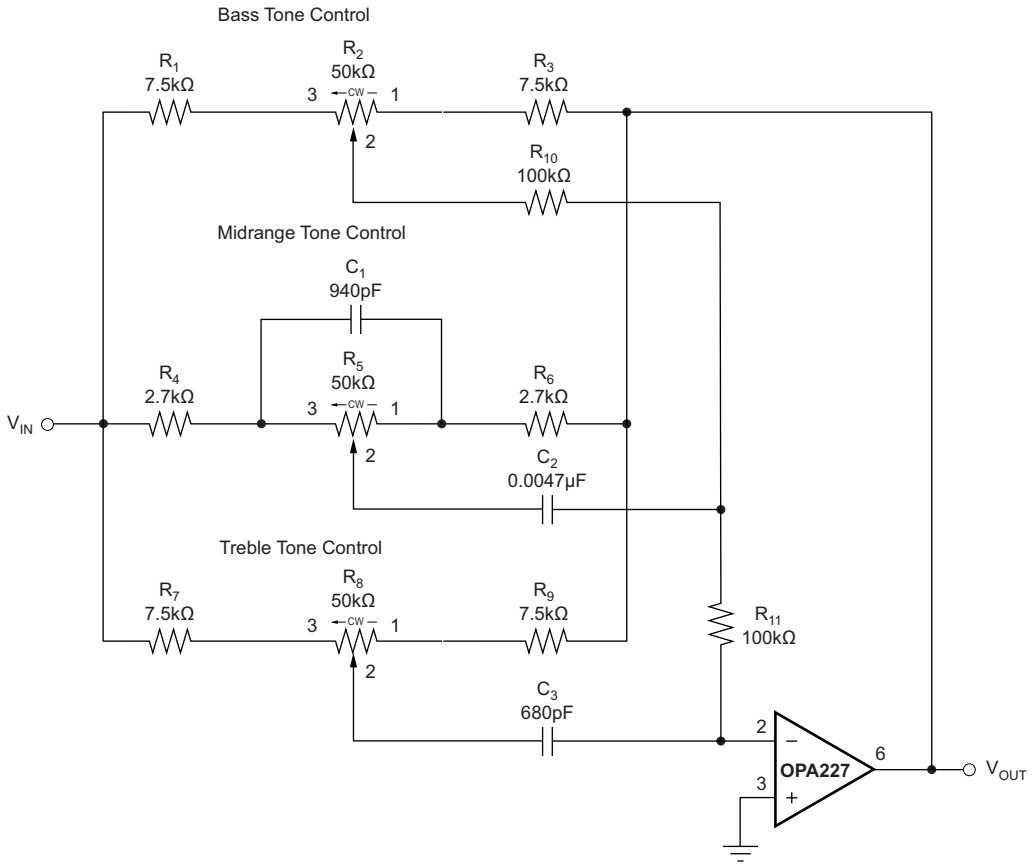


图 **49.** 三频主动音调控制（低音、中音和高音）

8.2 典型应用

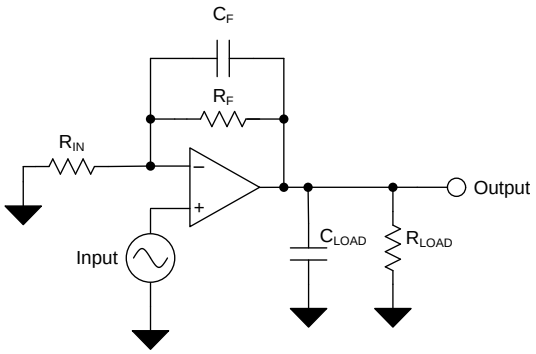


图 **50.** 典型应用原理图

8.2.1 设计要求

1. 以小于 5V/V 的增益运行 OPAx228
2. 使用容性负载稳定运行

版权 © 1998–2015, Texas Instruments Incorporated

典型应用 (接下页)

8.2.2 详细设计流程

8.2.2.1 在低增益下使用 OPAx228

OPAx228 系列适用于信号增益为 5 倍或更高的 应用 ，但可以利用较低增益下的高速优势。在没有外部补偿的情况下，OPA228 具有足够大的相位裕度，能够在纯阻性负载条件下保持单位增益的稳定性。但是，增加负载电容可能会减小相位裕度并导致运算放大器不稳定。

目前已评估多种专用于 OPA228 的补偿技术。建议的配置包括与反馈电阻并联的额外电容器 (C_F)，如图 51 和图 52 所示。该反馈电容器在补偿电路时用于两个目的。运算放大器的输入电容和反馈电阻器相互作用而导致相移，从而可能造成不稳定。C_F 对输入电容进行补偿，最大限度减少峰值。另外，在高频时，放大器的闭环增益受到输入电容和反馈电容器的比率的强烈影响。因此，通过选择 C_F 可以在保持高速的同时确保良好的稳定性。

在没有外部补偿的情况下，OPA228 的噪声规格与 OPA227 的噪声规格相同（增益为 5 倍或更高）。增加外部补偿后，OPA228 的输出噪声将会更高。噪声增加量直接与 C_{IN}/C_F 比率所确立的高频闭环增益的增加量相关。

图 51 和图 52 分别显示了增益为 2 和 –2 的情况下的建议电路。这些图提供了 C_F 的建议近似值。由于补偿很大程度上取决于电路设计、电路板布局和负载条件，因此 C_F 应该通过实验进行优化以便获得最佳效果。图 53 和图 55 显示了在 G = 2 配置及 100pF 负载电容条件下的大信号和小信号阶跃响应。图 54 和图 56 显示了在 G = –2 配置及 100pF 负载电容条件下的大信号和小信号阶跃响应。

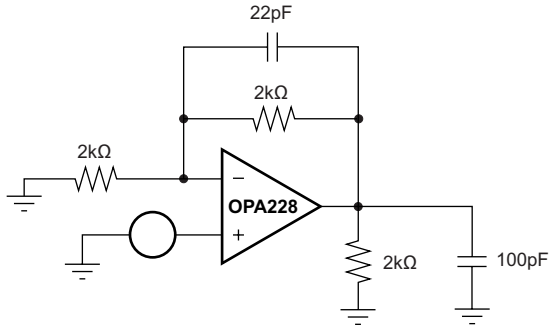


图 **51. G = 2** 时 **OPA228** 的补偿

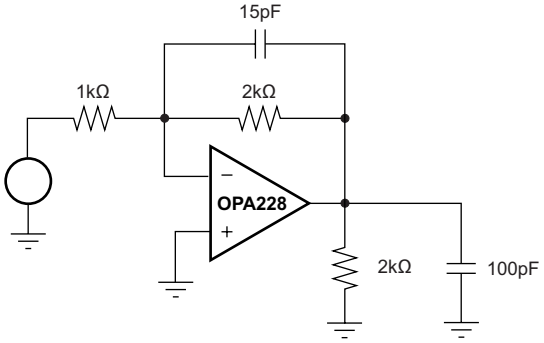


图 **52. G = –2** 时 **OPA228** 的补偿

8.2.3 应用曲线

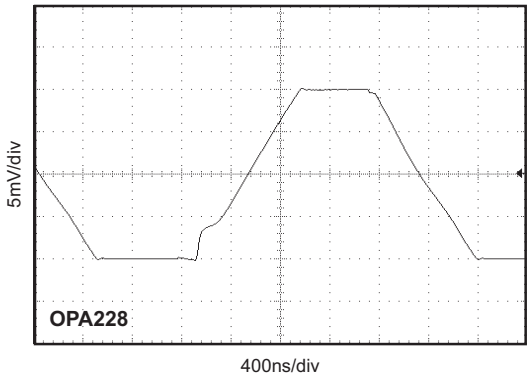


图 **53.** 大信号阶跃响应，**G = 2**，**C_{LOAD} = 100pF**，输入信号 **= 5Vp-p**

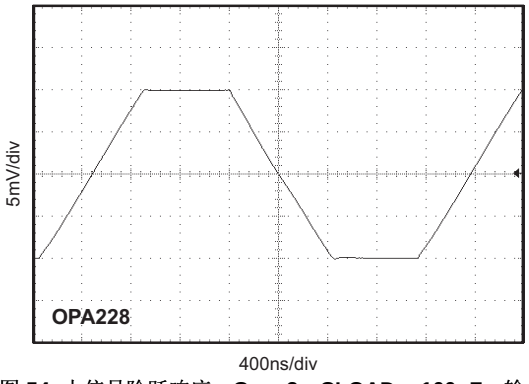


图 **54.** 大信号阶跃响应，**G = –2**，**CLOAD = 100pF**，输入信号 **= 5Vp-p**

版权 © 1998–2015, Texas Instruments Incorporated

典型应用 **(**接下页**)**



图 **55.** 小信号阶跃响应，**G = 2**，
C_{LOAD} **= 100pF**，输入信号 **= 50mVp-p**。

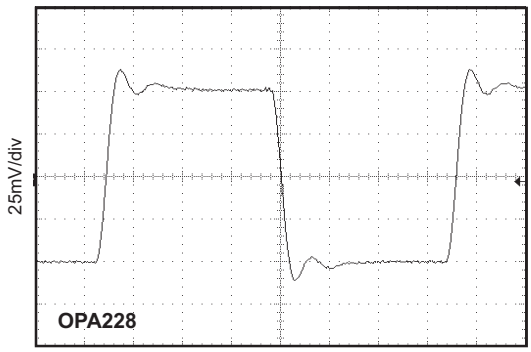


图 **56.** 小信号阶跃响应，**G = –2**，
C_{LOAD} **= 100pF**，输入信号 **= 50mVp-p**。

版权 © 1998–2015, Texas Instruments Incorporated

9 电源建议

OPAx22x 系列的额定工作电压范围是 5V 至 36V（±2.5V 至 ±18V）；该器件在 –40°C 至 85°C 的温度范围内有多种规格。*电气特性：OPAx227 系列（V_S = ±5V 至 ±15V）* 中介绍了可能会随工作电压或温度的变化而显著变化的参数。

CAUTION

电源电压超过 36V 可能会对器件造成永久损坏；请参阅*绝对最大额定值*。

将 0.1μF 旁路电容器置于电源引脚附近，可减少从高噪声电源或高阻抗电源中耦合进来的误差。有关旁路电容器放置的更多详细信息，请参阅*布局指南*。

10 布局

10.1 布局指南

为了实现器件的最佳运行性能，应使用良好的 PCB 布局规范，包括：

- 噪声可通过全部电路电源引脚以及运算放大器自身传入模拟电路。旁路电容为局部模拟电路提供低阻抗电源，用于降低耦合噪声。
  - 在每个电源引脚和接地端之间连接低 ESR 0.1μF 陶瓷旁路电容器，放置位置尽量靠近器件。从 V+ 到接地端的单个旁路电容器适用于单通道电源 应用。
- 将电路的模拟和数字部分单独接地是最简单和最有效的噪声抑制方法之一。多层 PCB 中通常将一层或多层专门作为接地层。接地层有助于散热和降低电磁干扰 (EMI) 噪声。确保对数字接地和模拟接地进行物理隔离，同时应注意接地电流。有关更多详细信息，请参阅*《电路板布局技巧》*(SLOA089)。
- 为了减少寄生耦合，请让输入走线尽可能远离电源或输出走线。如果这些走线不能保持分离，则敏感走线与有噪声走线垂直相交比平行更好。
- 外部组件的位置应尽量靠近器件。如*布局示例*所示，使 RF 和 RG 接近反相输入可最大限度地减小寄生电容。
- 尽可能缩短输入走线。切记：输入走线是电路中最敏感的部分。
- 考虑在关键走线周围设定驱动型低阻抗保护环。这样可显著减少附近走线在不同电势下产生的泄漏电流。
- 为获得最佳性能，建议在组装 PCB 板后进行清洗。
- 任何精密集成电路都可能因湿气渗入塑料封装中而出现性能变化。请遵循任何 PCB 水清洁过程，建议将 PCB 组装烘干，以去除清洗时渗入器件封装中的水分。大多数情形下，清洗后在 85°C 下低温烘干 30 分钟即可。

版权 © 1998–2015, Texas Instruments Incorporated

10.2 布局示例

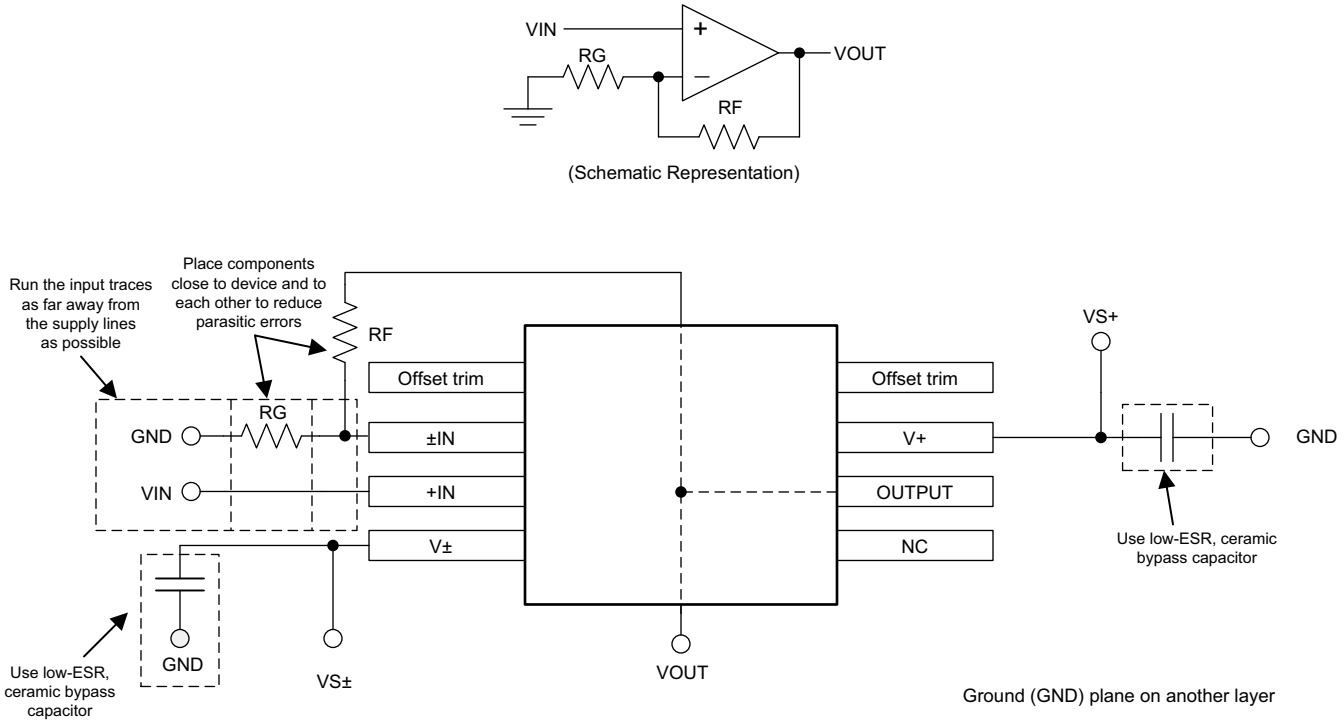


图 **57. OPAx227** 布局示例

版权 © 1998–2015, Texas Instruments Incorporated

11 器件和文档支持

11.1 器件支持

11.1.1 开发支持

11.1.1.1 TINA-TI™（免费软件下载）

TINA™是一款简单、功能强大且易于使用的电路仿真程序，此程序基于 SPICE 引擎。TINA-TI 是 TINA 软件的一款免费全功能版本，除了一系列无源和有源模型外，此版本软件还预先载入了一个宏模型库。TINA-TI 提供所有传统的 SPICE 直流 (DC)、瞬态和频域分析以及其他设计功能。

TINA-TI 可从 Analog eLab Design Center（模拟电子实验室设计中心）免费下载，它提供全面的后续处理能力，使得用户能够以多种方式形成结果。虚拟仪器提供选择输入波形和探测电路节点、电压和波形的功能，从而创建一个动态的快速入门工具。

注

这些文件需要安装 TINA 软件（由 DesignSoft™提供）或者 TINA-TI 软件。请从 TINA-TI 文件夹 中下载免费的 TINA-TI 软件。

11.1.1.2 TI 高精度设计

OPAx22x 采用多种 TI 精密设计，有关内容可通过 http://www.ti.com/ww/en/analog/precision-designs/ 在线获取。TI 高精度设计是由 TI 公司高精度模拟 应用 专家创建的模拟解决方案，提供了许多实用电路的工作原理、组件选择、仿真、完整印刷电路板 (PCB) 电路原理图和布局布线、物料清单以及性能测量结果。

11.2 文档支持

11.2.1 相关文档

《电路板布局布线技巧》，SLOA089

《运算放大器的电磁干扰 (EMI) 抑制比》，SBOA128

11.3 相关链接

下面的表格列出了快速访问链接。类别包括技术文档、支持与社区资源、工具和软件，以及申请样片或购买产品的快速链接。

表 **2.** 相关链接

器件	产品文件夹	样片与购买	技术文档	工具和软件	支持和社区
OPA227	请单击此处	请单击此处	请单击此处	请单击此处	请单击此处
OPA2227	请单击此处	请单击此处	请单击此处	请单击此处	请单击此处
OPA4227	请单击此处	请单击此处	请单击此处	请单击此处	请单击此处
OPA228	请单击此处	请单击此处	请单击此处	请单击此处	请单击此处
OPA2228	请单击此处	请单击此处	请单击此处	请单击此处	请单击此处
OPA4228	请单击此处	请单击此处	请单击此处	请单击此处	请单击此处

11.4 商标

TINA-TI is a trademark of Texas Instruments, Inc.
TINA, DesignSoft are trademarks of DesignSoft, Inc.
All other trademarks are the property of their respective owners.

版权 © 1998–2015, Texas Instruments Incorporated

11.5 静电放电警告



这些装置包含有限的内置 ESD 保护。 存储或装卸时，应将导线一起截短或将装置放置于导电泡棉中，以防止 MOS 门极遭受静电损伤。

11.6 Glossary

SLYZ022 — *TI Glossary*.

This glossary lists and explains terms, acronyms, and definitions.

12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件的最新可用数据。数据如有变更，恕不另行通知和修订此文档。如欲获取此数据表的浏览器版本，请参阅左侧的导航。

版权 © 1998–2015, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
OPA2227P	ACTIVE	PDIP	P	8	50	RoHS & Green	Call TI	N / A for Pkg Type	-40 to 85	OPA2227P	Samples
OPA2227PA	ACTIVE	PDIP	P	8	50	RoHS & Green	Call TI	N / A for Pkg Type	-40 to 85	OPA2227P A	Samples
OPA2227U	ACTIVE	SOIC	D	8	75	RoHS & Green	Call TI	Level-3-260C-168 HR	-40 to 85	OPA 2227U	Samples
OPA2227U/2K5	ACTIVE	SOIC	D	8	2500	RoHS & Green	Call TI	Level-3-260C-168 HR	-40 to 85	OPA 2227U	Samples
OPA2227U/2K5G4	ACTIVE	SOIC	D	8	2500	RoHS & Green	Call TI	Level-3-260C-168 HR	-40 to 85	OPA 2227U	Samples
OPA2227UA	ACTIVE	SOIC	D	8	75	RoHS & Green	Call TI	Level-3-260C-168 HR	-40 to 85	OPA 2227U A	Samples
OPA2227UA/2K5	ACTIVE	SOIC	D	8	2500	RoHS & Green	NIPDAU	Level-3-260C-168 HR	-40 to 85	OPA 2227U A	Samples
OPA2227UA/2K5E4	ACTIVE	SOIC	D	8	2500	RoHS & Green	NIPDAU	Level-3-260C-168 HR	-40 to 85	OPA 2227U A	Samples
OPA2227UAE4	ACTIVE	SOIC	D	8	75	RoHS & Green	Call TI	Level-3-260C-168 HR	-40 to 85	OPA 2227U A	Samples
OPA2227UAG4	ACTIVE	SOIC	D	8	75	RoHS & Green	Call TI	Level-3-260C-168 HR	-40 to 85	OPA 2227U A	Samples
OPA2227UE4	ACTIVE	SOIC	D	8	75	RoHS & Green	Call TI	Level-3-260C-168 HR	-40 to 85	OPA 2227U	Samples
OPA2227UG4	ACTIVE	SOIC	D	8	75	RoHS & Green	Call TI	Level-3-260C-168 HR	-40 to 85	OPA 2227U	Samples
OPA2228P	ACTIVE	PDIP	P	8	50	RoHS & Green	Call TI	N / A for Pkg Type	-40 to 85	OPA2228P	Samples
OPA2228PA	ACTIVE	PDIP	P	8	50	RoHS & Green	Call TI	N / A for Pkg Type	-40 to 85	OPA2228P A	Samples
OPA2228PAG4	ACTIVE	PDIP	P	8	50	RoHS & Green	Call TI	N / A for Pkg Type	-40 to 85	OPA2228P A	Samples

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
OPA2228PG4	ACTIVE	PDIP	P	8	50	RoHS & Green	Call TI	N / A for Pkg Type	-40 to 85	OPA2228P	Samples
OPA2228U	ACTIVE	SOIC	D	8	75	RoHS & Green	Call TI	Level-3-260C-168 HR	-40 to 85	OPA 2228U	Samples
OPA2228U/2K5	ACTIVE	SOIC	D	8	2500	RoHS & Green	Call TI	Level-3-260C-168 HR	-40 to 85	OPA 2228U	Samples
OPA2228UA	ACTIVE	SOIC	D	8	75	RoHS & Green	Call TI	Level-3-260C-168 HR	-40 to 85	OPA 2228U A	Samples
OPA2228UA/2K5	ACTIVE	SOIC	D	8	2500	RoHS & Green	NIPDAU	Level-3-260C-168 HR	-40 to 85	OPA 2228U A	Samples
OPA2228UA/2K5E4	ACTIVE	SOIC	D	8	2500	RoHS & Green	NIPDAU	Level-3-260C-168 HR	-40 to 85	OPA 2228U A	Samples
OPA2228UE4	ACTIVE	SOIC	D	8	75	RoHS & Green	Call TI	Level-3-260C-168 HR	-40 to 85	OPA 2228U	Samples
OPA227P	ACTIVE	PDIP	P	8	50	RoHS & Green	Call TI	N / A for Pkg Type	-40 to 85	OPA227P	Samples
OPA227PA	ACTIVE	PDIP	P	8	50	RoHS & Green	Call TI	N / A for Pkg Type	-40 to 85	OPA227P A	Samples
OPA227PAG4	ACTIVE	PDIP	P	8	50	RoHS & Green	Call TI	N / A for Pkg Type	-40 to 85	OPA227P A	Samples
OPA227PG4	ACTIVE	PDIP	P	8	50	RoHS & Green	Call TI	N / A for Pkg Type	-40 to 85	OPA227P	Samples
OPA227U	ACTIVE	SOIC	D	8	75	RoHS & Green	Call TI	Level-3-260C-168 HR	-40 to 85	OPA 227U	Samples
OPA227U/2K5	ACTIVE	SOIC	D	8	2500	RoHS & Green	Call TI	Level-3-260C-168 HR	-40 to 85	OPA 227U	Samples
OPA227U/2K5E4	ACTIVE	SOIC	D	8	2500	RoHS & Green	Call TI	Level-3-260C-168 HR	-40 to 85	OPA 227U	Samples
OPA227UA	ACTIVE	SOIC	D	8	75	RoHS & Green	Call TI	Level-3-260C-168 HR	-40 to 85	OPA 227U A	Samples
OPA227UA/2K5	ACTIVE	SOIC	D	8	2500	RoHS & Green	NIPDAU	Level-3-260C-168 HR	-40 to 85	OPA 227U A	Samples

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
OPA227UA/2K5G4	ACTIVE	SOIC	D	8	2500	RoHS & Green	NIPDAU	Level-3-260C-168 HR	-40 to 85	OPA 227U A	Samples
OPA228P	ACTIVE	PDIP	P	8	50	RoHS & Green	Call TI	N / A for Pkg Type	-55 to 125	OPA228P	Samples
OPA228PA	ACTIVE	PDIP	P	8	50	RoHS & Green	Call TI	N / A for Pkg Type	-55 to 125	OPA228P A	Samples
OPA228PAG4	ACTIVE	PDIP	P	8	50	RoHS & Green	Call TI	N / A for Pkg Type	-55 to 125	OPA228P A	Samples
OPA228U	ACTIVE	SOIC	D	8	75	RoHS & Green	Call TI	Level-3-260C-168 HR	-55 to 125	OPA 228U	Samples
OPA228UA	ACTIVE	SOIC	D	8	75	RoHS & Green	Call TI	Level-3-260C-168 HR	-55 to 125	OPA 228U A	Samples
OPA228UA/2K5	ACTIVE	SOIC	D	8	2500	RoHS & Green	Call TI	Level-3-260C-168 HR	-55 to 125	OPA 228U A	Samples
OPA228UAG4	ACTIVE	SOIC	D	8	75	RoHS & Green	Call TI	Level-3-260C-168 HR	-55 to 125	OPA 228U A	Samples
OPA228UG4	ACTIVE	SOIC	D	8	75	RoHS & Green	Call TI	Level-3-260C-168 HR	-55 to 125	OPA 228U	Samples
OPA4227PA	ACTIVE	PDIP	N	14	25	RoHS & Green	NIPDAU	N / A for Pkg Type	-40 to 85	OPA4227PA	Samples
OPA4227PAG4	ACTIVE	PDIP	N	14	25	RoHS & Green	NIPDAU	N / A for Pkg Type	-40 to 85	OPA4227PA	Samples
OPA4227UA	ACTIVE	SOIC	D	14	50	RoHS & Green	NIPDAU-DCC	Level-3-260C-168 HR	-40 to 85	OPA4227UA	Samples
OPA4227UA/2K5	ACTIVE	SOIC	D	14	2500	RoHS & Green	NIPDAU-DCC	Level-3-260C-168 HR	-40 to 85	OPA4227UA	Samples
OPA4227UA/2K5G4	ACTIVE	SOIC	D	14	2500	RoHS & Green	NIPDAU-DCC	Level-3-260C-168 HR	-40 to 85	OPA4227UA	Samples
OPA4227UAG4	ACTIVE	SOIC	D	14	50	RoHS & Green	NIPDAU-DCC	Level-3-260C-168 HR	-40 to 85	OPA4227UA	Samples
OPA4228PA	ACTIVE	PDIP	N	14	25	RoHS & Green	NIPDAU	N / A for Pkg Type	-55 to 125	OPA4228PA	Samples
OPA4228PAG4	ACTIVE	PDIP	N	14	25	RoHS & Green	NIPDAU	N / A for Pkg Type	-55 to 125	OPA4228PA	Samples

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
OPA4228UA	ACTIVE	SOIC	D	14	50	RoHS & Green	NIPDAU-DCC	Level-3-260C-168 HR	-55 to 125	OPA4228UA	Samples
OPA4228UA/2K5	ACTIVE	SOIC	D	14	2500	RoHS & Green	NIPDAU-DCC	Level-3-260C-168 HR	-55 to 125	OPA4228UA	Samples
OPA4228UA/2K5G4	ACTIVE	SOIC	D	14	2500	RoHS & Green	NIPDAU-DCC	Level-3-260C-168 HR	-55 to 125	OPA4228UA	Samples

(1) The marketing status values are defined as follows:
ACTIVE: Product device recommended for new designs.
LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.
NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.
PREVIEW: Device has been announced but is not in production. Samples may or may not be available.
OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".
RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.
Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF OPA2227 :

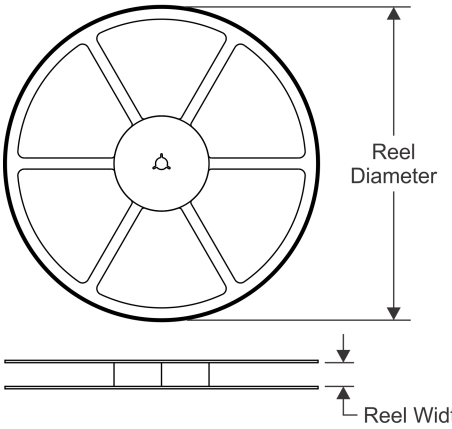
- Enhanced Product : OPA2227-EP

NOTE: Qualified Version Definitions:

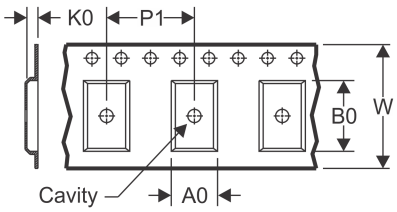
- Enhanced Product - Supports Defense, Aerospace and Medical Applications

TAPE AND REEL INFORMATION

REEL DIMENSIONS

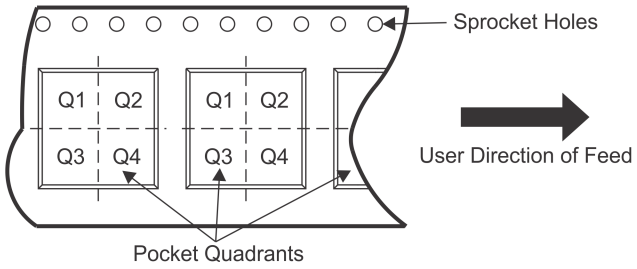


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

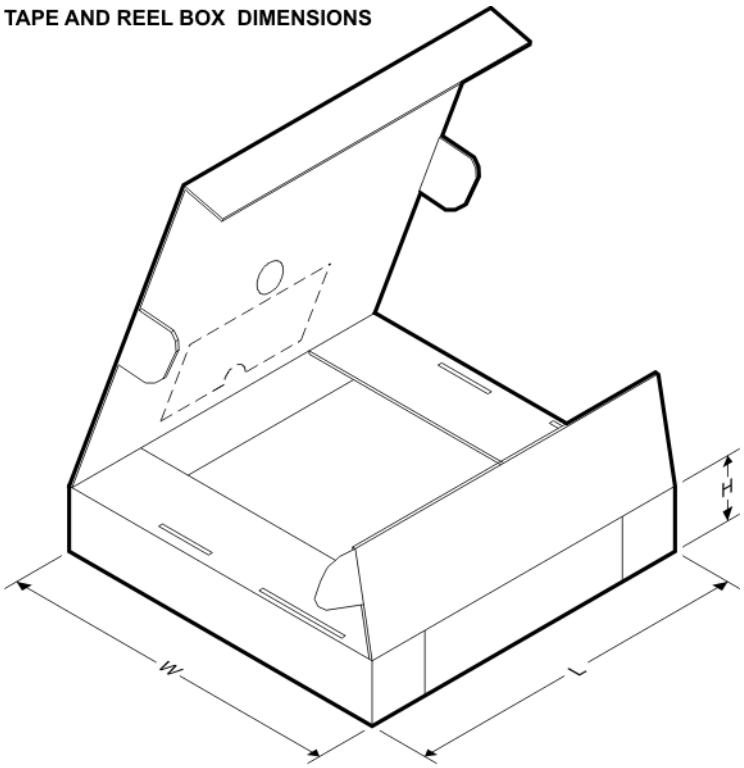
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
OPA2227U/2K5	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
OPA2227UA/2K5	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
OPA2228U/2K5	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
OPA2228UA/2K5	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
OPA227U/2K5	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
OPA227UA/2K5	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
OPA228UA/2K5	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
OPA4227UA/2K5	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
OPA4228UA/2K5	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1

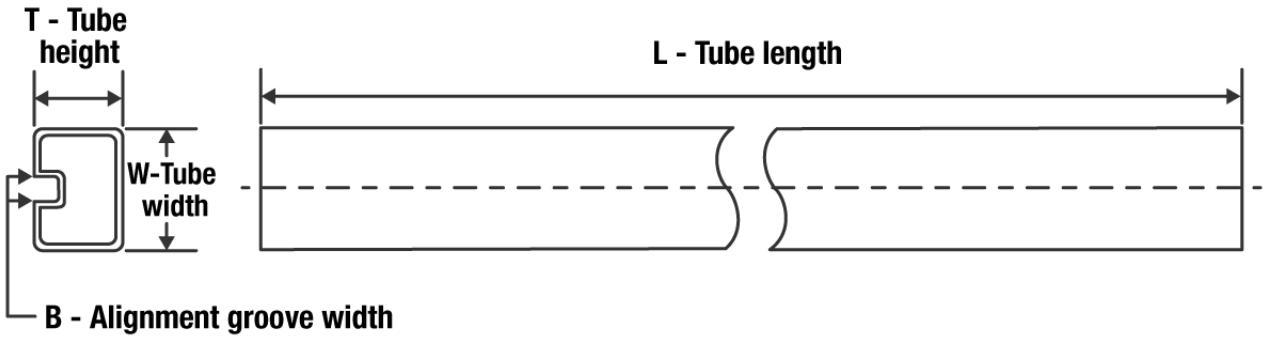
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
OPA2227U/2K5	SOIC	D	8	2500	853.0	449.0	35.0
OPA2227UA/2K5	SOIC	D	8	2500	853.0	449.0	35.0
OPA2228U/2K5	SOIC	D	8	2500	367.0	367.0	35.0
OPA2228UA/2K5	SOIC	D	8	2500	853.0	449.0	35.0
OPA227U/2K5	SOIC	D	8	2500	853.0	449.0	35.0
OPA227UA/2K5	SOIC	D	8	2500	853.0	449.0	35.0
OPA228UA/2K5	SOIC	D	8	2500	853.0	449.0	35.0
OPA4227UA/2K5	SOIC	D	14	2500	853.0	449.0	35.0
OPA4228UA/2K5	SOIC	D	14	2500	853.0	449.0	35.0

TUBE

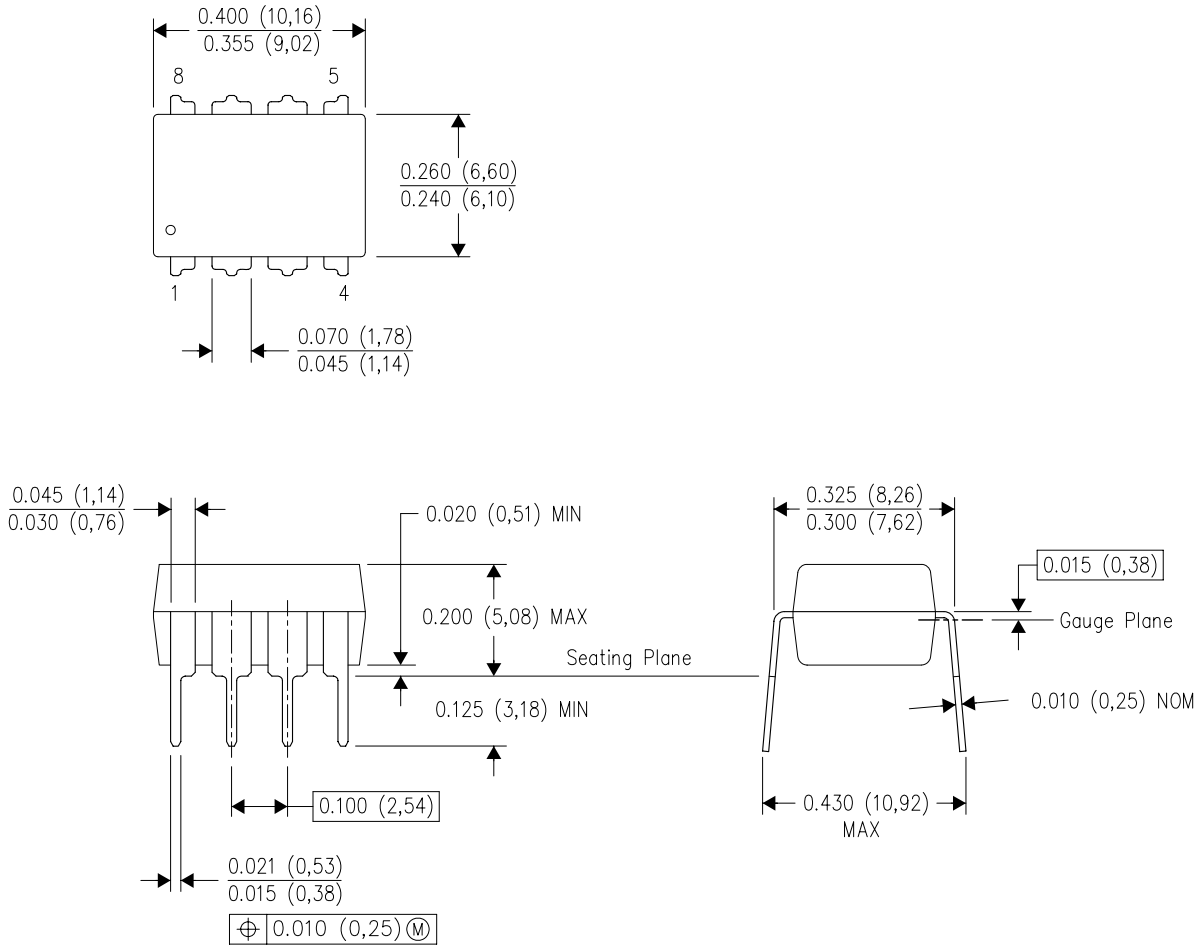


*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (µm)	B (mm)
OPA2227P	P	PDIP	8	50	506	13.97	11230	4.32
OPA2227PA	P	PDIP	8	50	506	13.97	11230	4.32
OPA2227U	D	SOIC	8	75	506.6	8	3940	4.32
OPA2227UA	D	SOIC	8	75	506.6	8	3940	4.32
OPA2227UAE4	D	SOIC	8	75	506.6	8	3940	4.32
OPA2227UAG4	D	SOIC	8	75	506.6	8	3940	4.32
OPA2227UE4	D	SOIC	8	75	506.6	8	3940	4.32
OPA2227UG4	D	SOIC	8	75	506.6	8	3940	4.32
OPA2228P	P	PDIP	8	50	506	13.97	11230	4.32
OPA2228PA	P	PDIP	8	50	506	13.97	11230	4.32
OPA2228PAG4	P	PDIP	8	50	506	13.97	11230	4.32
OPA2228PG4	P	PDIP	8	50	506	13.97	11230	4.32
OPA2228U	D	SOIC	8	75	506.6	8	3940	4.32
OPA2228UA	D	SOIC	8	75	506.6	8	3940	4.32
OPA2228UE4	D	SOIC	8	75	506.6	8	3940	4.32
OPA227P	P	PDIP	8	50	506	13.97	11230	4.32
OPA227PA	P	PDIP	8	50	506	13.97	11230	4.32
OPA227PAG4	P	PDIP	8	50	506	13.97	11230	4.32
OPA227PG4	P	PDIP	8	50	506	13.97	11230	4.32
OPA227U	D	SOIC	8	75	506.6	8	3940	4.32
OPA227UA	D	SOIC	8	75	506.6	8	3940	4.32
OPA228P	P	PDIP	8	50	506	13.97	11230	4.32
OPA228PA	P	PDIP	8	50	506	13.97	11230	4.32
OPA228PAG4	P	PDIP	8	50	506	13.97	11230	4.32
OPA228U	D	SOIC	8	75	506.6	8	3940	4.32
OPA228UA	D	SOIC	8	75	506.6	8	3940	4.32
OPA228UAG4	D	SOIC	8	75	506.6	8	3940	4.32
OPA228UG4	D	SOIC	8	75	506.6	8	3940	4.32

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (µm)	B (mm)
OPA4227PA	N	PDIP	14	25	506	13.97	11230	4.32
OPA4227PAG4	N	PDIP	14	25	506	13.97	11230	4.32
OPA4227UA	D	SOIC	14	50	506.6	8	3940	4.32
OPA4227UAG4	D	SOIC	14	50	506.6	8	3940	4.32
OPA4228PA	N	PDIP	14	25	506	13.97	11230	4.32
OPA4228PAG4	N	PDIP	14	25	506	13.97	11230	4.32
OPA4228UA	D	SOIC	14	50	506.6	8	3940	4.32

P (R–PDIP–T8) PLASTIC DUAL–IN–LINE PACKAGE

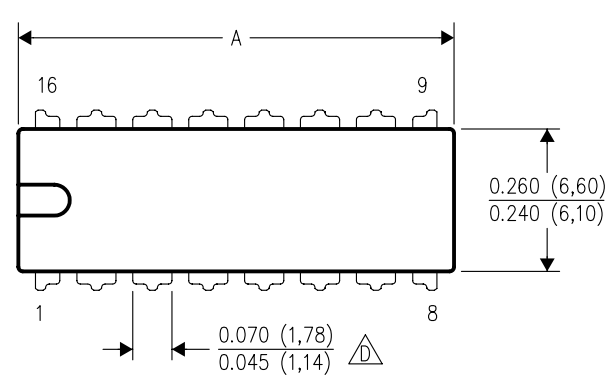


NOTES:
A. All linear dimensions are in inches (millimeters).
B. This drawing is subject to change without notice.
C. Falls within JEDEC MS–001 variation BA.

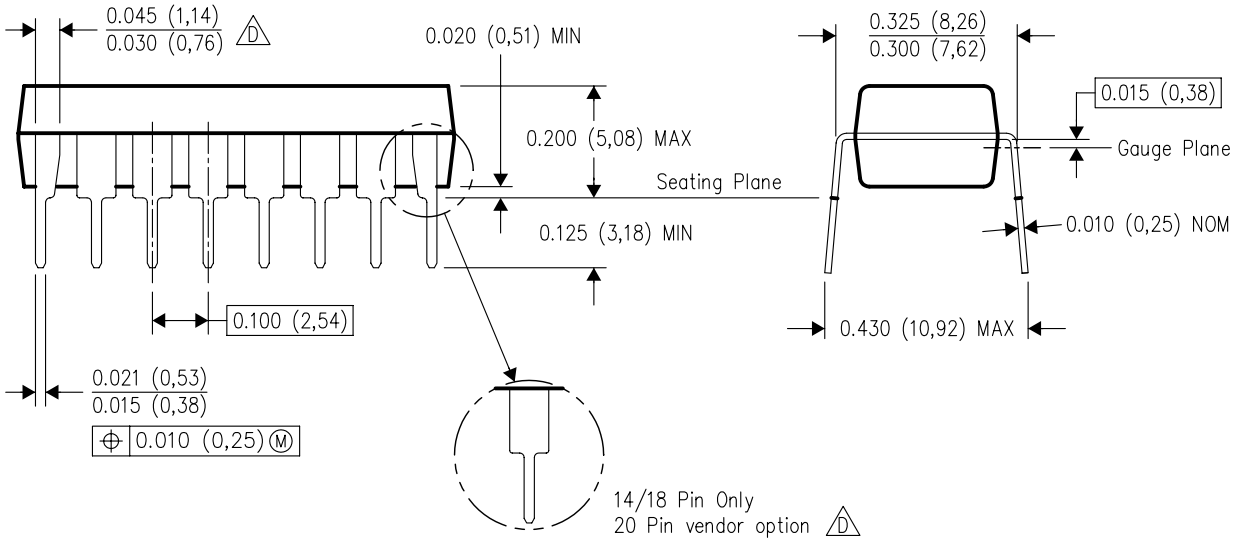
N (R–PDIP–T**)

PLASTIC DUAL–IN–LINE PACKAGE

16 PINS SHOWN



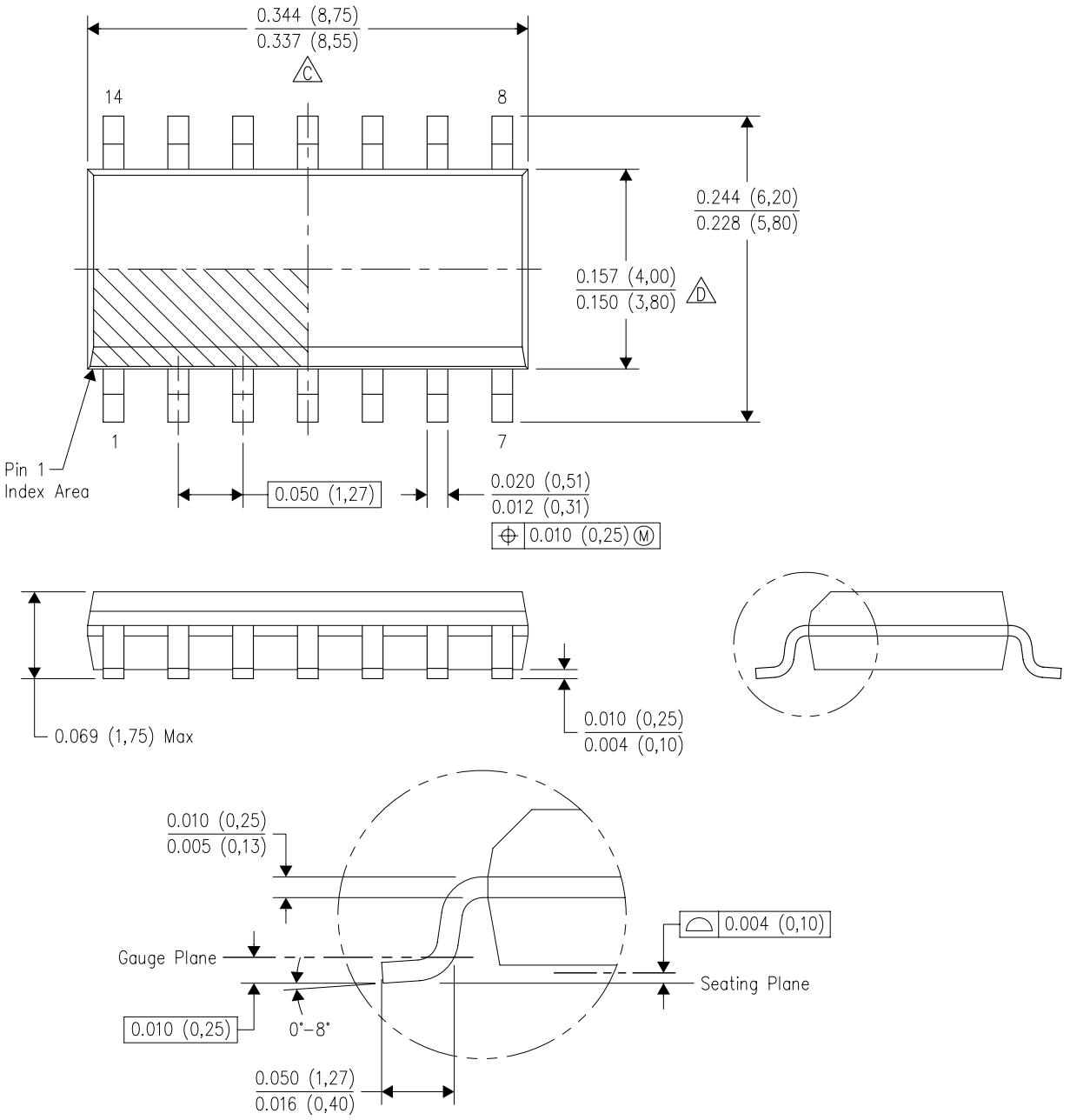
DIM \ PINS **	14	16	18	20
A MAX	0.775 (19,69)	0.775 (19,69)	0.920 (23,37)	1.060 (26,92)
A MIN	0.745 (18,92)	0.745 (18,92)	0.850 (21,59)	0.940 (23,88)
MS–001 VARIATION (C)	AA	BB	AC	AD



4040049/E 12/2002

NOTES:
A. All linear dimensions are in inches (millimeters).
B. This drawing is subject to change without notice.
C. Falls within JEDEC MS–001, except 18 and 20 pin minimum body length (Dim A).
D. The 20 pin end lead shoulder width is a vendor option, either half or full width.

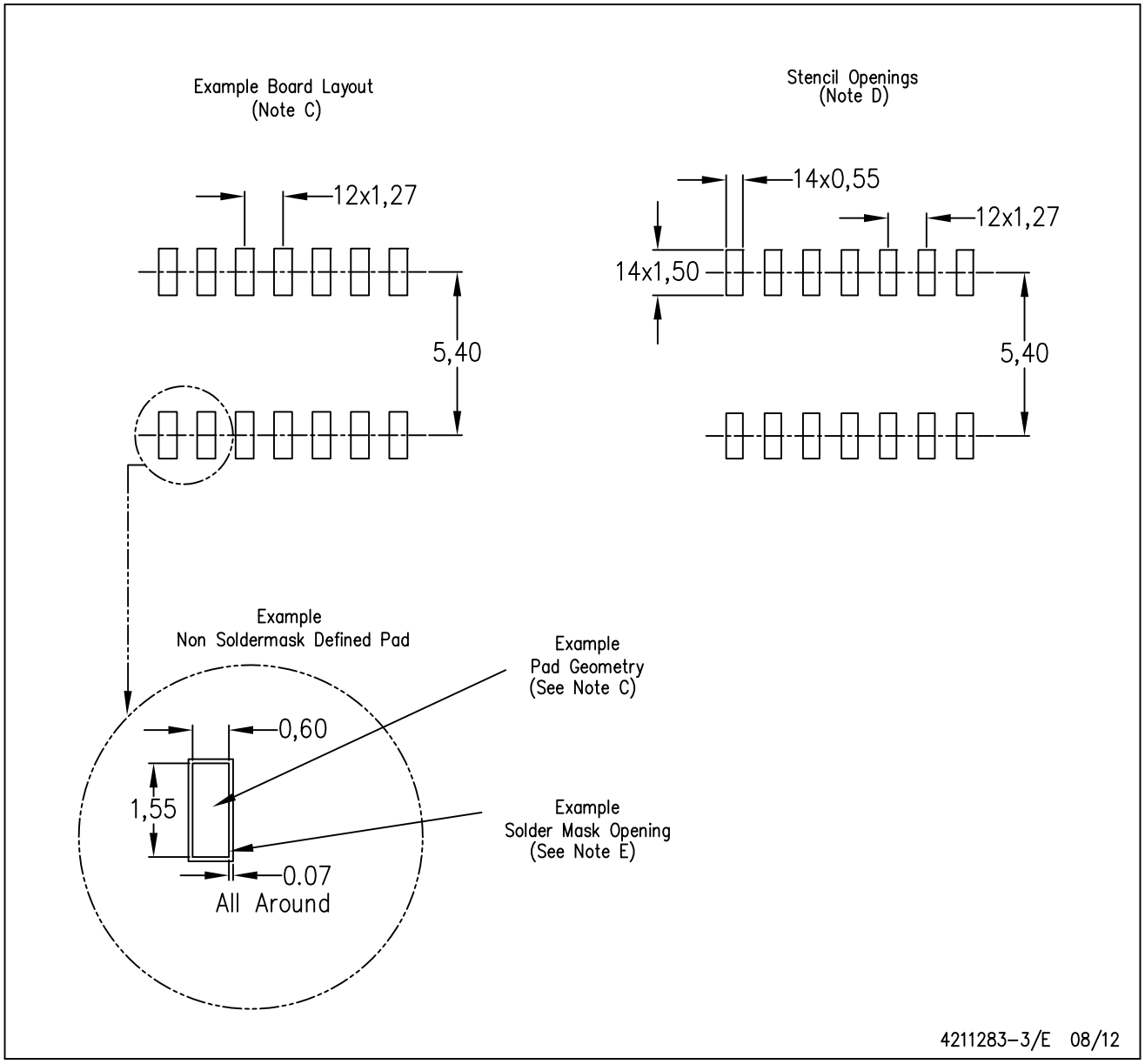
D (R–PDSO–G14) PLASTIC SMALL OUTLINE



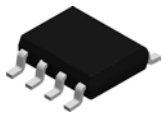
4040047–5/M 06/11

NOTES:
A. All linear dimensions are in inches (millimeters).
B. This drawing is subject to change without notice.
C. Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.006 (0,15) each side.
D. Body width does not include interlead flash. Interlead flash shall not exceed 0.017 (0,43) each side.
E. Reference JEDEC MS–012 variation AB.

D (R–PDSO–G14) PLASTIC SMALL OUTLINE



NOTES:
A. All linear dimensions are in millimeters.
B. This drawing is subject to change without notice.
C. Publication IPC–7351 is recommended for alternate designs.
D. Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC–7525 for other stencil recommendations.
E. Customers should contact their board fabrication site for solder mask tolerances between and around signal pads.

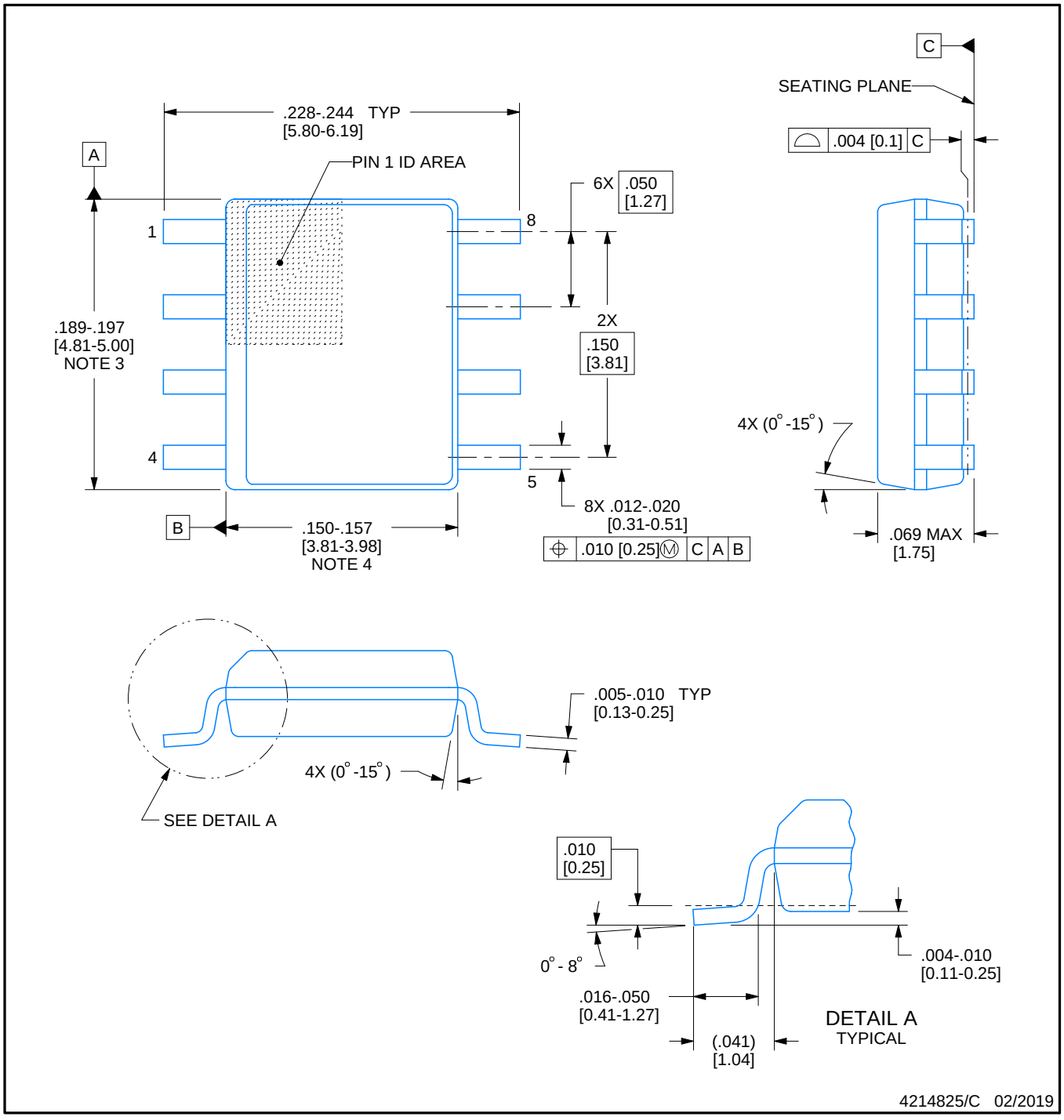


PACKAGE OUTLINE

D0008A

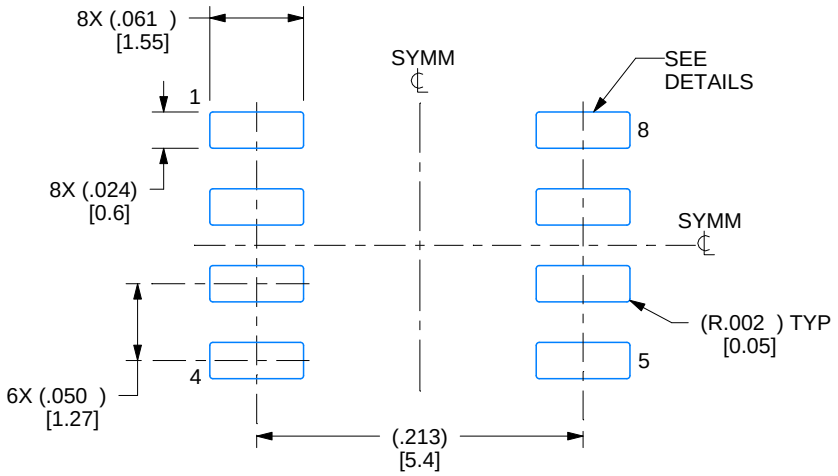
SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT

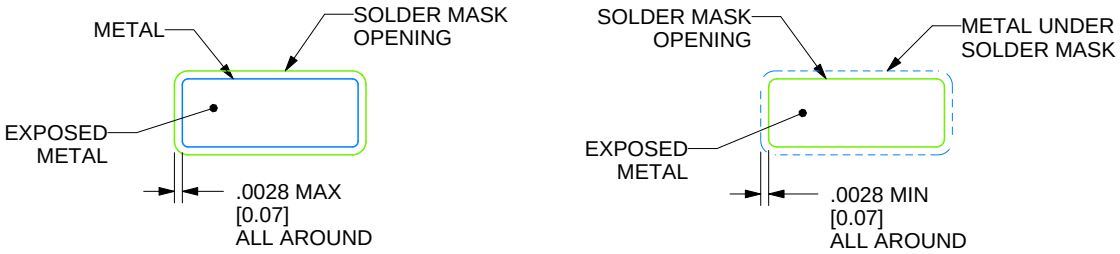


NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

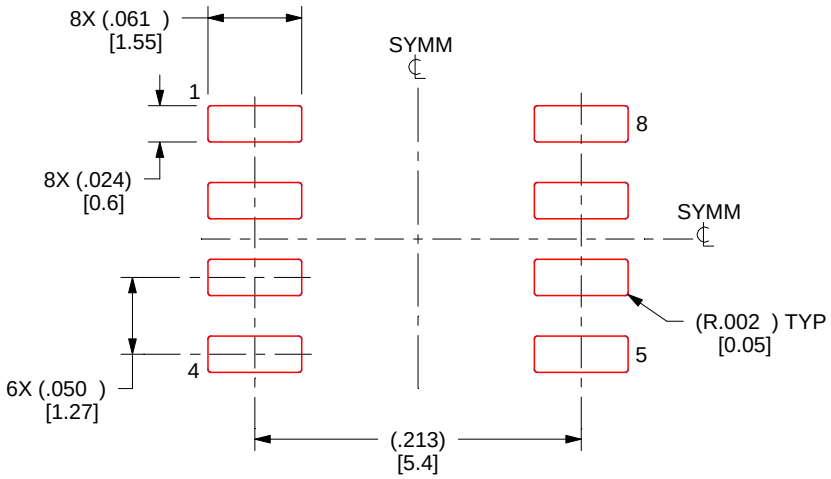
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 TI 的销售条款或 ti.com 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2022，德州仪器 (TI) 公司