带有初级端调节的恒定电压、恒定电流控制器

查询样品: UCC28700, UCC28701, UCC28702, UCC28703

特性

- 针对 **5** 星等级的 **< 30mW** 无负载功耗
- 初级端调节 **(PSR)** 免除了 对电耦合器的需要
- **±5%** 电压和电流调节
- **130kHz** 最大开关频率可实现高功率密度充电器 设计
- 针对最高总体 效率的准谐振谷值开关运行
- 用来减少电磁干扰 **(EMI)** 兼容的频率抖动机制（正在申请专利）
- 宽 **VDD** 范围允许使用小型偏置电容器
- 针对金属氧化物半导体场效应晶体管 **(MOSFET)** 的已钳制 栅极驱动输出
- 保护功能：过压，低线路，和 过流保护
- 可编辑线缆补偿（只适用于 **UCC28700** ）
- 带有固定 线缆补偿选项的负温度系数 **(NTC)** 电阻器接口（只适用于 **UCC28701**，**UCC28702** 和 **UCC28703**）
- 小外形尺寸晶体管 **(SOT)23-6** 封装

应用范围

- 用于消费类电子器件（手机、平板电脑 和照相机）的 **USB** 兼容适配器和充电器
- **AC** 和 **DC** 电源

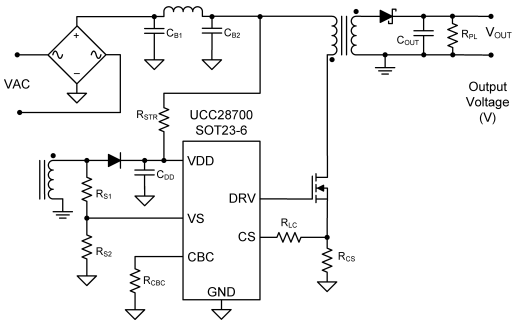
说明

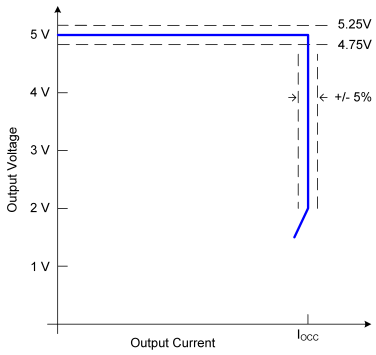
UCC28700 系列反激式电源控制器在无需使用光耦合器的情况下提供恒定电压 (CV) 和恒定电流 (CC) 输出调节。 此器件 处理来自初级电源开关和一个辅助反激式绕组的信息 以实现对输出电压和电流的精确控制。 低启动电流、动态控制运转 状态和一个定制的调制参数在不牺牲 启动时间或者输出静态响应的情况下支持极低的待机功耗。

UCC28700 系列中的控制算法使得运行效率符合或者超过 适用标准。 输出驱动接至一个 MOSFET 电源开关。 带有谷值开关的断续 传导模式 (DCM) 减少了开关损耗。 开关 频率的调制和初级电流峰值振幅（FM 和 AM）在整个负载和线路范围内 保持较高的转换效率。

此控制器有一个 130kHz 的最大开关频率并且一直保持对变压器内初级峰值电流 的控制。 保护特性有助于保持控制中的初级和次级 应力分量。 UCC28700 可对线缆补偿的电平进行设定。 UCC28701，UCC28702 和 UCC28703 器件在提供固定线缆补偿电平的同时使用一个负 温度系数 (NTC) 电阻器来实现远程温度感测。

简化应用图和典型 V-I 调节





Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of the Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

版权 © 2012, Texas Instruments Incorporated

表 **1.** 产品信息(1)(2)

部件号	封装的器件	版本
UCC28700	SOT23 6 引脚（DBV）	可编程电缆补偿
UCC28701		NTC，0mV（5V 输出上）电缆补偿选项
UCC28702		NTC，150mV（5V 输出上）电缆补偿选项
UCC28703		NTC，300mV（5V 输出上）电缆补偿选项

(1) 有关特定器件的订购 信息，请参阅附录。
(2) 对于其他固定的电缆补偿选项，请咨询 厂家。

最大绝对额定值(1)

在自然通风温度范围内运行（除非另有说明）

		最小值	最大值	单位
偏置电源电压	V_{VDD}		38	V
连续栅极灌电流	I_{DRV}		50	mA
连续栅极拉电流	I_{DRV}		自限	
峰值与引脚电流的关系	I_{VS}		−1.2	
在驱动器 (DRV) 上的栅极驱动电压	V_{DRV}	−0.5	自限	V
电压范围	VS	−0.75	7	
	CS，CBC (UCC28700)，NTC (UCC28701/2/3)	−0.5	5	
工作结温 范围	T_J	−55	150	°C
存储温度	T_{STG}	−65	150	
10 秒内，距离外壳 0.6mm 的引线温度			260	
静电放电 (ESD) 额定值	人体模型 (HBM)		2000	V
	充电设备模型 (CDM)		500	

(1) 超出“最大绝对额定值”下列出的值的应力 可能会对器件造成永久损坏。 这些仅为在应力额定值下的工作情况， 对于额定值下的器件的功能性操作或者在超出“建议运行 条件”下的任何其它情况，在此并未说明。 长时间处于最大绝对额定情况下有可能会 影响器件的可靠性。 所有电压值都是以接地 (GND) 为基准。 电流是指定端子的正输入， 负输出。 这些额定值适用于工作环境温度 范围，除非另有说明。

版权 © 2012, Texas Instruments Incorporated

推荐的运行条件

在自然通风条件下的工作温度范围内（除非另有说明）

		最小值	典型值	最大值	单位
VDD	偏置电源工作 电压	9		35	V
C_{VDD}	VDD 旁路电容	0.047		1	μF
R_{CBC}	电缆补偿电阻	10			kΩ
I_{VS}	VS 引脚 电流	−1			mA
T_J	工作 结温	−20		125	°C

热性能信息

热度量(1)		UCC28700/1/2/3 DBV 6 引脚	单位
θ_{JA}	结到环境热阻(2)	180.0	°C/W
θ_{JCtop}	结至芯片外壳（顶部）热阻(3)	71.2	
θ_{JB}	结至电路板热阻(4)	44.4	
ψ_{JT}	结至顶部的特征参数(5)	5.1	
ψ_{JB}	结至电路板的特征参数(6)	43.8	

(1) 有关传统和新的热 度量的更多信息，请参阅*IC 封装热度量*应用报告， SPRA953。
(2) 在 JESD51-2a 描述的环境中，按照 JESD51-7 的指定，在一个 JEDEC 标准高 K 电路板上进行仿真，从而获得自然 对流条件下的结至环境热阻。
(3) 通过在封装顶部模拟一个冷板测试来获得结至芯片外壳（顶部）的热阻。 不存在特定的 JEDEC 标准测试，但 可在 ANSI SEMI 标准 G30-88 中能找到内容接近的说明。
(4) 按照 JESD51-8 中的说明，通过 在配有用于控制 PCB 温度的环形冷板夹具的环境中进行仿真，以获得结板热阻。
(5) 结至顶部特征参数， ψ_{JT}，估算真实系统中器件的结温，并使用 JESD51-2a（第 6 章和第 7 章）中 描述的程序从仿真数据中 提取出该参数以便获得 θ_{JA}。
(6) 结至电路板特征参数， ψ_{JB}，估算真实系统中器件的结温，并使用 JESD51-2a（第 6 章和第 7 章）中 描述的程序从仿真数据中 提取出该参数以便获得 θ_{JA} 。

Copyright © 2012, Texas Instruments Incorporated

电气特性

在工作自由空气的温度范围内，VDD=25V，R_{CBC} =R_{NTC}= 开，-20°C≤T_A≤125°C， T_J= T_A 时测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
偏置电源输入						
$I_{运行}$	电源电流，运行	I_{DRV}=0, 运行状态		2.1	2.65	mA
$I_{等待}$	电源电流，等待	I_{DRV}=0, 等待状态		85	110	μA
$I_{启动}$	电源电流，启动	I_{DRV}= 0，V_{VDD}= 18V，启动状态		1.0	1.5	
$I_{故障}$	电源电流，故障	I_{DRV}= 0，故障状态		2.1	2.8	mA
欠压 锁定						
$V_{VDD（开）}$	VDD 开启阈值	V_{VDD}从低 到高	19	21	23	V
$V_{VDD（关）}$	VDD 关闭阈值	V_{VDD} 从高到低	7.7	8.1	8.45	
VS 输入						
V_{VSR}	调节电平	在无负载条件下测得， T_J= 25°C	4.01	4.05	4.09	V
V_{VSNC}	负钳位电平	I_{VS}= -300μA，接地以下的伏特值	190	250	325	mV
I_{VSB}	输入偏置电流	V_{VS}=4 V	-0.25	0	0.25	μA
CS 输入						
$V_{CST（最大值）}$	最大 CS 阈值电压	V_{VS}= 3.7V(1)	715	750	775	mV
$V_{CST（最小值）}$	最小 CS 阈值电压	V_{VS}= 4.35V(1)	230	250	270	
K_{AM}	AM 控制率	$V_{CST（最大值）}$ / $V_{CST（最小值）}$	2.75	3.0	3.15	V/V
V_{CCR}	恒定电流调节电平	恒定电流 (CC) 调节 常量	310	319	329	mV
K_{LC}	线路补偿电流比	I_{VSLS}= -300μA，I_{VSLS}/CS 引脚电流输出	23	25	28	A/A
T_{CSLEB}	前沿消隐时间	DRV 输出持续时间， V_{CS}= 1V	195	235	275	ns
DRV						
I_{DRS}	DRV 源电流	V_{DRV}=8V， V_{VDD}=9V	20	25		mA
R_{DRVLS}	DRV 低侧驱动电阻	I_{DRV}=10mA		6	12	Ω
V_{DRCL}	DRV 钳位电压	V_{VDD}=35 V		14	16	V
R_{DRVSS}	处于启动状态下的 DRV 下拉电阻		150	200	230	kΩ
定时						
$F_{SW（最大值）}$	最大开关频率	V_{VS}=3.7V(1)	120	130	140	kHz
$F_{SW（最小值）}$	最小开关频率	V_{VS}=4.35V(1)	875	1000	1100	Hz
T_{ZTO}	过零超时延迟时间		1.8	2.1	2.45	μs

(1) 这些器件自动改变控制频率和 电流感测阈值来改进电磁干扰 (EMI) 性能，这些阈值电压和频率限值 代表了平均水平。

Copyright © 2012, Texas Instruments Incorporated

电气特性 (continued)

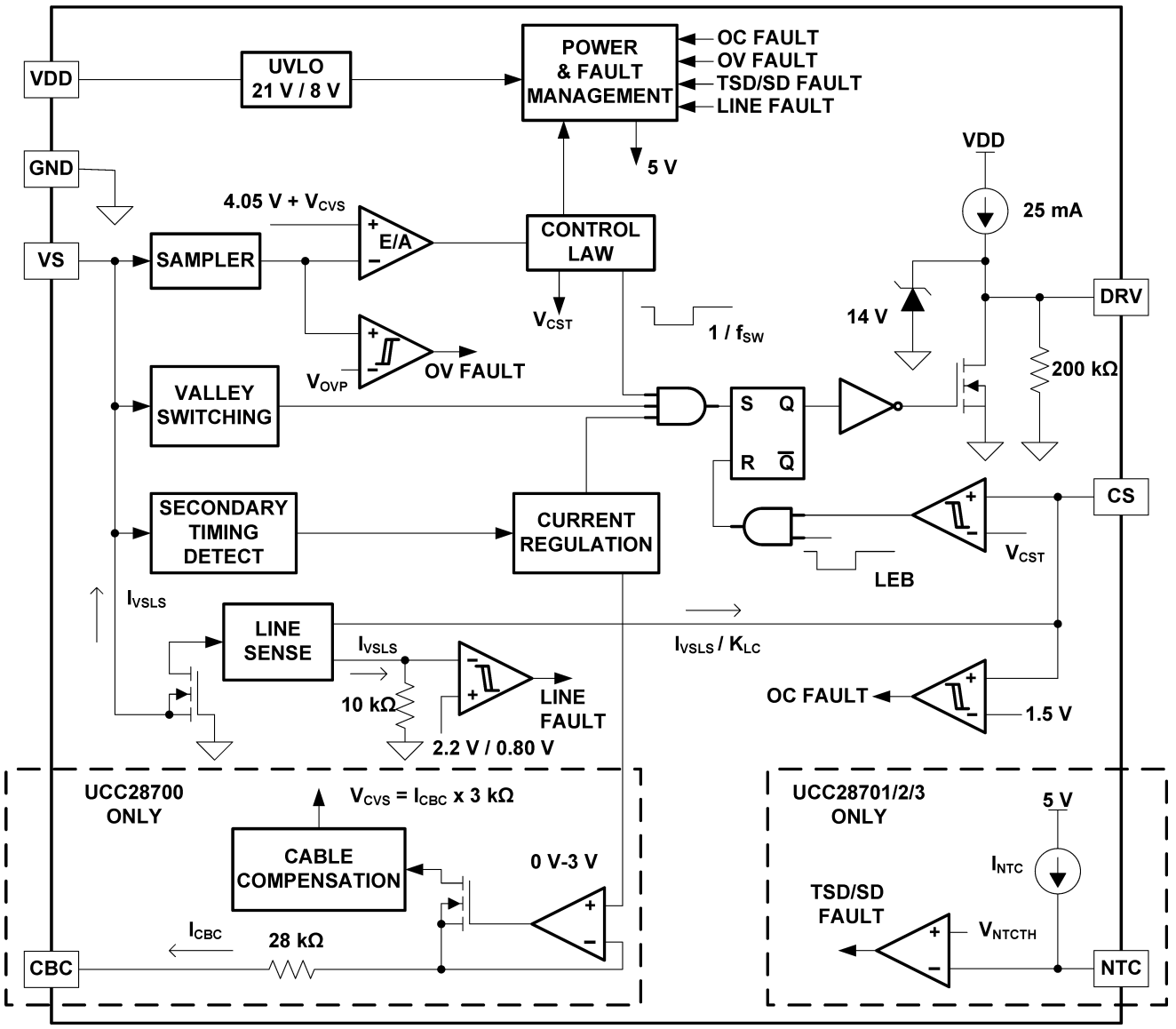
在工作自由空气的温度范围内，VDD=25V，R_{CBC} =R_{NTC}= 开，-20°C≤T_A≤125°C， T_J= T_A 时测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
保护						
V_{OVP}	过电压阈值	在 VS 输入端上， T_J= 25°C	4.52	4.6	4.68	V
V_{OCP}	过电流阈值	在 CS 输入端上	1.4	1.5	1.6	
I_{VSL}（运行）	VS 线路感测运行电流	VS 引脚输出电流- 增加	190	220	260	µA
I_{VSL}（停止）	VS 线路感测停止	VS 引脚输出电流- 减少	70	80	95	
K_{VSL}	VS 线路感测比	I_{VSL}（运行）/I_{VSL}（停止）	2.5	2.8	3.05	A/A
T_J（停止）	热关断温度	内部结 温		165		°C
电缆补偿 （只适用于 UCC28700）						
V_{CBC}（最大值）	电缆补偿最大电压	CBC 满负荷时的电压	2.8	3.0	3.4	V
V_{CVS}（最小值）	在 VS 时的补偿	V_{CBC}= 开，在满负荷时 VS 调节电平的变化	-45	-15	25	mV
V_{CVS}（最大值）	在 VS 时的最大补偿	V_{CBC}=0V，在满 负荷时 VS 调节电平的变化	275	320	365	
电缆补偿 （只适用于 UCC28701/2/3）						
V_{CVS}	在 VS 时的补偿 (UCC28701)	在满负荷时 VS 调节 电平的变化	-45	-15	25	mV
V_{CVS}	在 VS (UCC28702) 时的补偿	在满负荷时 VS 调节 电平的变化		100		
V_{CVS}	在 VS 时的补偿 (UCC28703)	在满负荷时 VS 调节 电平的变化		200		
NTC 输入 (只适用于 UCC28701/2/3)						
V_{NTCTH}	NTC 关断阈值	在 这个阈值以下时的故障欠压锁定 (UVLO) 周期		0.95		V
I_{NTC}	NTC 上拉电流	引脚的电流输出		105		µA

Copyright © 2012, Texas Instruments Incorporated

器件信息

功能框图



Copyright © 2012, Texas Instruments Incorporated

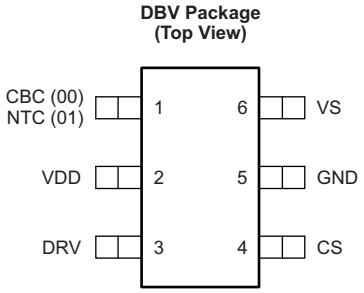


Table 2. 端子功能

引脚			说明
名称	编号	I/O	
CBC (UCC28700)	1	I	CABLEC补偿是一个用于 电缆压降补偿的编程引脚。 电缆补偿是用一个接地 (GND) 电阻器进行编程。
CS	4	I	电流感测输入连接到一个与电源开关串联的接地基准 电流感测电阻器上。 由此产生的电压被用来监视 和控制峰值初级电流。 当 AC - 主输入变化时，可把一个串联电阻添加到该引脚来补偿 峰值开关电流电平。
DRV	3	O	DRIVE 是一个用于驱动一个外部 高电压金氧氧化物半导体场效应晶体管 (MOSFET) 开关晶体管栅极的输出端。
GND	5	—	GROUND引脚既是控制器的基准引脚， 又是驱动器输出的低侧返回。 应特别注意，把所有 AC 去偶电容尽可能的返回至接近该引脚的位置，并避免任何常见的带有 模拟信号返回路径的走线长度。
NTC (UCC28701/2/3)	1	I	NTC是一个到外部 NTC（负 温度系数）电阻器用于远程温度感测的接口。 通过把该引脚为低电平来关闭 PWM 操作。
VDD	2	—	VDD是连接到控制器的偏置电源输入引脚。 在该引脚上需要一个 小心放置的接地旁路电容。
VS	6	I	电压感测是一个用来为控制器提供电压和时序 反馈的输入。 该引脚被连接到一个辅助绕组 和 GND 之间的电压分压器上。 该分压器的上层电阻值用于设定 CS 引脚上的 AC 主运行和 停止阈值以及线路补偿。

详细的引脚说明

VDD（器件偏置电压电源）：该 VDD 引脚 被连接到一个旁路电容来接地，且被连接到一个启动电阻来连接输入大电容（+） 端子。 VDD 启动 UVLO 阈值是 21V，关闭 UVLO 阈值电压为 8.1V， 可用的工作范围高达 35V。USB 充电规格要求输出电流 运行5V 至最小 2V 的恒定电流模式下；通过使用一个 约 25V 的额定 (VDD），很容易实现这种要求。由于在高负荷情况下的泄漏能量传递到了 VDD 电容上，高达 35V 的 额外 VDD 余量使得 VDD 上升 。此外，宽 VDD 范围提供了选择相对小的 VDD 电容优势和高值 启动电阻，以便尽量减少启动电阻中的无负载待机功率损耗。

GND（接地）：这是一个针对栅极驱动电流的 器件外部单一接地基准和模拟信号基准。 用短走线将 VDD 旁路 电容接近 GND 和 VDD ，以便大大减少 VS 和 CS 信号 引脚上的噪音。

VS（电压传感）：VS 引脚被从辅助绕组至接地连接到一个 电阻分压器。 在变压器次级电流退磁时间的末尾，输出电压的反馈信息被 采样来精确表示一个 输出电压。 实现谷底开关和控制 变压器次级电流的占空比的时序信息由 VS 引脚上的波形确定。 不要把一个滤波电容放置在该输入端上，因为这会干扰 波形的精确感测。

VS 引脚也感测大容量电容电压来提供 AC 输入运行和停止 阈值，并补偿整个 AC 输入范围的电流感测阀值。 此信息在 MOSFET 工作时间期间被感测。 对于 AC 输入运行/停止功能，在 VS 上的运行 阈值为 220μA，而停止阈值为 80μA。 这些辅助电压 分压器的上部电阻值 R_{S1}和下部电阻值 R_{S2}可 由以下方程式确定。

$$R_{S1} = \frac{V_{IN(run)} \times \sqrt{2}}{N_{PA} \times I_{VSL(run)}} \quad (1)$$

其中

- N_{PA}是 从初级变压器到辅助变压器的匝数比，
- $V_{IN（运行）}$是开启 控制器（运行）的 AC RMS 电压，
- $I_{VSL（运行）}$是 在 MOSFET 打开期间针对汲取自 VS 引脚电流的运行阀值。（请见 电气特性）

$$R_{S2} = \frac{R_{S1} \times V_{VSR}}{N_{AS} \times (V_{OCV} + V_F) - V_{VSR}} \quad (2)$$

其中

- V_{OCV}是调节输出电压的 转换器，
- V_F是在接近零电流的输出 整流器的正向电压降，
- N_{AS}是变压器辅助与次级匝数 比，
- R_{S1}是 VS 分压器高侧 电阻，
- V_{VSR} 是在 VS 输入端的 CV 调节电平（请参阅 电气特性）。

DRV（栅极驱动）：通常通过一个串联电阻器，DRV 引脚被连接到 MOSFET 栅极引脚。 该栅极驱动器提供了一个 限定为 14V 的栅极驱动信号。该器件的启动特征是一个 25mA 的电流源，该电流源限制了 MOSFET 漏极的启动 dv/dt，并降低了的前沿电流尖峰，但仍然 提供了栅极驱动电流来克服米勒平坦区。 栅极驱动关断电流是由 低侧驱动器 $R_{DS（开）}$和任何外部栅极驱动器 电阻确定的。 用户可以通过添加外部栅极 电阻来减少关断 MOSFET 漏极的 dv / dt。

Copyright © 2012, Texas Instruments Incorporated

CS（电流感测）：该电流感测引脚 由一个串联电阻（R_{LC}) 连接到电路感侧电阻 (R_{CS})。 电流感测阀值对于 I_{PP}（最大值）是 0.75V，对于PP（最小值）是 0.25V。 由于 di/dt 的变更及内部比较器和 MOSFET 的关断时间 传播延迟，该串联电阻 R_{LC}提供了前馈线路补偿功能来消除 在 I_{PP}的变化。 有一个 235ns 的内部前沿消隐时间 来消除对 MOSFET 开启电流尖峰的敏感度。 没必要在 CS 引脚上放置一个旁路电容。 R_{CS} 的值是由 恒定电流 (CC) 调节中的目标输出电流确定的。 R_{CS}和 R_{LC}的值可由下列方程式确定。 η_{XFMR} 项是为了计算储存在 变压器中的但不会传递到次级变压器中的能量。 这包括变压器电阻和磁芯的损耗、 偏置功率、和从初级到次级侧的漏电比率。

例子：一个变压器磁芯和绕组损耗为 5%，从初级到次级的漏感为 3.5%，偏置功率和输出功率的比例为 1.5%。该 η_{XFMR}值大约是：1-0.05-0.035-0.015=0.9。

$$R_{CS} = \frac{V_{CCR} \times N_{PS}}{2I_{OCC}} \times \eta_{XFMR}$$

其中

- V_{CCR}是一个电流调节 常量（请参阅 电气特性），
- N_{PS}是变压器 初级到次级的匝数比（对于一个 5V 输出建议采用 13 至 15 的比例），
- I_{OCC}是 恒流调节中的目标输出电流，
- η_{XFMR}是 变压器的效率。

(3)

$$R_{LC} = \frac{K_{LC} \times R_{S1} \times R_{CS} \times T_D \times N_{PA}}{L_P}$$

其中

- R_{S1}是 VS 引脚的高侧 电阻值，
- R_{CS}是电流感测 电阻值，
- T_D是电流感测延迟 包括 MOSFET 关断延迟，增加了 ~50ns 的 MOSFET 延迟，
- N_{PA}是变压器初级到辅助的匝数 比，
- L_P是变压器初级 电感，
- K_{LC}是一个电流缩放常数 （请参阅 电气特性）。

(4)

CBC（电缆补偿），引脚 1 UCC28700：该电缆 补偿引脚被连接到一个电阻器上实现接地来编辑输出电压 补偿量来偏移电缆电阻。 在相应 0 至 I_{OCC}输出电流的 CBC 引脚上该电缆补偿框提供了一个 0V 至 3V 的电压 电平。 在 CBC 引脚上选择的电阻编程了一个电流镜像，该电流镜像可被汇总进入 VS 反馈 分压器中，从而在 $I_{输出}$增加时增加输出电压。 当 CBC 被短路接地时，有 一个 28kΩ 的内部串联电阻被连接到 CBC 引脚上，该引脚设置了一个 5V 输出至 400mV 的最大电缆补偿。 CBC 的电阻值可以由 下面的方程式来确定。

$$R_{CBC} = \frac{V_{CBC(max)} \times 3\,k\Omega \times (V_{OCV} + V_F)}{V_{VSR} \times V_{OCBC}} - 28\,k\Omega$$

其中

- V_O是输出 电压，
- V_F是二极管正向 电压，
- V_{OCBC}是输出端子处的目标电缆 补偿电压，
- $V_{CBC（最大值）}$是在 最大转换器输出电流时的电缆补偿引脚上的最大电压（请参阅 电气特性），
- V_{VSR} 是在 VS 输入端（请参阅 电气特性）的 CV 调节电平。

(5)

NTC （NTC 热敏电阻器关断），引脚 1 UCC28701/2/3： UCC28700 系列的这些版本在一个外部 NTC 热敏电阻上利用引脚 1 来实现 用户可编程外部热关断。 带有一个内部 105μA 电流源的关断阈值是 0.95V，这产生了一个 9.05kΩ 的热敏电阻器关断阈值。 这些控制器 具有零值或者固定的内部电缆补偿。

Copyright © 2012, Texas Instruments Incorporated

典型特性

在 VDD=25V，除非另有说明。

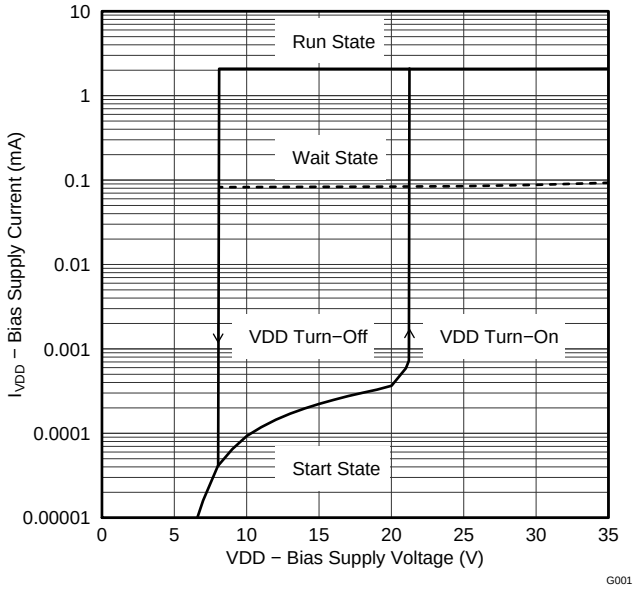


Figure 1. 偏置电源 电流与 偏置电源电压间的关系

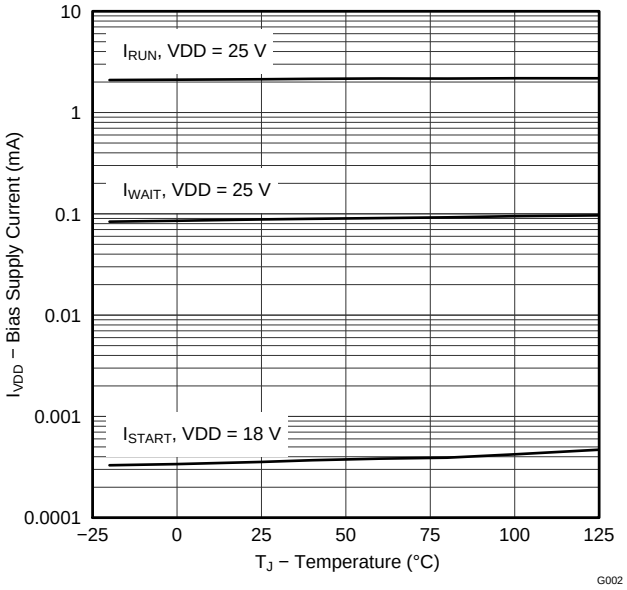


Figure 2. 偏置电源 电流与 温度间的关系

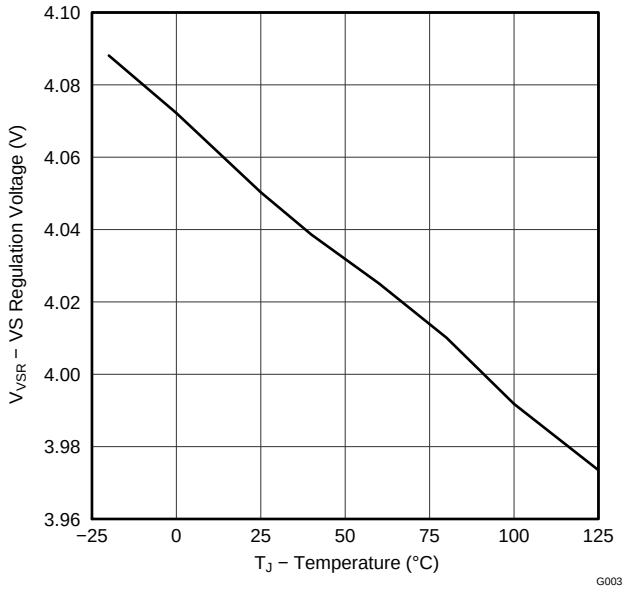


Figure 3. VS 调节 电压与 温度间的关系

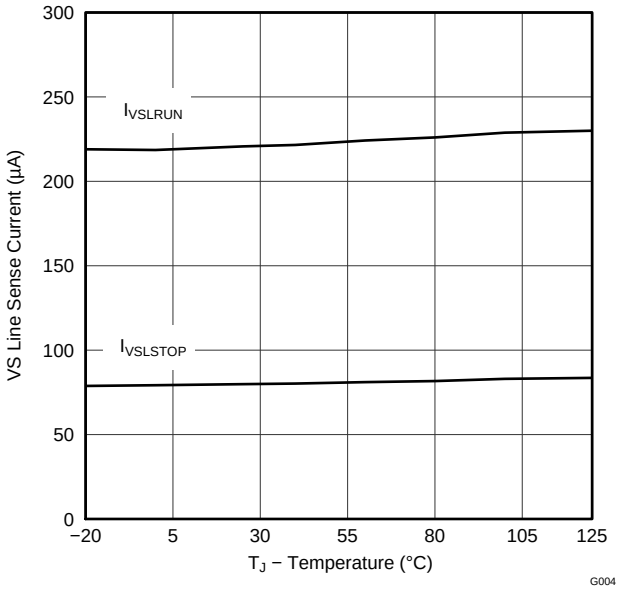


Figure 4. 线路感测 电流与 温度间的关系

Copyright © 2012, Texas Instruments Incorporated

典型特性 (continued)

在 VDD=25V，除非另有说明。

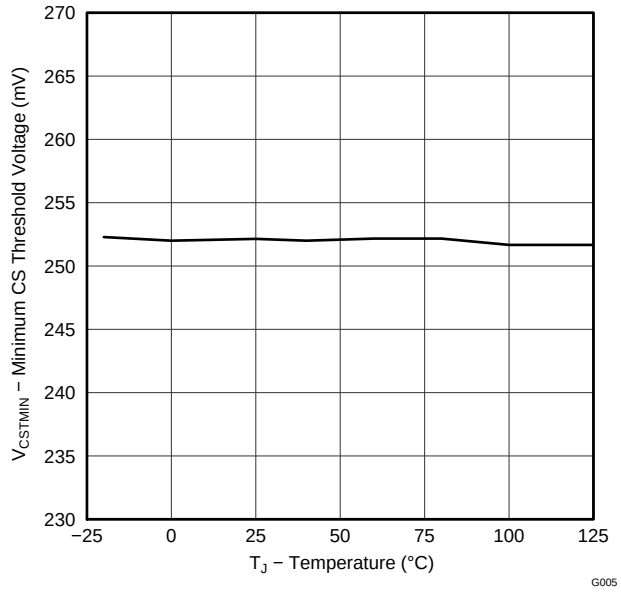


Figure 5. 最小 **VS** 阈值电压与 温度间的关系

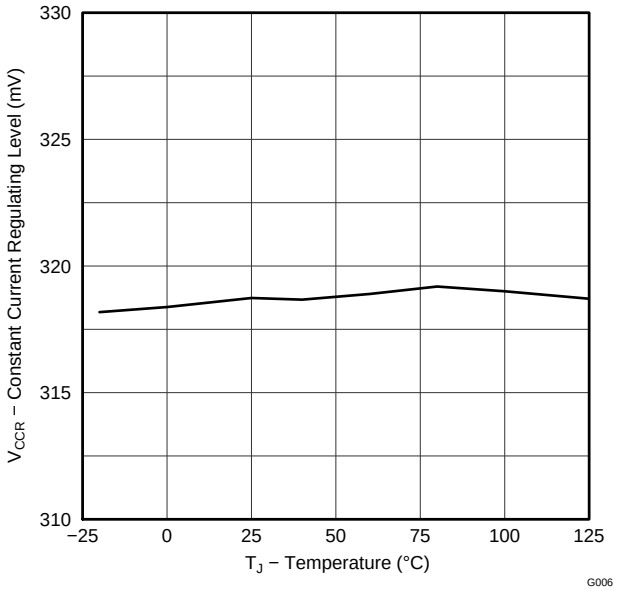


Figure 6. 恒定电流调节电平与 温度间的关系

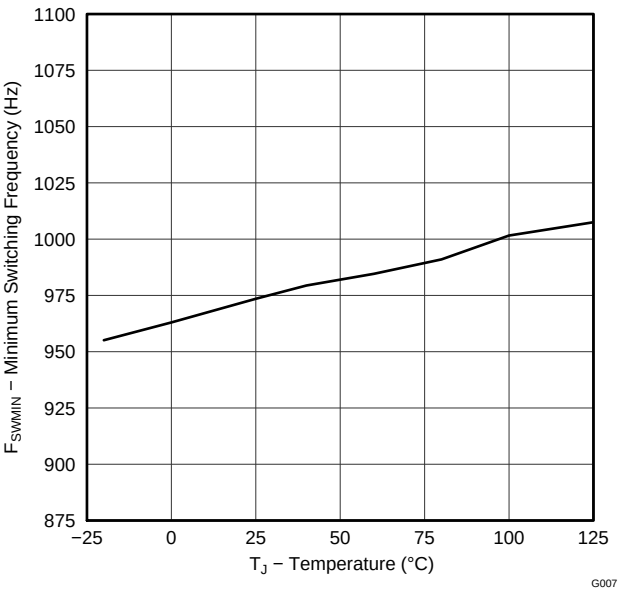


Figure 7. 最小 开关频率与 温度间的关系

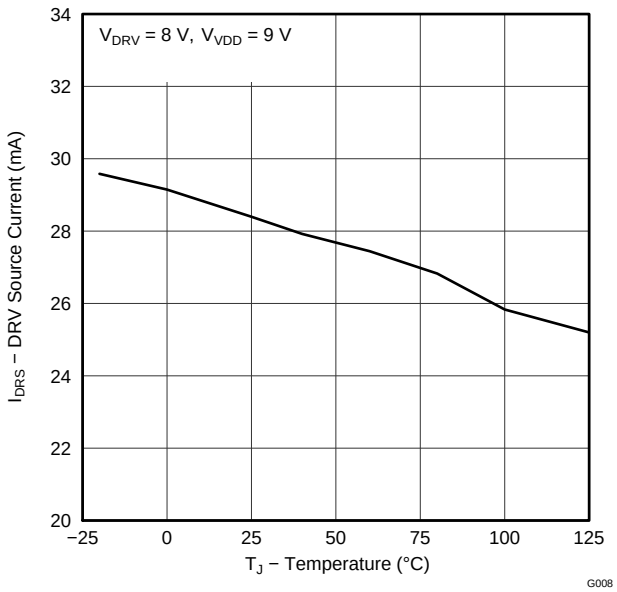


Figure 8. DRV 源 电流与 温度间的关系

Copyright © 2012, Texas Instruments Incorporated

典型特性 (continued)

在 VDD=25V，除非另有说明。

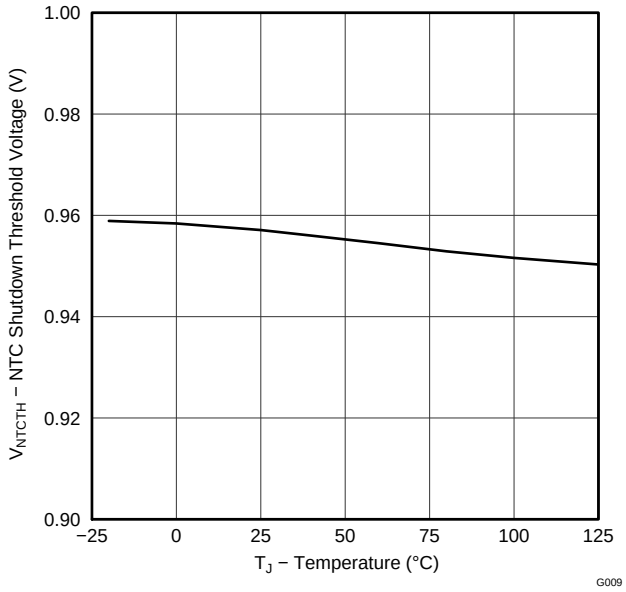


Figure 9. NTC 关断 阈值电压与 温度间的关系

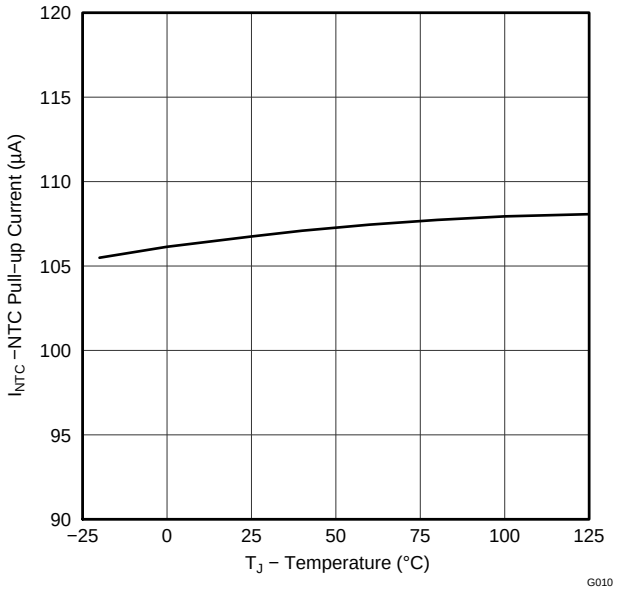


Figure 10. NTC 上拉 电流与 温度间的关系

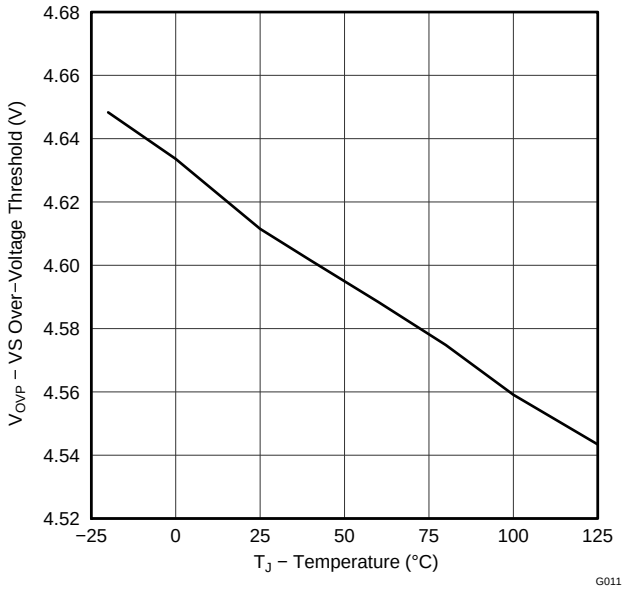


Figure 11. 过压 阈值与 温度间的关系

Copyright © 2012, Texas Instruments Incorporated

功能说明

UCC28700 是一个反激式电源控制器，该控制器提供了精确的电压和 具有初级侧反馈的恒定电流调节，从而不再需要光耦合器 反馈电路。 控制器在带有谷底开关 的断续导通模式下工作以便最大限度地降低开关损耗。 调制方案是频率和初级峰值 电流调制的组合，以便在整个负载范围内提供高的转换效率。 控制规律 提供了一个宽动态工作范围内的输出功率来达到 < 30mW 的待机功率 要求。

在没有过多启动 时间情况下，有利于实现低待机功耗的另一个特点是一个宽工作 VDD 范围，这样允许一个高值 VDD 启动电阻和低值 VDD电容。 在低功率运行范围期间，该设备具有电源管理 功能，该功能能减少器件在工作电流低于 44kHz 下的工作频率。 UCC28700 控制器具有调制器的功能，以减少 EMI 基本 开关频率和谐波的峰值能量。 精确的电压和恒定电流调节，快速动态 响应和故障保护功能实现了初级侧控制。 一个完整的充电器解决方案可由一个简单的设计过程、低成本和低组件数量 来实现。

初级侧电压调节

Figure 12举例说明了简化的带有器件所示的主电压调节 块的反激式转换器。 动力传动系操作是与任何 DCM 反激式电路一样的，但 精确的输出电压和电流感应是初级侧控制的关键。

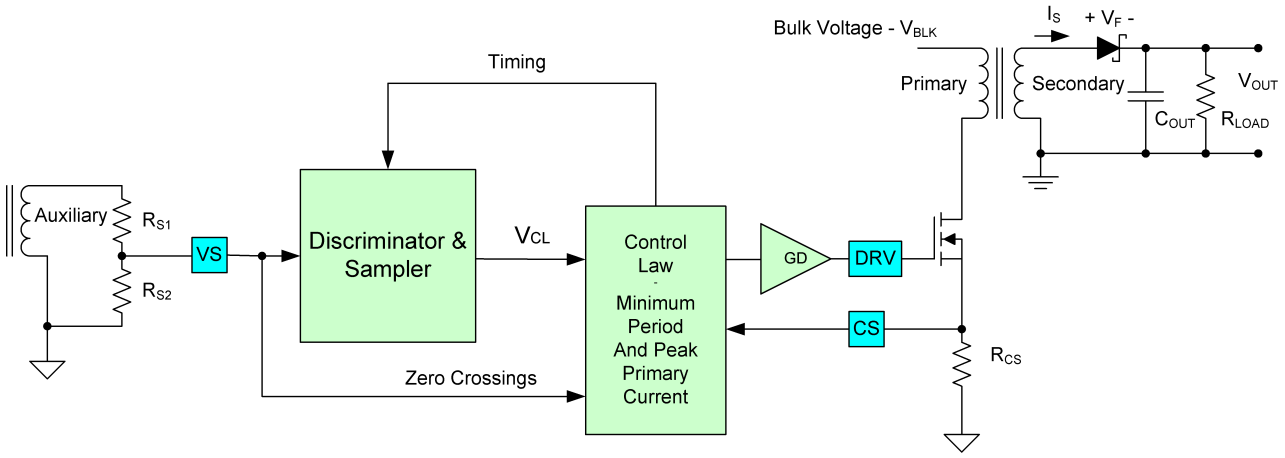


Figure 12. 简版反激式转换器
（带有主电压调节模块）

在初级侧控制中，在 变压器的能量转移到次级的过程中，在辅助绕组上感测到了输出电压。 就如在Figure 13中所示，由于次级电流减小到零，很明显，有一个向下的代表总整流器减少的斜率 V_F和电阻压降 (IR)。 为了 实现辅助绕组上的次级输出电压的精确表示， 鉴频器真正地阻止了泄漏电感复位和振铃，在振铃减少后，在斜率下降期间连续采样 辅助电压，并捕获在次级绕组达到零电流时的错误 信号。 在 VS 上的内部基准是 4.05 V；如VS 引脚说明中概述的那样选择电阻分压器。

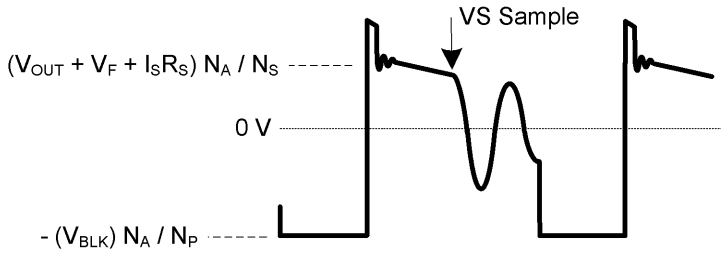


Figure 13. 辅助绕组电压

Copyright © 2012, Texas Instruments Incorporated

UCC28700 VS 信号采样器包括确保一个 来自辅助绕组输出电压的准确采样信号的鉴别方法。 但也有一些确保可靠操作的辅助绕组信号的细节 ，特别是 泄漏电感和任何后续泄漏电感环的持续时间的复位时间。 请参阅Figure 14下面波形标准的详细说明图，以确保在 VS 引脚上有一个可靠 样品。 第一个要详细审查的是泄漏电感复位 基座的持续时间，在Figure 14中的 T_{LK_RESET}。 由于这可以模仿次级电流衰减的波形，该波形随后有一个 急剧下坡，所以重要的是要保持泄漏复位时间小于 500ns 以便实现 I_{PRI}最小，且少于 1.5µs 以便实现 I_{PRI}最大。 第二个细节是 T_{LK_RESET}后的 V_{AUX}波形上振铃的振幅 。 在 退磁时间，t_{DM}，结束前至少 200ns 内，VS 引脚上的峰峰电压应小于约 100mV_{p-p}。 在 t_{DM}处于 最小时，振铃过度 通常会在轻载或空载的条件下发生。 VS 上的耐受纹波通过 R_{S1}和 R_{S2}被放大到辅助绕组电压，并且等于 100mV x (R_{S1}+R_{S2})/R_{S2}。

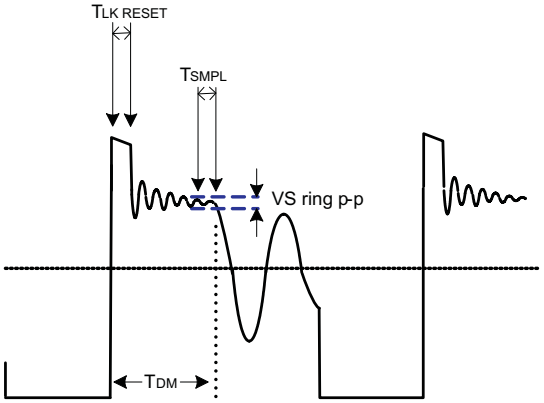


Figure 14. 辅助 波形详细信息

电压调节期间，控制器在调制模式和 振幅调制模式下的运行频率，如Figure 15下面所示。 该器件的内部运行频率限制在最大为 130 kHz 和最小为 1kHz 范围内。 变压器的初级电感和初级峰值电流的选择设定了 转换器的最大运行频率。 低 电源的输出预偏电阻和效率决定了转换器的最低运行频率。 UCC28700 控制器 无需稳定的补偿。

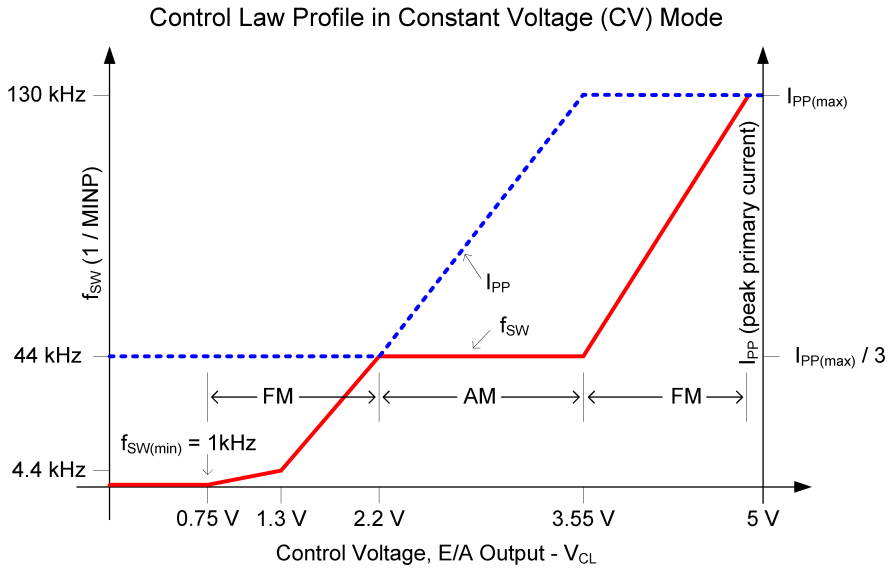


Figure 15. 频率和振幅调制模式
（在电压调节期间）

Copyright © 2012, Texas Instruments Incorporated

原边电流调节

VS 引脚的时序信息和 CS 引脚的电流信息可以准确地 调节次级平均电流。 控制律决定了当功率在 CV 调节中增加接近至 CC 调节时，初级峰值电流达到 $I_{PP(最大)}$。 参考Figure 16下方，初始峰值电流、匝数比、二次退磁时间(t_{DM})，和开关周期 （T_{SW}）决定了 次级平均输出电流。 忽略泄漏电感的影响，平均输出电流 由Equation 6指定。当平均输出电流达到电流控制块中的 调节基准时，只要辅助绕组可以保持 VDD 高于 UVLO 关断阈值，那么运行在频率调制 模式下的控制器就可以控制在任何输出电压或在电压调制目标 上及以下的输出电流。

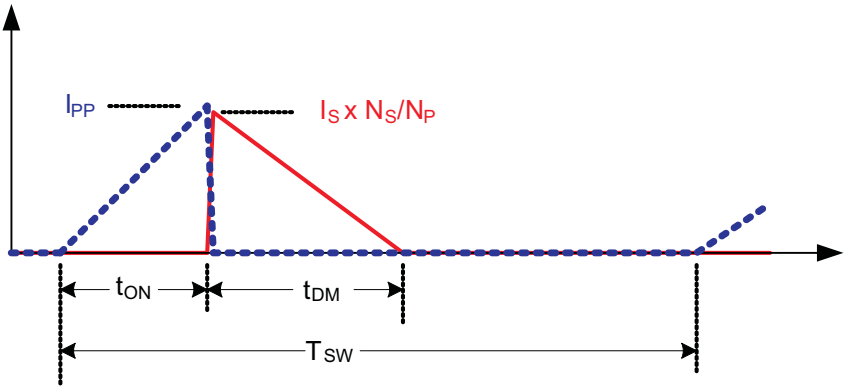


Figure 16. 变压器电流

$$I_{OUT} = \frac{I_{PP}}{2} \times \frac{N_P}{N_S} \times \frac{t_{DM}}{T_{SW}} \quad (6)$$

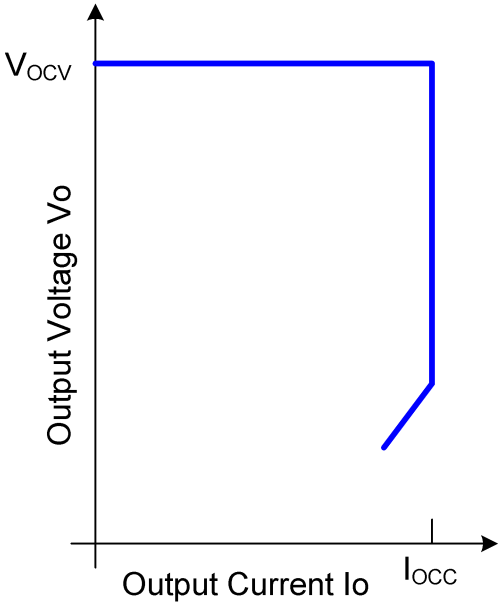


Figure 17. 典型目标输出 **V-I** 特性

谷值开关

UCC28700 采用谷值开关来减少 MOSFET 中的开关损耗，来 减少感应 EMI，并使感测电阻器的导通电流尖峰达到最小化。 控制器 能运行在采用谷值开关的所有负载条件中，除非 V_{DS}振铃 被削弱。

参考Figure 18下方，UCC28700 运行在谷值跳跃模式中的大多数负载 条件下以保持一个精确的电压或电流调制点和 最低的可用 V_{DS}电压上的静像开关。

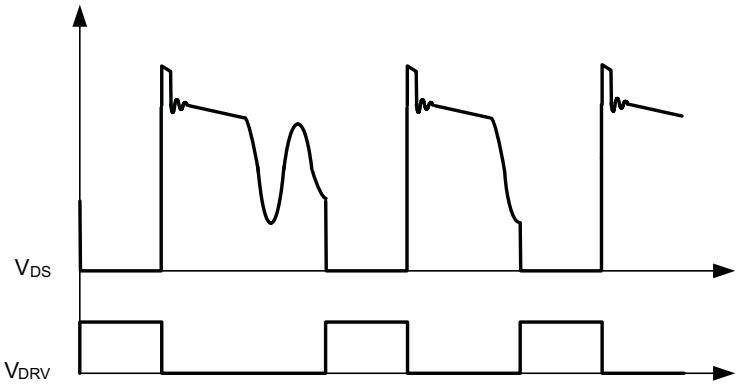


Figure 18. 谷值跳跃模式

启动运行

在输入电压到转换器的应用上，启动电阻被连接到 VDD，其中大容量电容器电压 ($_{BLK}$)为 VDD 电容充电。 在 VDD 电容器充电过程中，器件的偏置电源电流小于 1.5μA。 当 VDD 达到 21V 时， UVLO 开启阈值，启用控制器并且转换器 开始切换。 最初的三个周期受 $I_{PP（最小值）}$的限制。 这 使器件能以最小的功率传输感测任何初始输入或输出故障。 在最初的 三个周期以最低 $I_{PP（最小值）}$运行后，控制器响应 控制律指定的的条件。 在输出电容充电过程中 ，转换器仍然在非连续模式下，保持恒定的输出电流，直到输出电压在 调控范围内。

Copyright © 2012, Texas Instruments Incorporated

故障保护

UCC28700 配有了全面的故障保护。 保护 功能包括：

- 输出过电压
- 输入欠压
- 内部过 热
- 初级过流故障
- CS 引脚故障
- VS 引脚故障

一个 UVLO 复位和重新启动序列适用于所有的故障保护事件。

输出过电压的功能是由 VS 引脚上的电压反馈决定的。 如果 VS 上电压采样超过标称 V_{OUT}的 115%，那么该器件将停止转换，并保持内部电路启用以使 VDD 电容放电到 UVLO 断开阈值。 之后，器件返回到起始状态并且随后产生一个启动序列 。

UCC28700 总是用逐周期初级峰值电流控制运行。 CS 引脚的 正常运行范围为 0.75V 至 0.25V。如果 CS 引脚达到 1.5V，将有额外的保护功能。这将导致一个 UVLO 复位和重新启动序列产生。 在 CS 1.5V 阈值上没有前沿 消隐。

在 MOSFET 导通期间，VS 引脚的线路输入运行和停止阈值由电流信息来确定。 在 MOSFET 的导通期间，VS 引脚被钳制接近 GND 时， 电流通过 R_{S1}被监控以此来确定大容量 电容器电压的样本。 一个运行的宽隔和停止阈值使器件能通过线路电压清除电源的启动和关闭 。 运行电流的阈值是 220μA 和停止电流 阈值是 80μA。

内部过温保护阈值是 165°C。 如果结 温达到这个阈值，器件将启动一个 UVLO 复位周期。 如果温度在 UVLO 周期结束时 仍然很高，保护周期重复进行。

保护包括 VS 引脚上的组件故障事件。 如果 VS 引脚上的反馈信息完全 丢失，控制器将停止转换并 重新启动。

Copyright © 2012, Texas Instruments Incorporated

设计过程

此过程概述了使用 UCC28700 控制器系列来设计一个恒定电压、恒定电流的 反激式转换器的步骤。 请参阅Figure 19《组件名称和网络位置》。 设计过程方程中使用 的术语定义如下。

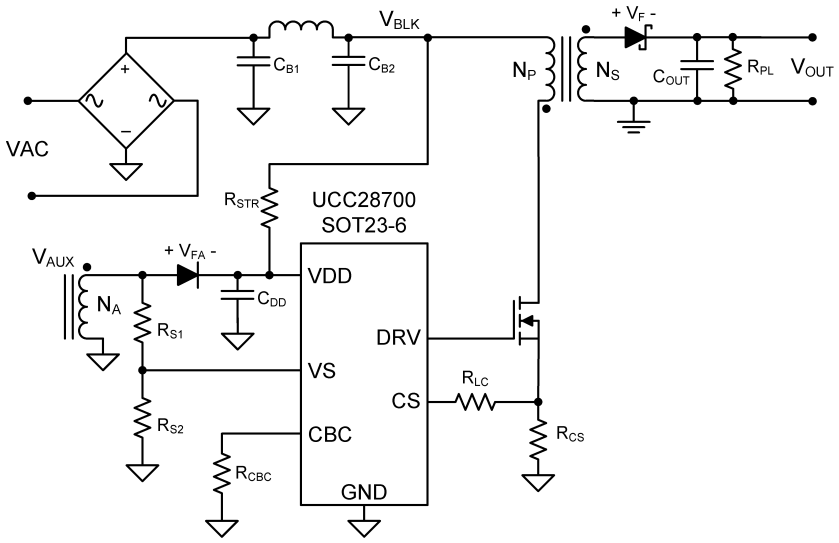


Figure 19. 设计过程应用实例

术语的定义

法拉电容术语

- **C_{BULK}: C_{B1}和 C_{B2}**的总输入电容。
- **C_{DD}**：对 VDD 引脚上所需的最小电容。
- **$C_{输出}$**： 所需的最小输出电容。

占空比术语

- **D_{MAGCC}**：在 CC 中的次级二极管导通的占空比， 0.425。
- **$D_{最大值}$**： MOSFET 工作时间占空比。

以赫兹为单位的频率术语

- **$f_{线路}$**：最小线路 频率。
- **$f_{最大值}$**： 转换器的目标满负荷最大开关频率。
- **$f_{最小值}$**：转换器的最小开关频率， 为器件的限值比率 $f_{SW（最小值）}$限值增加 15%。
- **$f_{SW（最小值）}$**： 最小开关 频率（请参阅 电气特性）。

以安培为单位的电流术语

- **I_{OCC}**：转换器输出 恒流目标。
- **$I_{PP（最大值）}$**： 最大变压器初级 电流。
- **$I_{启动}$**：启动偏置电源电流（请参阅 电气特性）。
- **I_{TRAN}**：所需的正负载阶跃 电流。
- **$I_{VSL（运行）}$**： VS 引脚运行电流（请参阅 电气特性）。

Copyright © 2012, Texas Instruments Incorporated

电流和电压缩放术语

- **K_{AM}**：最大至最小峰值 初级电流比（请参阅 电气特性）。
- **K_{LC}**：电流缩放常数（请参阅 电气特性）。

变压器术语

- **L_P**：变压器初级 电感。
- **N_{AS}**：变压器辅助到次级的匝数 比。
- **N_{PA}**： 变压器初级到辅助的匝数比。
- **N_{PS}**：变压器初级到次级的匝数 比。

以瓦特为单位的电源术语

- **$P_{输入}$**：转换器的最大输入 功率。
- **$P_{输出}$**： 转换器的满负荷输出功率。
- **P_{RSTR}**：VDD 启动电阻器的功 耗。
- **P_{SB}**： 总待机功耗。
- **P_{SB_CONV}**：P_{SB}减去启动 电阻器和缓冲的损失。

以 Ω 为单位的电阻术语

- **R_{CS}**：初级电流编程 阻力。
- **R_{ESR}**：输出 电容器的总 ESR。
- **R_{PL}**：转换器输出端上的预负载电阻。
- **R_{S1}**：高侧 VS 引脚电阻。
- **R_{S2}**：低侧 VS 引脚 电阻。
- **R_{STR}**：实现 接通时间目标的最大启动电阻。
- **R_{STR}**:V_{DD}启动 电阻。

以秒为单位的时序术语

- **T_D**：包括 MOSFET 关断 延迟在内的电流感测延迟；添加 50ns 至 MOSFET 延迟。
- **$T_{DMAG（最小值）}$**： 最少次级整流器导通 时间。
- **$T_{开（最小值）}$**： 最小 MOSFET 接通时间。
- **T_R**：在 断续导通模式 (DCM) 期间的共振频率。
- **T_{STR}**：转换器启动时间的 要求。

Copyright © 2012, Texas Instruments Incorporated

以伏特为单位的电压术语

- V_{BLK}：待机状态下的 最高大容量电容的电压的功率测量。
- $V_{BULK（最小值）}$：在全功率时的 C_{B1}和 C_{B2}上的最小电压。
- V_{OCBC}：在 输出端子的目标电缆补偿电压。
- $V_{CBC（最大值）}$：在 最大转换器的输出电流时的 CBC 引脚上的最大电压（请参阅 电气特性）。
- V_{CCR}：恒定电流调节电压（请参阅 电气特性）。
- $V_{CST（最大值）}$：CS 引脚的最大电流感应阈值 （请参阅 电气特性）。
- $V_{CST（最小值）}$：CS 引脚的最小电流感应阈值 （请参阅 电气特性）。
- $V_{DD（关闭）}$：UVLO 关断电压（请参阅 电气特性）。
- $V_{DD（开）}$：UVLO 开启电压（请参阅 电气特性）。
- $V_{O\Delta}$：在负载阶跃 瞬态期间的允许的输出电压下降。
- V_{DSPK}：在高 线路中的峰值 MOSFET 漏极至源极电压。
- V_F：在接近零电流时的次级整流器正向电压降。
- V_{FA}：辅助整流器正向 压降。
- V_{LK}：估算的漏感能量复位 电压。
- V_{OCV}：转换器的已调节的输出电压。
- V_{OCC}：在 恒流调节中的目标最低转换器输出电压。
- V_{REV}：在次级 整流器上的峰值反向电压。
- V_{RIPPLE}：在 满负荷时的输出峰峰值电压纹波。
- V_{VSR}：在 VS 输入端的 CV 调节电平（请参阅 电气特性）。

以 V_{RMS}为单位的 AC 电压术语

- $V_{输入（最大值）}$：转换器的最大输入电压。
- $V_{输入（最小值）}$：转换器的最小输入电压。
- $V_{输入（运行）}$：转换器的输入启动（运行） 电压。

效率术语

- η_{SB}：在无负载 条件下估算的转换器效率，其中不包括启动电阻或偏置损耗。 对于一个 5V USB 充电器应用，60% 到 65% 是一个很好的初步估算。
- η：转换器的整体效率。
- η_{XFMR}：变压器初级到次级功率 的转换效率。

Copyright © 2012, Texas Instruments Incorporated

待机功率估算

假设无负载待机功耗是一个关键的设计参数，根据目标转换器的最大开关频率和输出额定功率，确定已估算的 无负载功率。

下面的公式估算了转换器的待机功率。

$$P_{SB_CONV} = \frac{P_{OUT} \times f_{MIN}}{\eta_{SB} \times K_{AM}^{2} \times f_{MAX}} \tag{7}$$

对于一个典型的 USB 充电器应用，在无负载期间的偏置功率大约是 2.5mV。 这基于 25V 的 VDD 和 100μA 的偏置电流。 输出预负载电阻可以由 V_{OCV}和转换器在待机状态下的功率和偏置功率的 差异来估算。 用于输出预负载电阻的方程计算了在 2.5mW 时估算的偏置功率。

$$R_{PL} = \frac{V_{OCV}^{2}}{P_{SB_CONV} - 2.5\,mW} \tag{8}$$

从 13MΩ 到 20MΩ 的典型启动电阻值 R_{STR}范围是为了达到 1S 的启动时间。 损失估算的大容量电容电压是 用于待机功率测量的最大电压，通常是 325 V_{DC}。

$$P_{RSTR} = \frac{V_{BLK}^{2}}{R_{STR}} \tag{9}$$

总待机功率估计把一个已估算的用于缓冲损失的 2.5mW 添加到了 启动电阻和转换器在待机状态时的功率损失上。

$$P_{SB} = P_{SB_CONV} + P_{RSTR} + 2.5\,mW \tag{10}$$

输入大容量电容和最小体积电压

为了确定变压器的最大 Np 到 Ns 的 匝数比，需要确定输入电容上的最小电压，C_{B1}和 C_{B2}总值。 基于目标满负载效率的转换器输入功率、最小输入 RMS 电压、和最小 AC 输入频率被用来确定输入电容 的要求。

最大输入功率是根据 V_{OCV}， I_{OCC}，和满负载效率目标来确定的。

$$P_{IN} = \frac{V_{OCV} \times I_{OCC}}{\eta} \tag{11}$$

下面的公式根据一个 最小的目标储能电容电压对输入电容提供了一个准确的解决方案。 想要针对给定的输入电容值，可以迭代 最小的电容电压来获得目标电容。

$$C_{BULK} = \frac{2P_{IN} \times \left(0.25 + \frac{1}{2\pi} \times \arcsin\left(\frac{V_{BULK(min)}}{\sqrt{2} \times V_{IN(min)}}\right)\right)}{\left(2V_{IN(min)}^{2} - V_{BULK(min)}^{2}\right) \times f_{LINE}} \tag{12}$$

Copyright © 2012, Texas Instruments Incorporated

变压器匝数比、电感、初级峰值电流

最大初级到次级的匝数比，可以通过在满负荷时目标最大 转换频率、最小输入电容器容量电压，以及估算的 DCM 准谐振时间来确定。

最初确定的最大可用总体占空比时间包括接通时间和基于目标开关频率的次级 导通时间和 DCM 谐振时间决定。对于 DCM 谐振时间，如果你没有从以前的设计中做一个估算， 那么可假设为 500kHz。 对于转换模式 操作限制，需要从次级电流导通结束到第一个 V_{DS}电压谷值的周期 是 DCM 谐振周期的 1/2，或为 1μs 假设 500kHz 的谐振频率。 $D_{最大值}$可以使用下列 公式确定。

$$D_{MAX} = 1 - \left(\frac{T_R}{2} \times f_{MAX} \right) - D_{MAGCC} \tag{13}$$

一旦 $D_{最大值}$是已知的，那么初次到 次级的最大匝数比就可以用下面的公式来确定。 在恒定电流，CC，操作期间，D_{MAGCC}被定义为 次级二极管的导通的占空比。 它是由在 0.425 时的 UCC28700 内部设定的 。 次级绕组的总电压需要 被确定；它是 V_{OCV}，次级整流器 V_F，和电缆补偿电压 (V_{OCBC}) 的总和。 对于 5V USB 充电器应用，通常使用的匝数比为 13 至 15 范围内。

$$N_{PS(max)} = \frac{D_{MAX} \times V_{BULK(min)}}{D_{MAGCC} \times (V_{OCV} + V_F + V_{OCBC})} \tag{14}$$

一旦变压器的详细设计中的最优匝数比被确定下来，那么就可以在以下参数中使用 这个比。

UCC28700 控制器的恒流调节是通过在最大初级电流设置上保持 最大 D_{MAG}占空比为 0.425 来完成的。 该 变压器匝数比和恒定电流调节电压为一个目标恒定电流确定了电流感测 电阻。

由于并不是所有储存在变压器中的能量都被转移到次级， 所以包括了变压器效率这一术语。 这种效率数量包括铁心和绕组的 损耗、泄漏电感比、和偏置功率到额定输出功率的比值。 例如，一个 5V，1A 的充电器，将偏压电源的效率估计为 1.5% 就一个很合理的估计。 变压器的整体效率为 0.9 也是 一个合理的估计，包括 3.5% 的泄漏电感，5% 的磁心和绕组损耗，和 1.5% 的偏置 功率。

$$R_{CS} = \frac{V_{CCR} \times N_{PS}}{2 I_{OCC}} \times \eta_{XFMR} \tag{15}$$

对于回扫变压器，使用标准的的能量存储 方程可以计算出初级变压器电感。 初级电流，最大开关频率和输出以及变压器的功率损耗都包含在下面的公式里。 初步确定变压器 初级电流。

初级电流即是以最大电流感测阈值除以当前 感测电阻。

$$I_{PP(max)} = \frac{V_{CST(max)}}{R_{CS}} \tag{16}$$

$$L_P = \frac{2(V_{OCV} + V_F + V_{OCBC}) \times I_{OCC}}{\eta_{XFMR} \times I_{PP(max)}^2 \times f_{MAX}} \tag{17}$$

次级绕组和辅助绕组变压器的匝数比 (N_{AS}) 是由在 恒流调节和 UCC28700 的 VDD UVLO 中的最低目标工作输出电压决定的。 有额外的由变压器漏感能量供应 到 VDD 的能源，在许多设计中该能量允许使用较低的匝数比 。

$$N_{AS} = \frac{V_{DD(off)} + V_{FA}}{V_{OCC} + V_F} \tag{18}$$

Copyright © 2012, Texas Instruments Incorporated

变压器参数验证

由于选择的变压器的匝数比会影响 MOSFET V_{DS}和 次级整流器的反向电压，所以应该对此进行审查。 在最小负载条件下，UCC28700 控制器需要一个 最小 MOSFET 接通时间（$T_{开}$）和在高线路中的次级整流器的最小 D_{MAG} 时间（T_{DMAG}。 $F_{最大值}$的选择，L_P和 R_{CS}影响最小 $T_{开}$和 T_{DMAG}。

次级整流器和 MOSFET 电压应力可由以下公式确定 。

$$V_{REV} = \frac{V_{IN(max)} \times \sqrt{2}}{N_{PS}} + V_{OCV} + V_{OCBC} \tag{19}$$

对于 MOSFET V_{DS}电压应力，一个已估计的泄漏 电感的尖峰电压 (V_{LK}) 需要被包括在内。

$$V_{DSPK} = \left(V_{IN(max)} \times \sqrt{2}\right) + \left(V_{OCV} + V_F + V_{OCBC}\right) \times N_{PS} + V_{LK} \tag{20}$$

下列方程被用于确定是否得到了 300ns 的最小 $T_{开}$ 目标以及 1.1μs 的最小 T_{DMAG}目标。

$$T_{ON(min)} = \frac{L_P}{V_{IN(max)} \times \sqrt{2}} \times \frac{I_{PP(max)} \times V_{CST(min)}}{V_{CST(max)}} \tag{21}$$

$$T_{DMAG(min)} = \frac{T_{ON(min)} \times V_{IN(max)} \times \sqrt{2}}{N_{PS} \times \left(V_{OCV} + V_F\right)} \tag{22}$$

输出电容

输出电容值通常由无负载的瞬态响应 的要求确定。 例如，在一些 USB 充电器应用中，有 要维持一个 4.1V 的负载阶跃瞬态为 0mA 至 500mA 的最小 V_O 的要求。 下面的公式假定开关频率可以在UCC28700 的 f_{SW}（最小值）的最小值上。

$$C_{OUT} = \frac{I_{TRAN}\left(\frac{1}{f_{SW(min)}} + 150\,\mu s\right)}{V_{O\Delta}} \tag{23}$$

有关输出电容另一个要考虑的是纹波电压的要求 ，这是根据次级峰值电流和 ESR 来检查的。 20% 的裕量被添加到下面公式中的 电容 ESR 要求中。

$$R_{ESR} = \frac{V_{RIPPLE} \times 0.8}{I_{PP(max)} \times N_{PS}} \tag{24}$$

Copyright © 2012, Texas Instruments Incorporated

VDD 电容，C_{DD}

在 VDD 上的电容需要提供器件工作电流直到 在恒流调节中的转换器的输出电压达到了目标最小工作电压。 在此时，辅助绕组可以维持到 UCC28700 的电压。 可用于负载和为输出电容充电的总输出电流 是恒流调节 目标。 下面的公式假定反激式输出电流是可为 输出电容充电直至实现最小输出电压。 有一个估计为 1mV 的 栅极驱动电流方程以及添加到 VDD 的 1V 限值。

$$C_{DD} = \frac{\left(I_{RUN} + 1mA\right) \times \frac{C_{OUT} \times V_{OCC}}{I_O}}{\left(V_{DD(on)} - V_{DD(off)}\right) - 1V} \tag{25}$$

VDD 启动电阻，R_{STR}

一旦 VDD 电容是已知的， V_{BULK}中实现导通时间目标的启动电阻可以被确定。

$$R_{STR} = \frac{\sqrt{2} \times V_{IN(min)}}{I_{START} + \frac{V_{DD(on)} \times C_{DD}}{T_{STR}}} \tag{26}$$

VS 电阻分压器、线路补偿、和电缆补偿

VS 的分压电阻确定的反激式 转换器的输出电压调节点，同时高侧分压电阻器 (R_{S1}) 确定线路 的电压，在该控制器启动连续 DRV 操作。 R_{S1}最初是 根据变压器辅助到初级的线圈匝数比和所需输入 电压工作阈值确定的。

$$R_{S1} = \frac{V_{IN(run)} \times \sqrt{2}}{N_{PA} \times I_{VSL(run)}} \tag{27}$$

低侧 VS 引脚电阻是依据所需的 V_O 调节电压选择的。

$$R_{S2} = \frac{R_{S1} \times V_{VSR}}{N_{AS} \times \left(V_{OCV} + V_F\right) - V_{VSR}} \tag{28}$$

UCC28700 通过 利用线路补偿功能，可以在输入线路上保持严格的恒流调节。 线路补偿电阻 (R_{LV}) 值是由流经 R_{S1} 中的电流和预期栅极驱动和 MOSFET 的关断延迟确定的。 在 UCC28700 中假设一个 50ns 的内部延迟。

$$R_{LC} = \frac{K_{LC} \times R_{S1} \times R_{CS} \times T_D \times N_{PA}}{L_P} \tag{29}$$

在具有可调电缆补偿的 UCC28700 上，针对输出端子上所需的 补偿电平的电阻可通过使用以下方程式确定。

$$R_{CBC} = \frac{V_{CBC(max)} \times 3\,k\Omega \times \left(V_{OCV} + V_F\right)}{V_{VSR} \times V_{OCBC}} - 28\,k\Omega \tag{30}$$

Copyright © 2012, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
UCC28700DBVR	ACTIVE	SOT-23	DBV	6	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-20 to 125	U700	Samples
UCC28700DBVT	ACTIVE	SOT-23	DBV	6	250	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-20 to 125	U700	Samples
UCC28701DBVR	ACTIVE	SOT-23	DBV	6	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-20 to 125	U701	Samples
UCC28701DBVT	ACTIVE	SOT-23	DBV	6	250	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-20 to 125	U701	Samples
UCC28702DBVR	ACTIVE	SOT-23	DBV	6	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-20 to 125	U702	Samples
UCC28702DBVT	ACTIVE	SOT-23	DBV	6	250	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-20 to 125	U702	Samples
UCC28703DBVR	ACTIVE	SOT-23	DBV	6	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-20 to 125	U703	Samples
UCC28703DBVT	ACTIVE	SOT-23	DBV	6	250	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-20 to 125	U703	Samples

(1) The marketing status values are defined as follows:
ACTIVE: Product device recommended for new designs.
LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.
NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.
PREVIEW: Device has been announced but is not in production. Samples may or may not be available.
OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".
RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.
Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

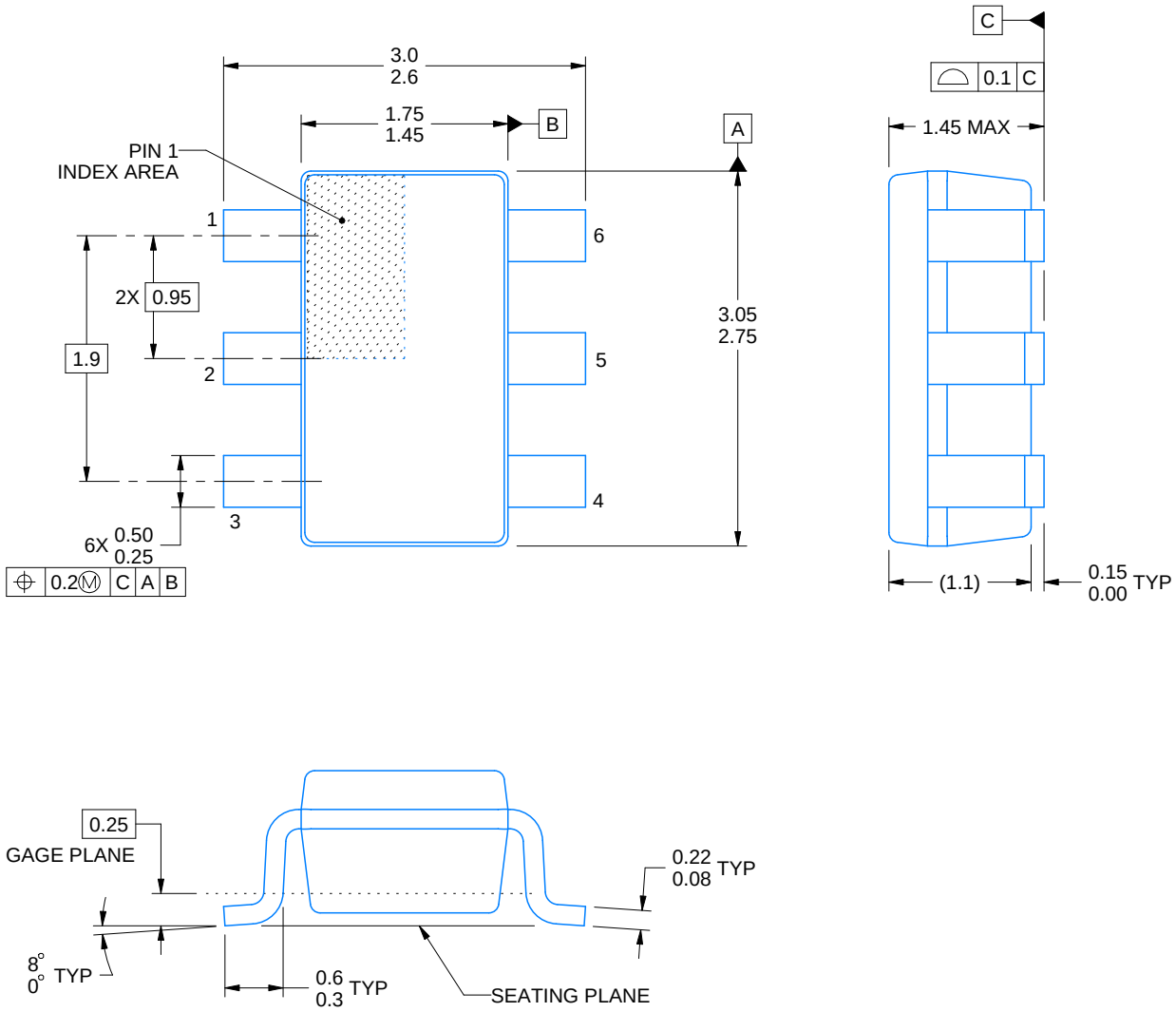
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

PACKAGE OUTLINE

DBV0006A

SOT-23 - 1.45 mm max height

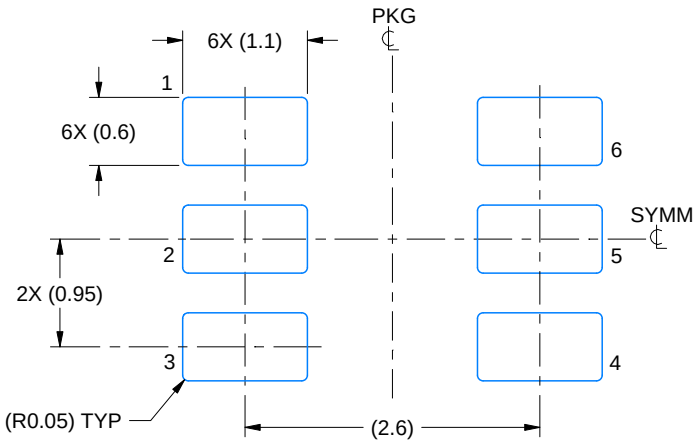
SMALL OUTLINE TRANSISTOR



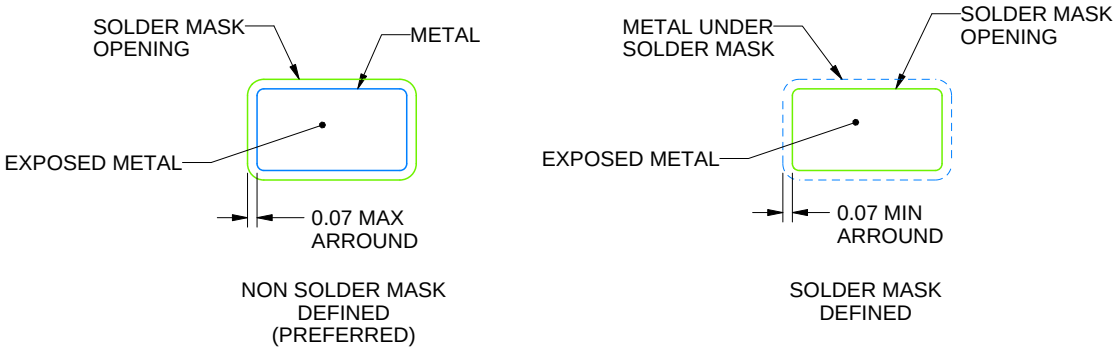
4214840/C 06/2021

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Body dimensions do not include mold flash or protrusion. Mold flash and protrusion shall not exceed 0.25 per side.
4. Leads 1,2,3 may be wider than leads 4,5,6 for package orientation.
5. Refernce JEDEC MO-178.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X

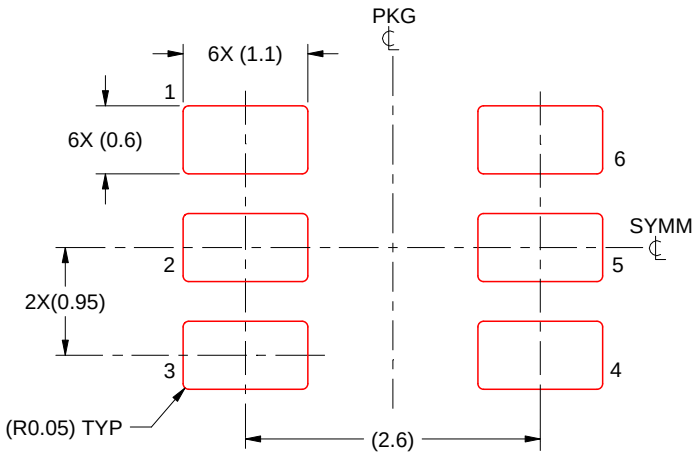


SOLDER MASK DETAILS

4214840/C 06/2021

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214840/C 06/2021

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要声明和免责声明

TI 提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 TI 的销售条款 (https:www.ti.com.cn/zh-cn/legal/termsofsale.html) 或 ti.com.cn 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122
Copyright © 2021 德州仪器半导体技术（上海）有限公司