OPAx189 高精度、最低噪声、36V、零温漂、14MHz MUX 友好型轨至轨输出运算放大器

1 特性

- 超高精度：
  - 零温漂：0.005µV/°C
  - 超低失调电压：3µV（最大值）
- 出色的直流精度：
  - CMRR：168dB
  - 开环增益：170dB
- 低噪声:
  - 1kHz 时，e_n 为：5.2 nV/√Hz
  - 0.1Hz 至 10Hz 噪声：0.1µV_{PP}
- 出色的动态性能：
  - 增益带宽：14MHz
  - 压摆率：20V/µs
  - 快速建立时间：10V 阶跃，1.1µs 内至 0.01%
- 强大的设计：
  - MUX 友好型输入
  - RFI/EMI 滤波输入
- 宽电源范围：4.5V 至 36V
- 静态电流：1.7mA（最大值）
- 轨至轨输出
- 输入包括负电源轨

2 应用

- 高精度多通道系统
- 桥式放大器
- 应力计
- 温度测量
- 电阻温度检测器

3 说明

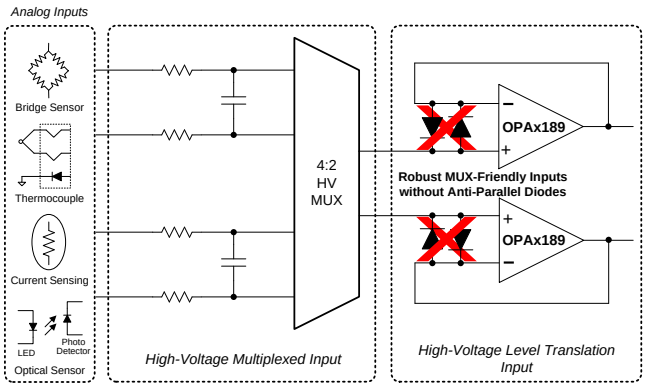
OPAx189（OPA189 和 OPA2189）系列高精度运算放大器具有超低噪声、快速建立时间和零温漂特性，可提供轨至轨输出运行，并采用了独特的 MUX 友好型架构和可控制启动系统。这些 特性 和出色的交流性能，以及仅为 0.4µV 的失调电压和 0.005 µV/°C 的温漂，使得 OPAx189 非常适合高精度仪表、信号测量和有源滤波 应用。此外，MUX 友好型输入架构可在施加较大输入差分电压时防止浪涌电流的产生，从而提高了多通道系统中的建立时间性能，同时还可在运输、操作和组装期间提供强大的 ESD 保护。所有器件版本的额定工作温度范围为 -40°C 至 +125°C。

设备信息(1)

器件型号	封装	封装尺寸（标称值）
OPA189	SOIC (8)	4.90mm × 3.90mm
	SOT-23 (5)（预览）	2.90mm × 1.60mm
	VSSOP (8)（预览）	3.00mm × 3.00mm
OPA2189（预览）	SOIC (8)（预览）	4.90mm × 3.90mm
	VSSOP (8)（预览）	3.00mm × 3.00mm

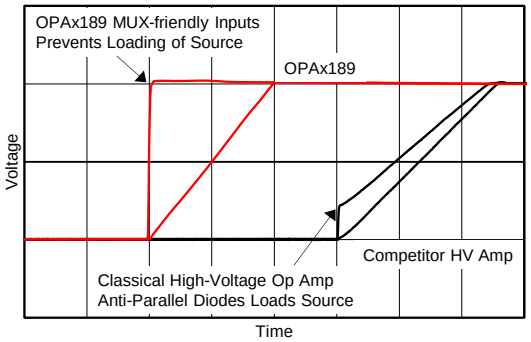
(1) 要了解所有可用封装，请参见数据表末尾的封装选项附录。

OPAx189 在开关或多路复用应用中保持 R-C 建立时间性能



Copyright © 2017, Texas Instruments Incorporated

OPAx189 MUX 友好型输入在开关状态时具有快速建立时间性能并维持高输入阻抗



Copyright © 2017, Texas Instruments Incorporated

An IMPORTANT NOTICE at the end of this data sheet addresses availability, warranty, changes, use in safety-critical applications, intellectual property matters and other important disclaimers. UNLESS OTHERWISE NOTED, this document contains PRODUCTION DATA.

目录

1 特性 1
2 应用 1
3 说明 1
4 修订历史记录 2
5 器件系列比较表 3
6 引脚配置和功能 4
7 技术规格 6
7.1 绝对最大额定值 6
7.2 ESD 额定值 6
7.3 建议的工作条件 6
7.4 热性能信息：OPA189 7
7.5 热性能信息：OPA2189 7
7.6 电气特性 8
7.7 典型特性 10
8 详细 说明 18
8.1 概述 18
8.2 功能框图 18
8.3 特性 说明 19
8.4 器件功能模式 24
9 应用和实现 25
9.1 应用信息 25
9.2 典型 应用 25
9.3 系统示例 29
10 电源推荐 30
11 布局 31
11.1 布局指南 31
11.2 布局示例 31
12 器件和文档支持 32
12.1 器件支持 32
12.2 文档支持 32
12.3 相关链接 32
12.4 接收文件更新的通知 33
12.5 社区资源 33
12.6 商标 33
12.7 静电放电警告 33
12.8 术语表 33
13 机械、封装和可订购信息 33

4 修订历史记录

注：之前版本的页码可能与当前版本有所不同。

Changes from Original (September 2017) to Revision A	Page
• OPA189ID 器件的首次发布生产数据表	1

Copyright © 2017, Texas Instruments Incorporated

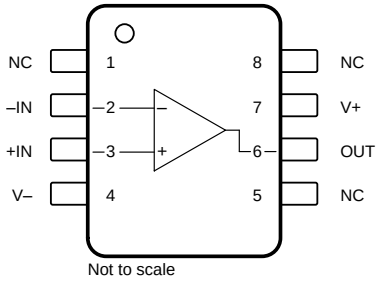
5 器件系列比较表

产品	特性
OPA188	25µV、0.085µV/°C、8.8nV/√Hz、轨至轨输出、36V、零漂移 CMOS
OPA388	5µV、0.05µV/°C、7nV/√Hz、10MHz、真正轨至轨输入/输出、5.5V、零漂移 CMOS
OPA333	10µV、0.05µV/°C、25µA、轨至轨输入/输出、5.5V、零漂移 CMOS
OPA192	25µV、0.8µV/°C、1mA、10MHz、轨至轨输入/输出、36V、电子修整 CMOS
OPA140	120µV、10MHz、5.1nV/√Hz、36V JFET 输入工业运算放大器
OPA209	采用 SOT-23 封装的 2.2nV/√Hz、150µV、18MHz、36V 双极运算放大器

Copyright © 2017, Texas Instruments Incorporated

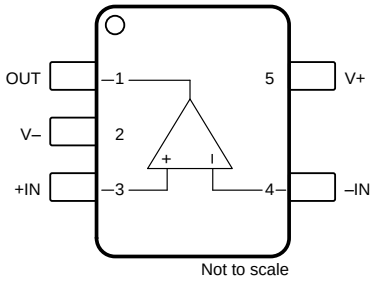
6 引脚配置和功能

OPA189 D 和 DGK[1] 封装
8 引脚 SOIC，8 引脚 VSSOP
俯视图



(1) 仅预览

OPA189 DBV[1] 封装
5 引脚 SOT-23
俯视图



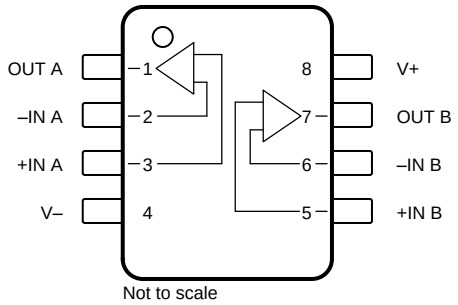
(1) 仅预览

引脚功能：OPA189

引脚			I/O	说明
名称	OPA189			
	D (SOIC) DGK[1] (VSSOP)	DBV[1] (SOT-23)		
–IN	2	4	I	反相输入
+IN	3	3	I	同相输入
NC	1、5、8	—	—	没有与内部电路连接（可以悬空）
OUT	6	1	O	输出
V–	4	2	—	负电源（最低）
V+	7	5	—	正电源（最高）

Copyright © 2017, Texas Instruments Incorporated

OPA2189 D[1] 和 DGK[1] 封装
8 引脚 SOIC，8 引脚 VSSOP
俯视图



(1) 仅预览

引脚功能：OPA2189

引脚		I/O	说明
名称	编号		
–IN A	2	I	反相输入通道 A
+IN A	3	I	同相输入通道 A
–IN B	6	I	反相输入通道 B
+IN B	5	I	同相输入通道 B
OUT A	1	O	输出通道 A
OUT B	7	O	输出通道 B
V–	4	—	负电源
V+	8	—	正电源

Copyright © 2017, Texas Instruments Incorporated

7 技术规格

7.1 绝对最大额定值

在自然通风温度范围内测得（除非另有说明）[1]

			最小值	最大值	单位
电源电压	V_S = (V+) – (V–)	单电源		40	V
		双电源		±20	
信号输入引脚	电压	共模	(V–) – 0.5	(V+) + 0.5	
		差分		(V+) – (V–) + 0.2	
	电流			±10	mA
输出短路[2]			持续	持续	
温度	工作温度，T_A		-55	150	°C
	结温，T_J			150	
	贮存温度，T_{stg}		–65	150	

(1) 应力超出*绝对最大额定值*下所列的值有可能会对器件造成永久损坏。这些列出的值仅仅是极端条件下的应力额定值，这并不表示器件在这些条件下以及在*建议运行条件*以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
(2) 对地短路，每个封装含一个放大器。

7.2 ESD 额定值

		值	单位
$V_{(ESD)}$ 静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001[1]	±4000	V
	充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101[2]	±1000	

(1) JEDEC 文档 JEP155 规定：500V HBM 能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 规定：250V CDM 能够在标准 ESD 控制流程下安全生产。

7.3 建议的工作条件

在自然通风温度范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
电源电压，V_S = (V+) – (V–)	单电源	4.5		36	V
	双电源	±2.25		±18	
额定温度范围		-40		125	°C

Copyright © 2017, Texas Instruments Incorporated

7.4 热性能信息：OPA189

热指标(1)		OPA189			单位
		D (SOIC)	DGK (VSSOP)	DBV (SOT)	
		8 引脚	8 引脚	5 引脚	
$R_{\theta JA}$	结至环境热阻	122.0	166.4	134.5	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	57.6	54.2	90.5	°C/W
$R_{\theta JB}$	结至电路板热阻	67.3	87.9	41.9	°C/W
Ψ_{JT}	结至顶部特征参数	12.7	5.5	22.5	°C/W
Ψ_{JB}	结至电路板特征参数	66.2	86.4	41.6	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	N/A	N/A	N/A	°C/W

(1) 有关传统和新型热指标的更多信息，请参阅*《半导体和 IC 封装热指标》*应用报告。

7.5 热性能信息：OPA2189

热指标(1)		OPA2189		单位
		D (SOIC)	DGK (VSSOP)	
		8 引脚	8 引脚	
$R_{\theta JA}$	结至环境热阻	115.7	150.2	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	51.1	43.9	°C/W
$R_{\theta JB}$	结至电路板热阻	60.8	71.4	°C/W
Ψ_{JT}	结至顶部特征参数	9.8	2.9	°C/W
Ψ_{JB}	结至电路板特征参数	59.7	70	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	N/A	N/A	°C/W

(1) 有关传统和新型热指标的更多信息，请参阅*《半导体和 IC 封装热指标》*应用报告。

Copyright © 2017, Texas Instruments Incorporated

7.6 电气特性

T_A = 25°C 时，V_{CM} = V_{OUT} = V_S / 2，并且 R_{LOAD} = 10kΩ 连接至 V_S / 2（除非另有说明）

参数		测试条件		最小值	典型值	最大值	单位
失调电压							
V_{OS}	输入失调电压				±0.4	±3	μV
		T_A = –40°C 至 125°C				±4	μV
dV_{OS}/dT	输入失调电压漂移	T_A = –40°C 至 125°C			±0.005	±0.02	μV/°C
PSRR	电源抑制比	T_A = –40°C 至 125°C			±0.005	±0.05	μV/V
输入偏置电流							
I_B	输入偏置电流	Z_{IN} = 100 kΩ || 500 pF			±70	±300	pA
			T_A = 0°C 至 85°C			±1	nA
			T_A = –40°C 至 125°C			±10	nA
I_{OS}	输入失调电流	Z_{IN} = 100 kΩ || 500 pF			±140	±600	pA
			T_A = 0°C 至 85°C			±1.6	nA
			T_A = –40°C 至 125°C			±3	nA
噪声							
E_n	输入电压噪声	f = 0.1Hz 至 10Hz			17		nV_{RMS}
					0.1		$μV_{PP}$
e_n	输入电压噪声密度	f = 10Hz			5.2		nV/√Hz
		f = 100Hz			5.2		nV/√Hz
		f = 1kHz			5.2		nV/√Hz
		f = 10kHz			5.2		nV/√Hz
i_n	输入电流噪声密度	f=1kHz			165		fA/√Hz
输入电压							
V_{CM}	共模电压范围			(V–) – 0.1		(V+) – 2.5	V
CMRR	共模抑制比	(V–) – 0.1V ≤ V_{CM} ≤ (V+) – 2.5V	V_S = ±2.25V	120	140		dB
			V_S = ±18V	146	168		dB
		(V–) – 0.1V ≤ V_{CM} ≤ (V+) – 2.5V，T_A = –40°C 至 125°C	V_S = ±18V	120			dB
			V_S = ±2.25V	110			dB
输入阻抗							
z_{id}	差分输入阻抗				0.1 || 5.5		GΩ || pF
z_{ic}	共模输入阻抗				60 || 1.7		TΩ || pF
开环增益							
A_{OL}	开环电压增益	V_S = ±18V	(V–) + 0.3V < V_O < (V+) – 0.3V，R_{LOAD} = 10kΩ	150	170		dB
			(V–) + 0.3V < V_O < (V+) – 0.3V，R_{LOAD} = 10kΩ，T_A = –40°C 至 125°C	140			dB
			(V–) + 0.6V < V_O < (V+) – 0.6V，R_{LOAD} = 2kΩ	150	170		dB
			(V–) + 0.6V < V_O < (V+) – 0.6V，R_{LOAD} = 2kΩ，T_A = –40°C 至 125°C	140			dB

Copyright © 2017, Texas Instruments Incorporated

电气特性 (continued)

T_A = 25°C 时，V_{CM} = V_{OUT} = V_S / 2，并且 R_{LOAD} = 10kΩ 连接至 V_S / 2（除非另有说明）

参数		测试条件		最小值	典型值	最大值	单位
频率响应							
UGB	单位增益带宽	A_V = 1			8		MHz
GBW	增益带宽积	A_V = 1000			14		
SR	压摆率	G = 1，10V阶跃			20		V/µs
THD+N	总谐波失真 + 噪声	G = 1，f = 1kHz，V_O = 3.5V_{RMS}			0.00006%		
t_S	建立时间	达 0.1%	V_S = ±18V，G = 1，10V 阶跃		0.8		µs
		达 0.01%	V_S = ±18V，G = 1，10V 阶跃		1.1		
t_{OR}	过载恢复时间	V_{IN} × G = V_S			320		ns
输出							
V_O	相对于电源轨的电压输出摆幅	正电源轨	无负载		5	15	mV
			R_{LOAD} = 10kΩ		20	110	
			R_{LOAD} = 2kΩ		80	500	
		负电源轨	无负载		5	15	
			R_{LOAD} = 10kΩ		20	110	
			R_{LOAD} = 2kΩ		80	500	
		T_A = –40°C 至 125°C，两个轨，R_{LOAD} = 10kΩ			20	120	
I_{SC}	短路电流				±65		mA
C_{LOAD}	容性负载驱动	请参阅 小信号过冲与容性负载间的关系					
Z_O	开环输出阻抗	f=1MHz，I_O = 0A，请参阅开环输出阻抗与频率间的关系			380		Ω
电源							
I_Q	静态电流（每个放大器）	V_S = ±2.25V 至 ±18V（V_S = 4.5V 至 36 V）	T_A = 25°C		1.3	1.7	mA
			T_A = –40°C 至 125°C			1.8	
温度							
T_A	额定温度范围			-40		+125	°C

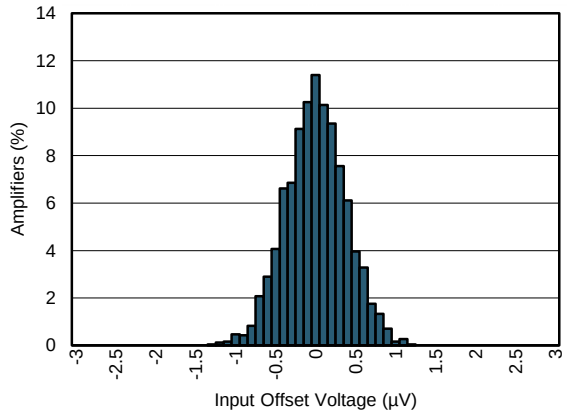
7.7 典型特性

表 1. 典型特性图

说明	图表
失调电压产生分布	图 1
–40°C 至 125°C 的失调电压漂移分布	图 2
输入偏置电流产生分布	图 3
输入失调电流产生分布	图 4
失调电压与温度间的关系	图 5
失调电压与共模电压间的关系	图 6
失调电压与电源电压间的关系	图 7
开环增益和相位与频率间的关系	图 8
闭环增益与频率间的关系	图 9
输入偏置电流与共模电压间的关系	图 10
输入偏置电流和失调电流与温度间的关系	图 11
输出电压摆幅与输出电流（拉电流）间的关系	图 12
输出电压摆幅与输出电流（灌电流）间的关系	图 13
CMRR 和 PSRR 与频率间的关系	图 14
CMRR 与温度间的关系	图 15
PSRR 与温度间的关系	图 16
0.1Hz 至 10Hz 电压噪声	图 17
输入电压噪声频谱密度与频率间的关系	图 18
THD+N 比与频率间的关系	图 19
THD+N 与输出幅度间的关系	图 20
静态电流与电源电压间的关系	图 21
静态电流与温度间的关系	图 22
开环增益与温度间的关系 (10kΩ)	图 23
开环增益与温度间的关系 (2kΩ)	图 24
开环输出阻抗与频率间的关系	图 25
小信号过冲与容性负载间的关系（10mV 阶跃）	图 26
无相位反转	图 27
正过载恢复	图 28
负过载恢复	图 29
小信号阶跃响应（10mV 阶跃）	图 30, 图 31
大信号阶跃响应（10V 阶跃）	图 32， 图 33
建立时间	图 34
短路电流与温度间的关系	图 35
最大输出电压与频率间的关系	图 36
EMIRR 与频率间的关系	图 37

版权 © 2017, Texas Instruments Incorporated

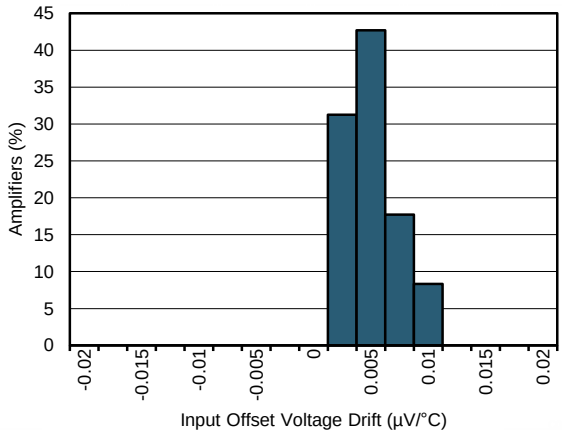
T_A = 25°C 时，V_S = ±18V，V_{CM} = V_S / 2，R_{LOAD} = 10kΩ 已连接至 V_S / 2，并且 C_L = 100pF（除非另有说明）



µ = 46.67nV　　σ = 374.5nV　　N = 2554

V_{OS}（最大值）= ±3µV

图 1. 失调电压产生分布



µ = 2.83nV/°C　　σ = 2.78nV/°C　　N = 96

dV_{OS} / dT（最大值）= ±0.02µV/°C

图 2. 失调电压漂移分布

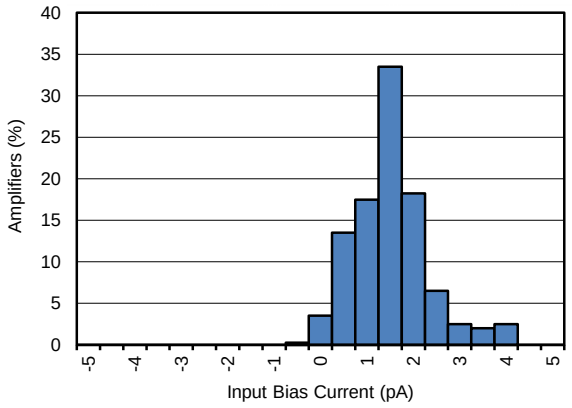


图 3. 输入偏置电流产生分布

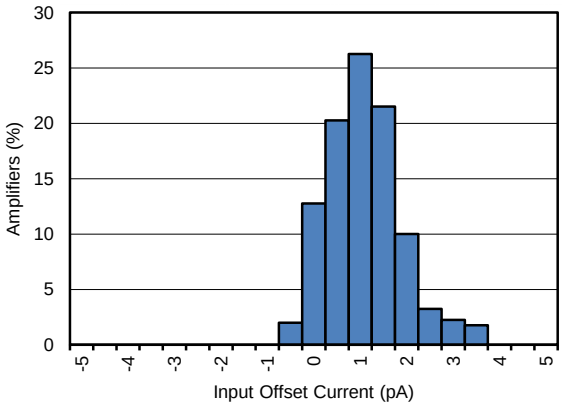
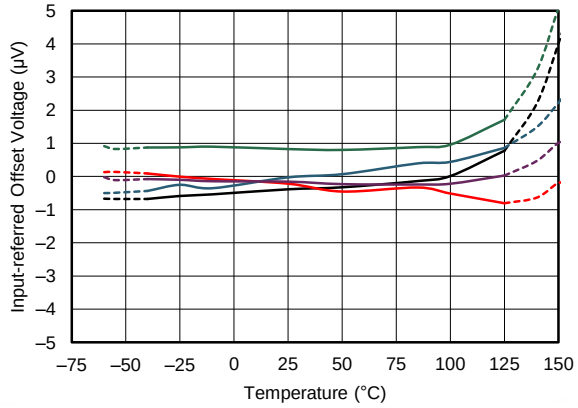
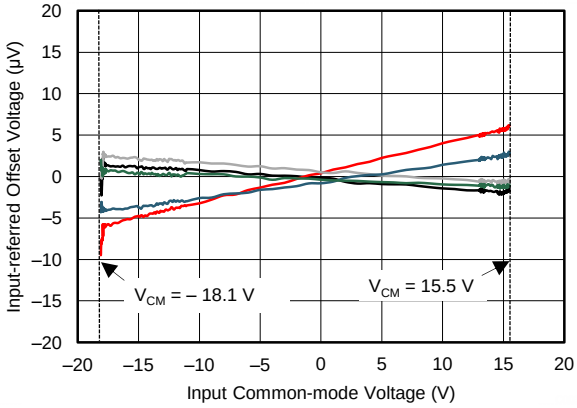


图 4. 输入失调电流产生分布



5 个典型单元

图 5. 失调电压与温度间的关系



5 个典型单元

图 6. 失调电压与共模电压间的关系

T_A = 25°C 时，V_S = ±18V，V_{CM} = V_S / 2，R_{LOAD} = 10kΩ 已连接至 V_S / 2，并且 C_L = 100pF（除非另有说明）

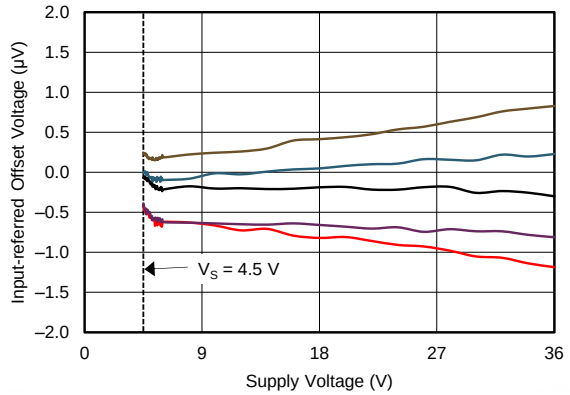


图 7. 失调电压与电源电压间的关系

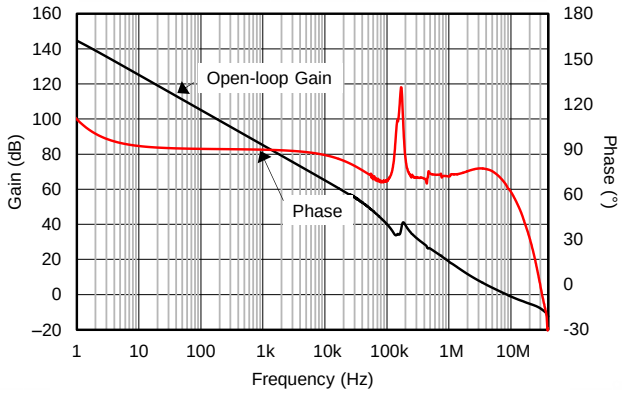


图 8. 开环增益和相位与频率间的关系

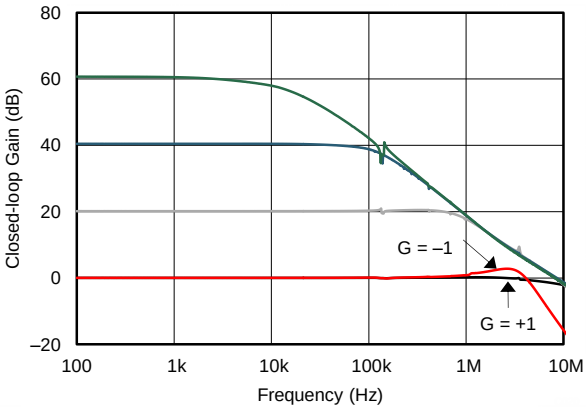


图 9. 闭环增益与频率间的关系

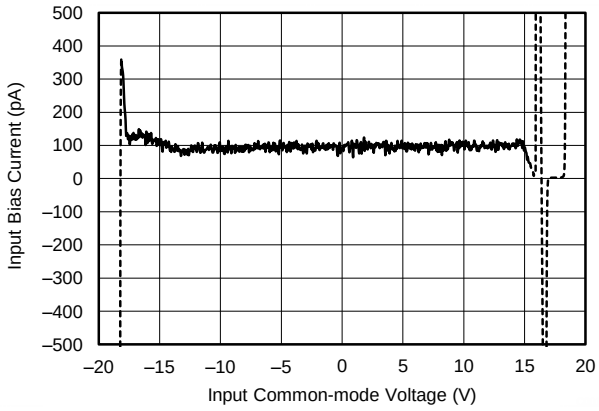


图 10. 输入偏置电流与共模电压间的关系

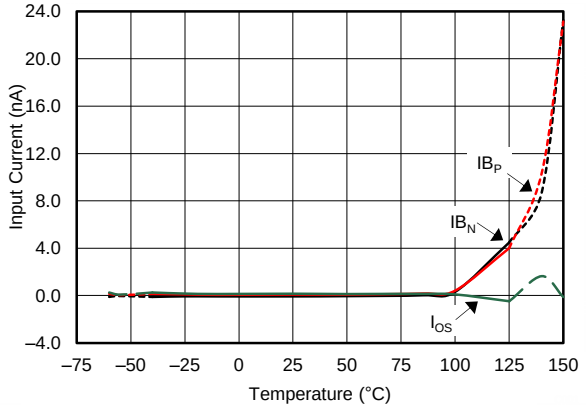


图 11. 输入偏置电流和失调电流与温度间的关系

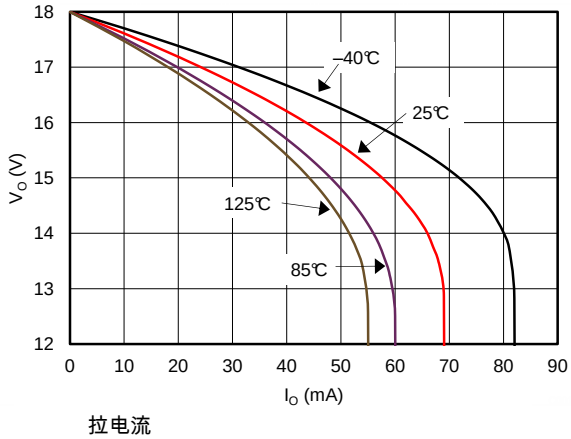


图 12. 输出电压摆幅与输出电流间的关系

版权 © 2017, Texas Instruments Incorporated

T_A = 25°C 时，V_S = ±18V，V_{CM} = V_S / 2，R_{LOAD} = 10kΩ 已连接至 V_S / 2，并且 C_L = 100pF（除非另有说明）

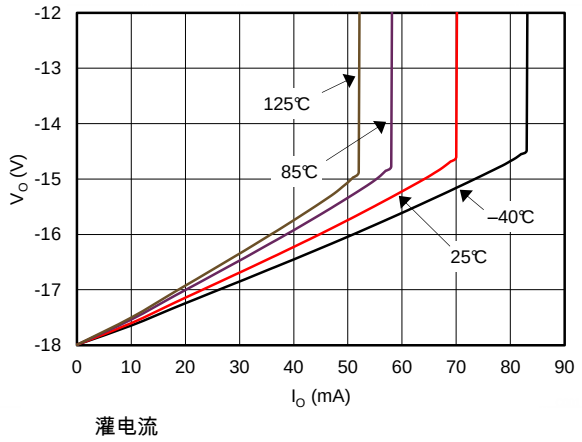


图 13. 输出电压摆幅与输出电流间的关系

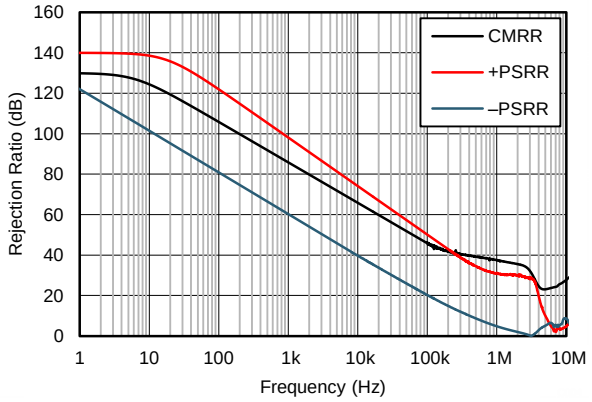


图 14. CMRR 和 PSRR 与频率间的关系

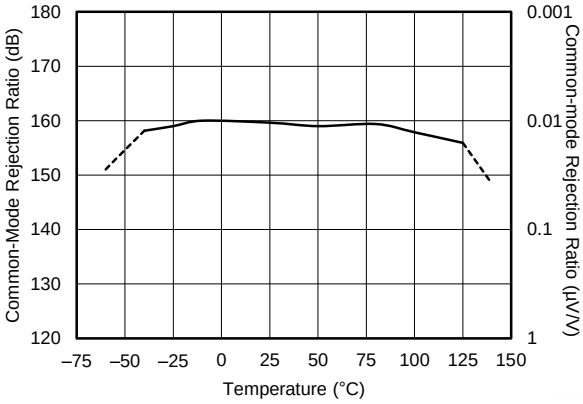


图 15. CMRR 与温度间的关系

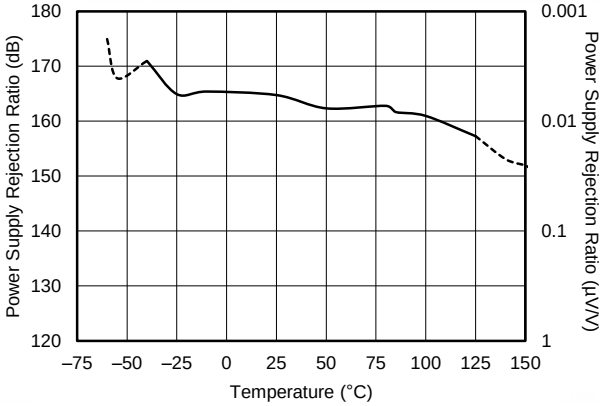


图 16. PSRR 与温度间的关系

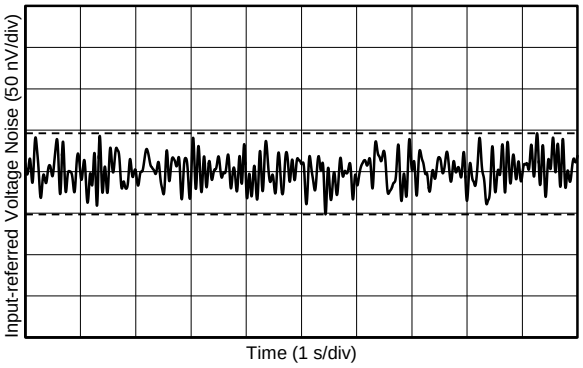


图 17. 0.1Hz 至 10Hz 电压噪声

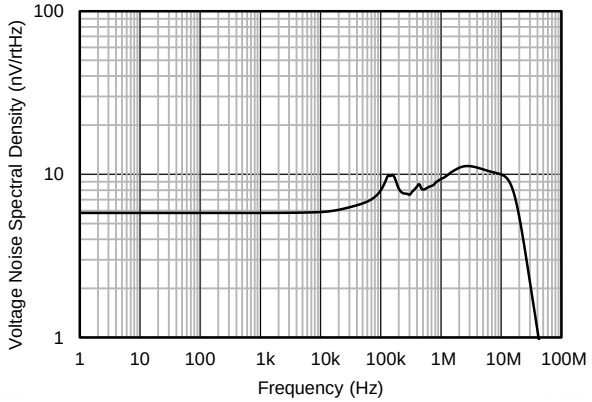
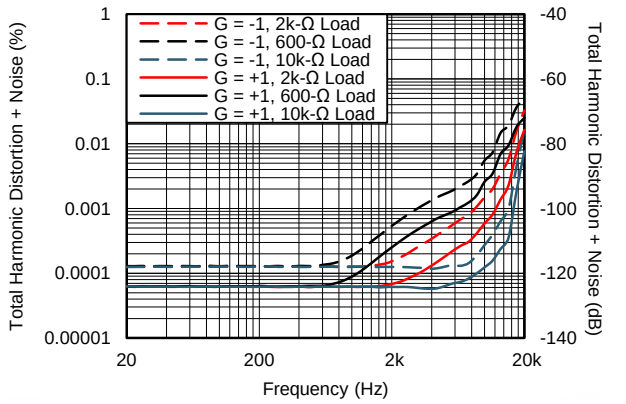


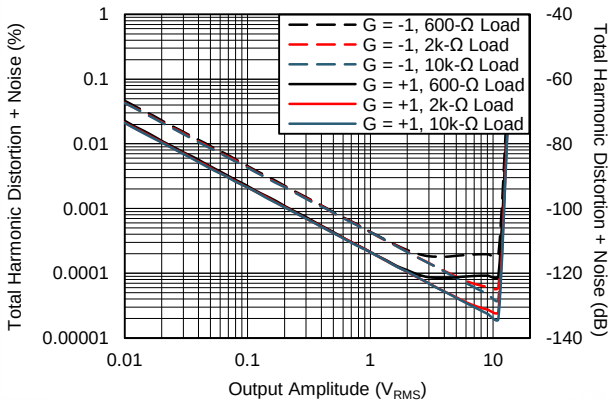
图 18. 输入电压噪声频谱密度与频率间的关系

T_A = 25°C 时，V_S = ±18V，V_{CM} = V_S / 2，R_{LOAD} = 10kΩ 已连接至 V_S / 2，并且 C_L = 100pF（除非另有说明）



V_{OUT} = 3.5V　　V_{RMS}，BW = 90kHz

图 19. THD+N 比与频率间的关系



f = 1kHz，　　BW = 90kHz

图 20. THD+N 与输出幅度间的关系

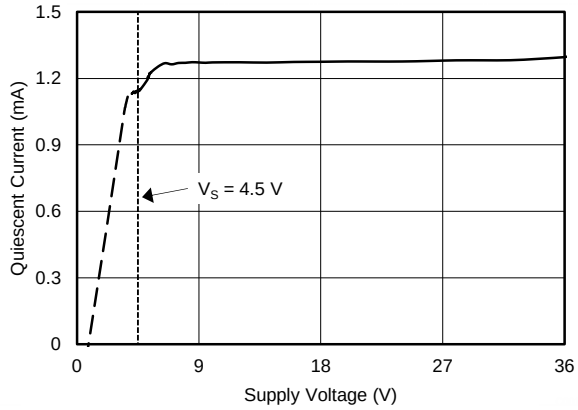


图 21. 静态电流与电源电压间的关系

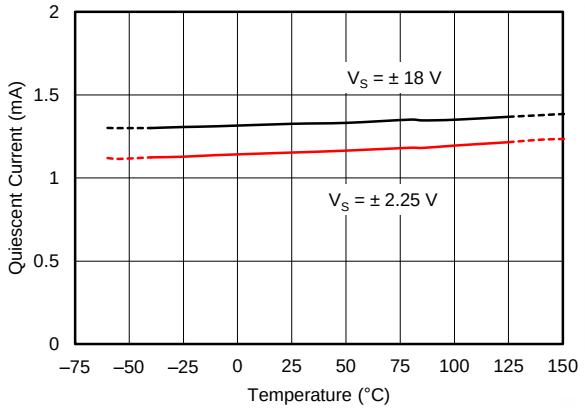
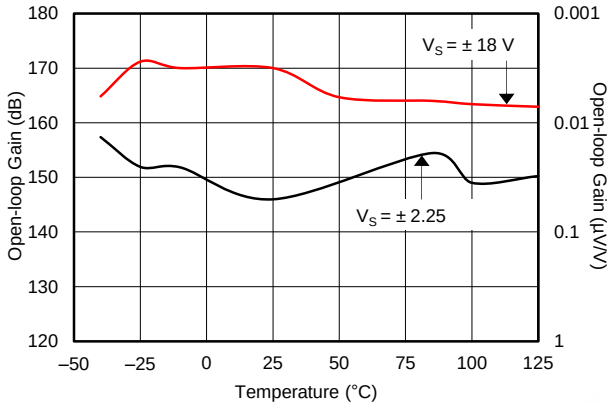
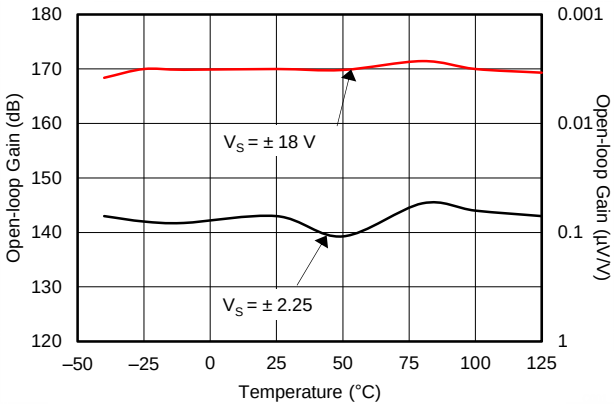


图 22. 静态电流与温度间的关系



10kΩ 负载

图 23. 开环增益与温度间的关系



2kΩ 负载

图 24. 开环增益与温度间的关系

版权 © 2017, Texas Instruments Incorporated

T_A = 25°C 时，V_S = ±18V，V_{CM} = V_S / 2，R_{LOAD} = 10kΩ 已连接至 V_S / 2，并且 C_L = 100pF（除非另有说明）

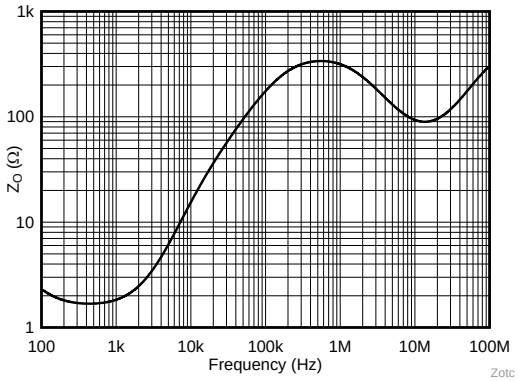
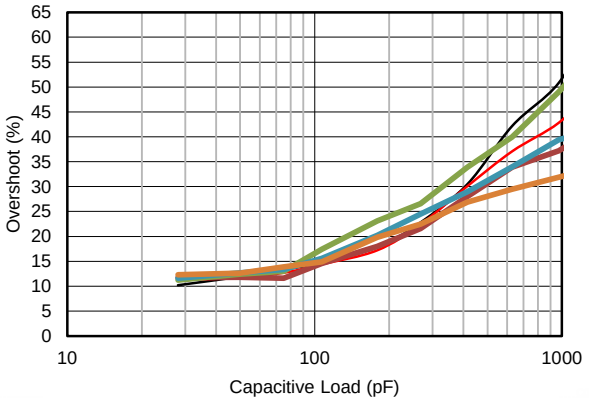


图 25. 开环输出阻抗与频率间的关系



10mV 阶跃

图 26. 小信号过冲与容性负载间的关系

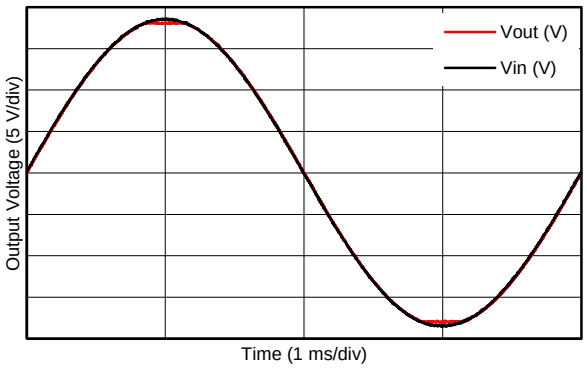


图 27. 无相位反转

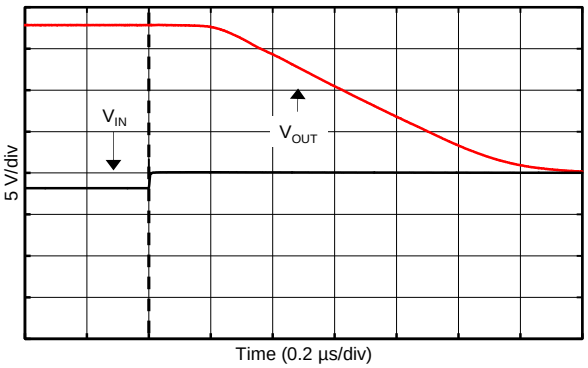


图 28. 正过载恢复

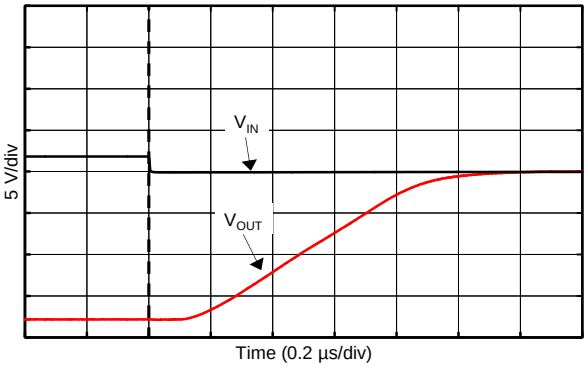
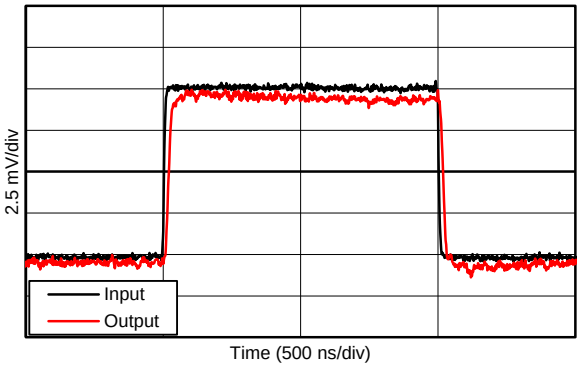


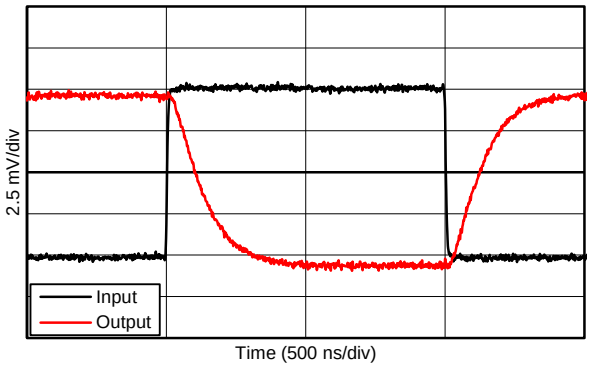
图 29. 负过载恢复



10mV 阶跃　　G = +1

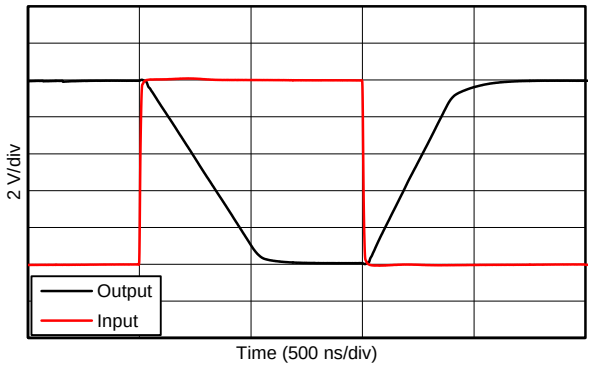
图 30. 小信号阶跃响应

T_A = 25°C 时，V_S = ±18V，V_{CM} = V_S / 2，R_{LOAD} = 10kΩ 已连接至 V_S / 2，并且 C_L = 100pF（除非另有说明）



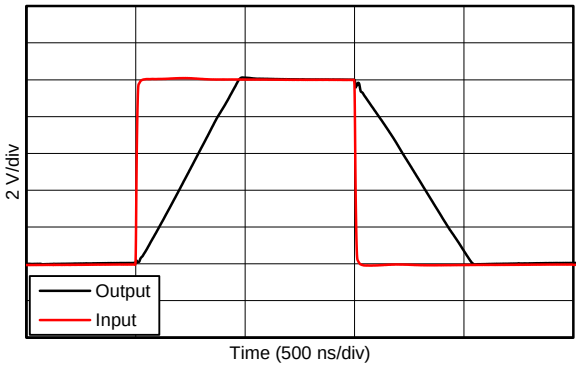
10mV 阶跃　　G = –1

图 31. 小信号阶跃响应



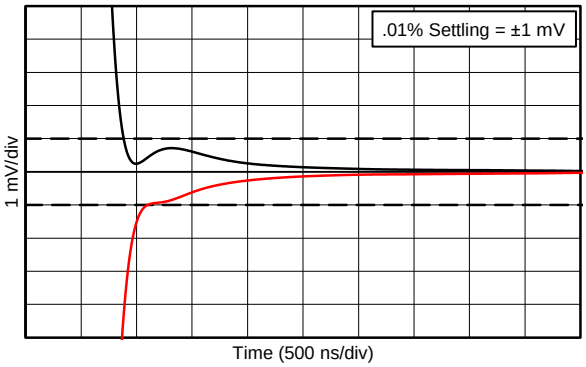
10V 阶跃　　G = –1

图 32. 大信号阶跃响应



10V 阶跃　　G = +1

图 33. 大信号阶跃响应



10V 阶跃

图 34. 建立时间

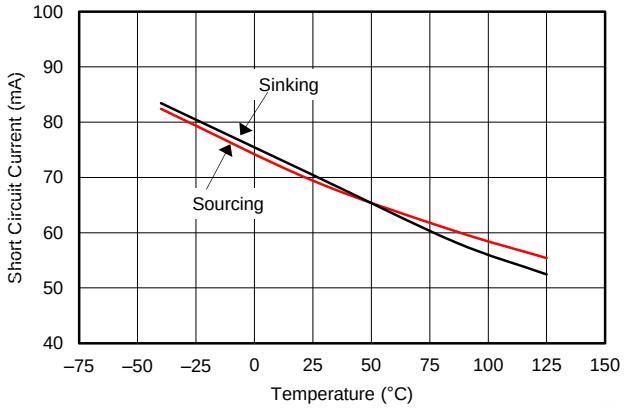


图 35. 短路电流与温度间的关系

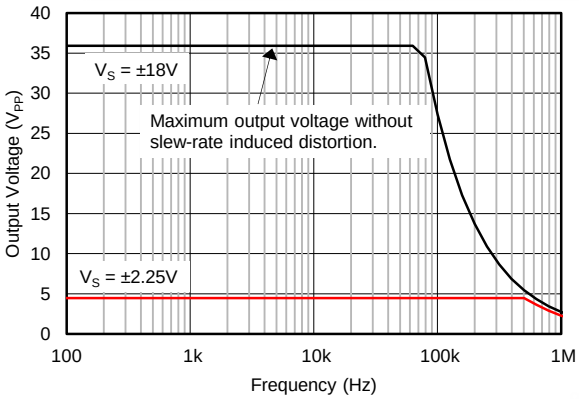
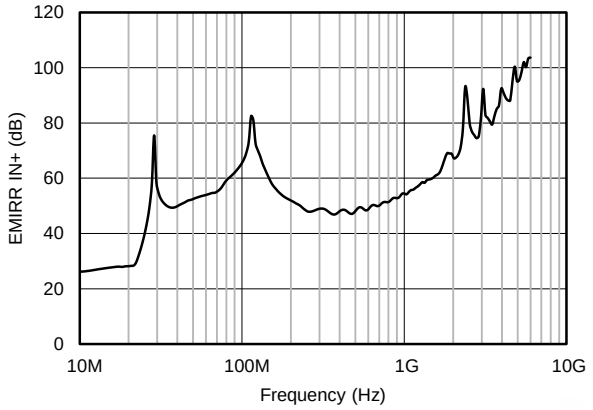


图 36. 最大输出电压幅度与频率间的关系

版权 © 2017, Texas Instruments Incorporated

T_A = 25°C 时，V_S = ±18V，V_{CM} = V_S / 2，R_{LOAD} = 10kΩ 已连接至 V_S / 2，并且 C_L = 100pF（除非另有说明）



P_{RF} = –10dBm

图 37. EMIRR 与频率间的关系

8 详细 说明

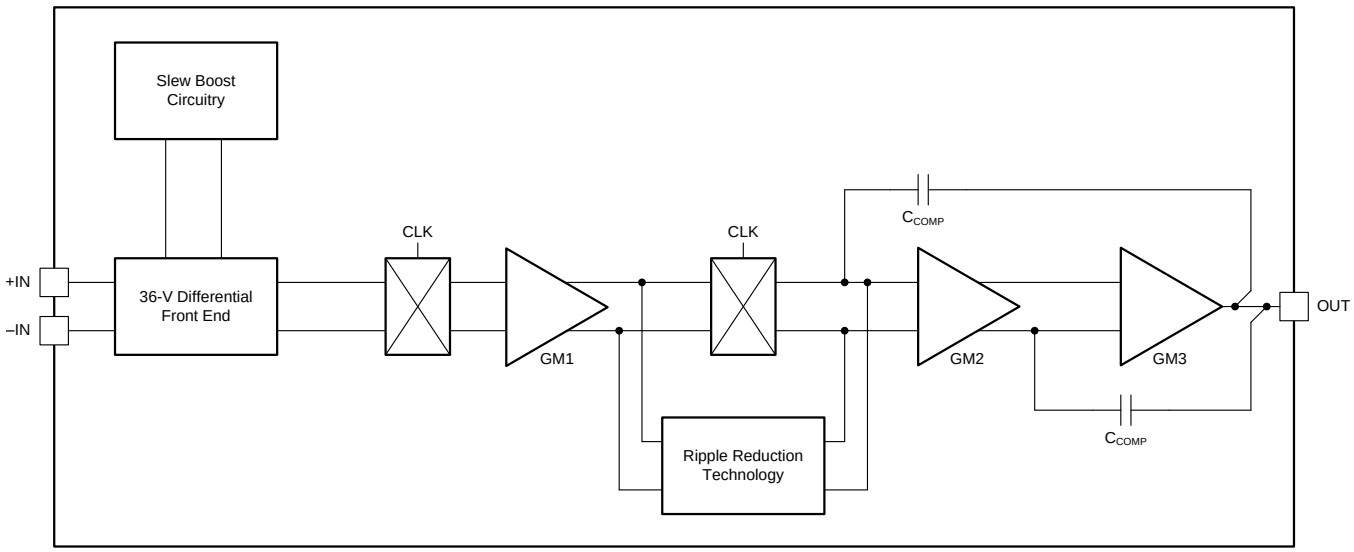
8.1 概述

OPAx189 运算放大器兼具精密的温漂与出色的总体性能，使得该器件非常适合许多精密 应用。仅 0.005µV/°C 的精密温漂可在整个温度范围内提供稳定性。此外，该器件还提供出色的线性性能（具有高 CMRR、PSRR 和 A_{OL}）。与所有放大器一样，在采用噪声较大的电源或高阻抗电源的 应用 中，去耦电容器需靠近器件引脚。在大多数情况下，0.1µF 电容器已足够满足需求。请参阅*布局指南* 了解详细信息和布局示例。

OPAx189 是支持多路复用器的零漂移轨至轨输出运算放大器系列的一部分。这些器件的工作电压范围为 4.5V 至 36V，具有单位增益稳定特性，并且适用于各种通用和精密 应用。零漂移架构提供超低输入失调电压，并且随温度变化和时间推移实现接近于零的输入失调电压漂移。该架构选项还提供出色的交流性能，如超低宽带噪声、零闪烁噪声和在斩波频率以下运行时优秀的失真性能。

8.2 功能框图

功能框图 展示了 OPAx189 所使用的专有架构。



Copyright © 2017, Texas Instruments Incorporated

版权 © 2017, Texas Instruments Incorporated

8.3 特性 说明

OPAx189 系列运算放大器可使用单电源或双电源，工作范围为 V_S = 4.5V (±2.25V) 至 V_S = 36V (±18V)。这些器件不需要对称电源；它们需要的最小电源电压为4.5V (±2.25V)。对于小于 ±2.5V 的 V_S，共模输入范围不包括中间电源。电源电压超过 40V 可能会对器件造成永久损坏；请参阅*绝对最大额定值* 表了解详细信息。额定工作温度范围（T_A = –40°C 至 +125°C）内的主要参数如*电气特性* 所示。随电源电压、温度范围或频率而变化的主要参数如*典型特性* 所示。

OPAx189 具有单位增益稳定特性，并且不会出现意外输出相位反转。该器件使用专用的周期性自动校准技术来提供低输入失调电压，并且在一定时间和温度范围内具有极低的输入失调电压漂移。要获得最低的失调电压和精密性能，需要优化电路布局和机械条件。避免在因连接异种导体形成的热电偶结中产生热电（塞贝克）效应的温度梯度。通过确保两个输入引脚上的电势相等，消除这些热产生的电势。其他布局和设计注意事项包括：

- 使用低热电系数条件（避免异种金属）。
- 将组件与电源或其他热源进行热隔离。
- 将运算放大器和输入电路与气流（如冷却风扇气流）隔离。

遵循这些准则可降低在不同温度下产生结的可能性，这些结可能导致 0.1µV/°C 或更高的热电电压，具体取决于所使用的材料。请参阅*布局指南* 了解详细信息和布局示例。

8.3.1 工作特性

OPAx189 的额定工作电压范围是 4.5V 至 36V（±2.25V 至 ±18V）。该器件在 –40°C 至 +125°C 的温度范围内有多种规格。*典型特性* 部分提供的参数可能随工作电压或温度的不同出现显著变化。

8.3.2 反相保护

OPAx189 具有内部相位反转保护功能。当输入驱动超出线性共模范围时，许多运算放大器会发生相位反转。这是同相电路中输入驱动超出额定共模电压范围时的最常见的现象，会导致输出反向进入相对的电源轨。OPAx189 输入采用过大的共模电压来防止相位反转。或者，输出被限制至适当的电源轨。图 38中显示了这个特性。

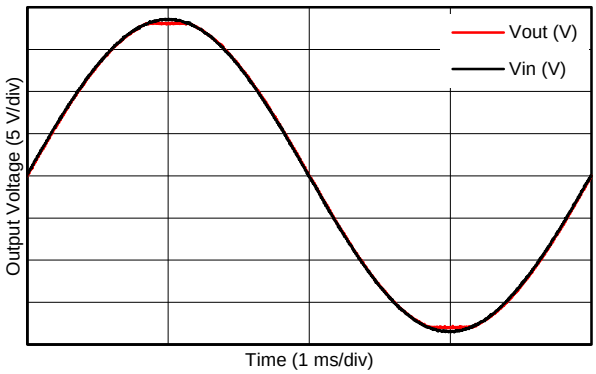


图 38. 无相位反转

8.3.3 输入偏置电流时钟馈通

零漂移放大器（如 OPAx189）在输入端使用开关来校正放大器的固有失调和漂移。来自输入端集成开关的电荷注入可能会在放大器的输入偏置电流中引入短时瞬态。这些脉冲极短的持续时间可以防止放大，但是这些脉冲可通过反馈网络与放大器的输出进行耦合。要防止输入偏置电流中的瞬态在放大器的输入端产生额外噪声，最有效方法是使用低通滤波器（如 RC 网络）。

特性 说明 (接下页)

8.3.4 EMI 抑制

OPAx189 使用集成电磁干扰 (EMI) 滤波来降低干扰源（如无线通信设备以及混合使用模拟信号链和数字组件的高密度电路板）产生的 EMI 干扰。利用电路设计技术可以提高 EMI 抗扰度；OPAx189 从这些设计改进中受益。德州仪器 (TI) 已经开发出在 10MHz 至 6GHz 宽频谱范围内准确测量和量化运算放大器抗扰度的功能。图 39 显示了对 OPAx189 执行此测试的结果。表 2 列出了在实际 应用中经常遇到的特定频率下 OPAx189 的 EMIRR +IN 值。在表 2中列出的应用可在下图给出的特定频率或其近似频率下运行。还可以在*《运算放大器的 EMI 抑制比》*(SBOA128) 中找到详细信息，可以从 www.ti.com 下载该文档。

电磁干扰 (EMI) 抑制比 (EMIRR) 描述了运算放大器的 EMI 抗扰性。许多运算放大器常见的不利影响是由射频信号整流引起的失调电压变化。如果一个运算放大器能更有效地抑制由 EMI 引起的失调电压变化，该放大器会具有较高的 EMIRR 并由分贝值量化。测量 EMIRR 可用多种方法来完成，但是本部分提供了 EMIRR +IN，当射频信号施加到运算放大器的同相输入引脚时，可使用该指标来具体描述 EMIRR 性能。一般情况下，仅出于以下三点原因对同相输入进行 EMIRR 的测试：

- 众所周知，运算放大器输入引脚对 EMI 最为敏感，通常比电源引脚或输出引脚能更好地校正射频信号。
- 同相和反相运算放大器输入具有对称的物理布局，并表现出近乎匹配的 EMIRR 性能。
- 在同相引脚上测量 EMIRR 比在其他引脚上测量更简单，因为在 PCB 上可以隔离同相输入端子。这种隔离使得射频信号可以直接施加到同相输入端子上，而不会与其他组件或连接性PCB走线之间发生复杂的相互作用。

传导或辐射到运算放大器任何引脚的高频信号可能会导致不利影响，因为放大器将没有足够的环路增益来校正具有带宽外频谱内容的信号。在输入端、电源或输出端上传导或辐射的 EMI 可能会导致意想不到的直流偏置、瞬态电压或其他未知的行为。应小心地将敏感的模拟节点与具有噪声的无线电信号以及数字时钟和接口隔离开来。

OPAx189 的 EMIRR +IN 与频率间的关系图如图 39 所示。任何双路和四路运算放大器器件版本（如果可用）具有几乎相似的 EMIRR +IN 性能。OPAx189 单位增益带宽为 14MHz。低于该频率的 EMIRR 性能表示存在位于运算放大器带宽内的干扰信号。

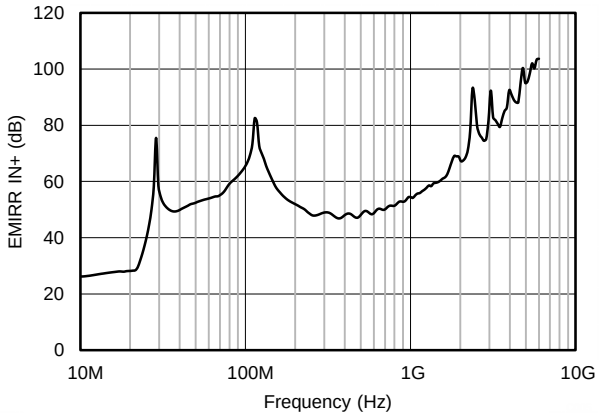


图 39. EMIRR 测试

表 2. OPAx189 在目标频率下的 EMIRR IN+

频率	应用和分配	EMIRR IN+
400MHz	移动无线广播、移动卫星、太空操作、气象、雷达、超高频 (UHF) 应用	48.4dB
900MHz	移动通信全球系统 (GSM) 应用，广播通信、导航、GPS（至 1.6GHz）、GSM、航空移动、UHF 应用	52.8dB
1.8GHz	GSM 应用，个人移动通信、宽带、卫星、L 波段（1GHz 至 2GHz）	69.1dB
2.4GHz	802.11b、802.11g、802.11n、蓝牙®、个人移动通信、工业、科学和医疗 (ISM) 无线频段、业余无线电通信和卫星、S 波段（2GHz 至 4GHz）	88.9dB
3.6GHz	无线电定位、航空通信和导航、卫星、移动通信、S 波段	82.5dB
5GHz	802.11a、802.11n、航空通信和导航、移动通信、太空和卫星运行、C 波段（4GHz 至 8GHz）	95.5dB

版权 © 2017, Texas Instruments Incorporated

8.3.5 EMIRR +IN 测试配置

图 40 显示了用于测试 EMIRR +IN 的电路配置。射频源用传输线连接到运算放大器同相输入端子。该运算放大器采用单位增益缓冲器拓扑，其输出端连接到低通滤波器 (LPF) 和数字万用表 (DMM)。该运算放大器输入端的大阻抗失配会导致电压反射；但是，在确定 EMIRR IN+ 时会表征和考虑这种效应。万用表用于采样并测量产生的直流失调电压。LPF 将万用表与可能干扰万用表精度的残余射频信号隔离开。

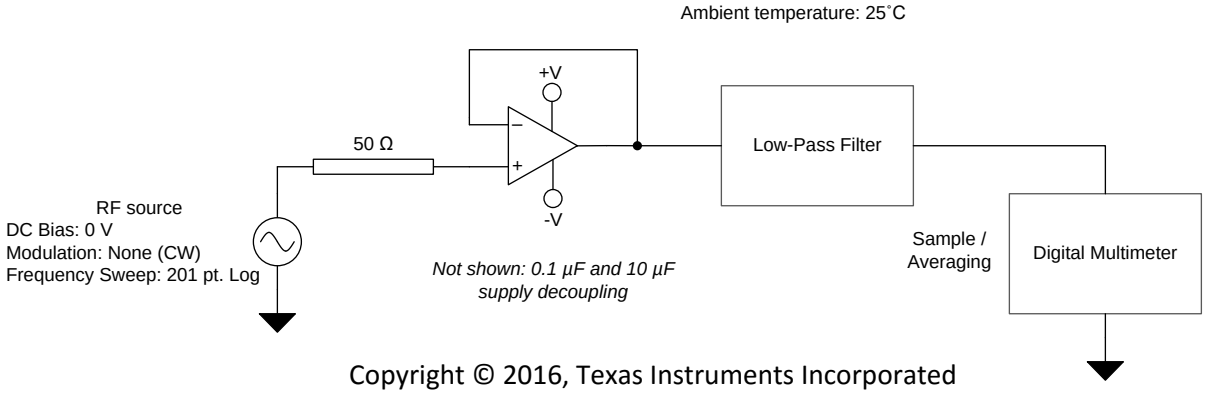


图 40. EMIRR +IN 测试配置

8.3.6 电气过载

设计人员经常会问到关于运算放大器承受电气过载能力的问题。这些问题的重点在于器件输入，但同时也会涉及电源引脚甚至是输出引脚。这些不同引脚功能的每一个功能具有由独特的半导体制造工艺和连接到引脚的特定电路确定的电气过载限值。此外，这些电路均内置内部静电放电 (ESD) 保护功能，可在产品组装之前和组装过程中保护电路不受意外 ESD 事件的影响。

能够充分了解该基本 ESD 电路以及与电气过载事件的关联性会有所帮助。请参阅图 41 了解 OPAx189 中包含的 ESD 电路的图示（用虚线区域指示）。ESD 保护电路涉及多个电流驱动二极管。这些二极管从输入和输出引脚方向连接回内部供电线路，并且均连接到运算放大器的内部吸收器件。该保护电路在电路正常工作时处于未激活状态。

ESD 事件可产生短时高电压脉冲，随后在通过半导体器件放电时转换为短时高电流脉冲。ESD 保护电路设计在运算放大器核心周围，旨在为其提供电流路径，以防止造成损坏。保护电路吸收的能量将以热量形式耗散。

当两个或多个放大器器件引脚上产生 ESD 电压时，电流将流经一个或多个导流二极管。根据电流所选路径，吸收器件可能会激活。吸收器件具有触发或阈值电压，该电压介于 OPAx189 的正常工作电压和器件击穿电压水平之间。超出该阈值后，吸收器件会迅速激活并将电源轨两端电压稳定在安全水平。

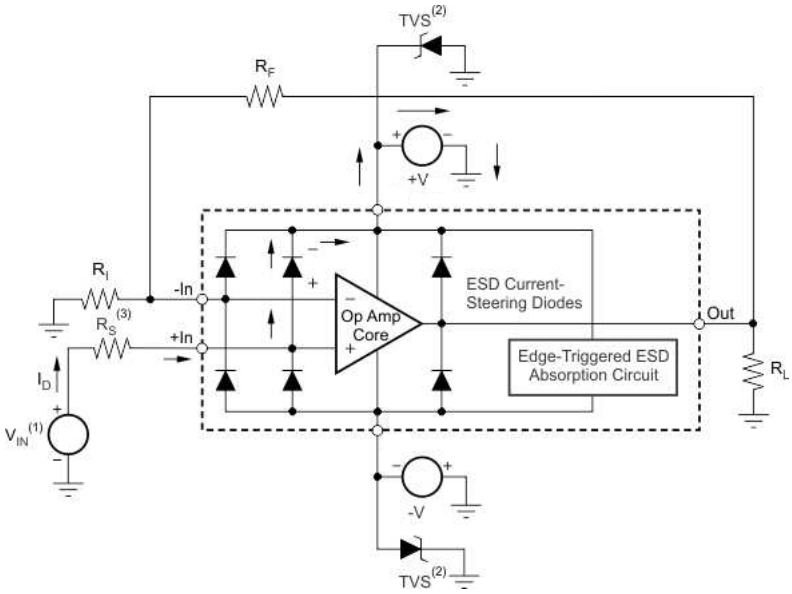
当运算放大器接入某个电路（如图 41 中所示）时，ESD 保护组件将保持未激活状态并且不会介入应用电路的运行。不过，如果施加的电压超出指定引脚的工作电压范围，可能会引起一些问题。如果出现这种情况，则存在部分内部 ESD 保护电路可能被偏置并传导电流的风险。任何此类电流都将流经导流二极管路径，但很少涉及吸收器件。

图 41 给出了一个具体示例，其中输入电压 (V_{IN}) 高于正电源电压 (V+) 500mV 甚至更多。电路中将发生的大多数情况取决于电源特性。如果 V+ 能够灌入电流，那么上面的一个输入导流二极管就会导通，并将电流传导至 $+V_S$。越来越高的 V_{IN} 会带来过高的电流。因此，本数据表的规格建议 应用 将输入电流限制为 10mA。

如果电源无法灌电流，V_{IN} 就可能开始将电流拉至运算放大器，然后作为正电源电压源进行接管。这种情况比较危险，因为这个电压可能会升高到超出运算放大器的绝对最大额定值。

另一个常见问题是，如果在电源 V+ 或 V– 为 0V 时向输入端施加输入信号，放大器如何响应。同样，这个问题取决于电源在 0V 或低于输入信号幅度时的特性。如果电源呈现高阻抗状态，则运算放大器电源电流可由输入源通过导流二极管进行提供。但该状态并非正常偏置条件，放大器极有可能无法正常工作。如果电源表现为低阻态，则通过钳位二极管的电流将变得非常大。电流水平取决于输入源的供电能力以及输入路径中的所有电阻。

如果不确定电源对该电流的吸收能力，则必须在电源引脚处添加外部齐纳二极管，如图 41 中所示。必须正确选择齐纳电压，以便二极管不会在正常工作期间导通。不过，齐纳电压必须足够低，以便齐纳二极管在电源引脚电压上升至超过安全工作电源电压水平时导通。



Copyright © 2017, Texas Instruments Incorporated

(1) V_{IN} = V+ + 500mV

(2) TVS：40V > $V_{TVSBR\ (min)}$ > V+；其中 $V_{TVSBR\ (min)}$ 是瞬态电压抑制器击穿电压的最小额定值

(3) 过压条件下的建议值约为 5kΩ。

图 41. 与典型电路应用相关的等效内部 ESD 电路

8.3.7 支持多路复用器的输入

OPAx189 具有 专有的输入级设计，允许采用输入差分电压，同时可保持高输入阻抗。通常情况下，高电压 CMOS 或双极结输入放大器具有反向并联二极管，可保护输入晶体管以承受可能超过半导体工艺最大值的高 V_{GS} 电压，并防止永久损坏器件。当施加较大的输入阶跃、在通道之间切换或试图使用放大器作为比较器时，可以强制实施高 V_{GS} 电压。

OPAx189　通过开关输入技术解决了这些问题，该技术可防止在施加较大的差分电压时出现较大的输入偏置电流。这解决了开关或多路复用 应用（这些应用中的大电势之间快速切换会造成 RC 滤波网络严重中断）中出现的许多问题。借助这些设计创新以及内置的压摆率提升和宽带宽，OPAx189 可提供出色的趋稳性能。OPAx189 也可以用作比较器。差分和共模*绝对最大额定值* 仍然适用（相对于电源）。

版权 © 2017, Texas Instruments Incorporated

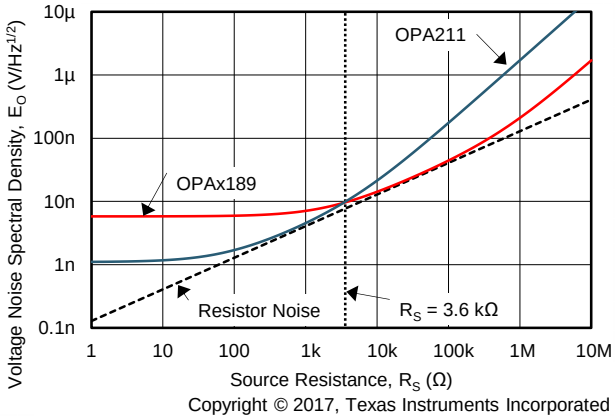
8.3.8 噪声性能

图 42 显示了采用单位增益配置的运算放大器在使用不同源阻抗时的总电路噪声（无反馈电阻器网络，因此不产生额外的噪声）。图中显示了 OPAx189 和 OPA211，并计算了总电路噪声。运算放大器本身能够产生电压噪声分量和电流噪声分量。电压噪声通常按失调电压时变分量建模。电流噪声则按输入偏置电流时变分量建模，并根据不同的源阻抗生成一个噪声电压分量。因此，特定应用中运算放大器的最低噪声取决于源阻抗。源阻抗较低时，电流噪声可忽略不计，电压噪声占主导。由于运算放大器采用 CMOS 输入，OPAx189 系列兼具低电压噪声和低电流噪声。因此，OPAx189 系列的电流噪声贡献对于任何实际的源阻抗都是可以忽略的，使该器件成为高源阻抗 应用 的更好选择。

图 42 所示为总电路噪声计算公式，相关参数如下：

- e_n = 电压噪声
- i_n = 电流噪声
- R_S = 源阻抗
- k = 玻尔兹曼常数 = 1.38×10^{-23} J/K
- T = 开氏温度 (K)

有关计算噪声的更多详细信息，请参阅*基本噪声计算*。



R_S = 3.6kΩ（如图 42 所示）。

在此源阻抗的基础上，OPAx189 比 OPA211 具有更低噪声。

图 42. 采用单位增益缓冲器配置的 OPAx189 和 OPA211 的噪声性能

8.3.9 基本噪声计算

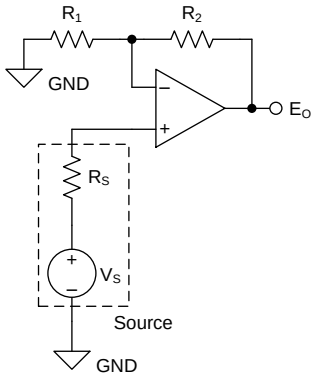
低噪声电路设计需要仔细分析所有噪声源。外部噪声源在很多情况下可能占主导地位；应考虑源阻抗对整体运算放大器噪声性能的影响。电路总噪声是所有噪声分量的平方和根值。

源阻抗的电阻部分产生的热噪声与电阻的方根成正比。图 42 显示了该函数。源阻抗通常为固定值；因此，需通过选择运算放大器和反馈电阻器来最大限度降低总噪声的相应分量。

图 43 显示了具有增益的同相 **(A)** 和反相 **(B)** 运算放大器电路配置。在具有增益的电路配置中，反馈网络电阻器也会产生噪声。通常情况下，运算放大器的电流噪声会与反馈电阻器产生反应，进而产生额外的噪声分量。但是，OPAx189 极低的电流噪声意味着电流噪声贡献可以忽略不计。

一般可通过选择合适的反馈电阻值使这些噪声源降低至忽略不计。低阻抗反馈电阻可负载放大器的输出。以下显示了两种配置的总噪声计算公式。

(A) Noise in Noninverting Gain Configuration



Noise at the output is given as E_O, where

(1) $$E_O = \left(1 + \frac{R_2}{R_1}\right) \cdot \sqrt{(e_S)^2 + (e_N)^2 + \left(e_{R_1 \| R_2}\right)^2 + (i_N \cdot R_S)^2 + \left(i_N \cdot \left[\frac{R_1 \cdot R_2}{R_1 + R_2}\right]\right)^2} \quad [\,V_{RMS}\,]$$

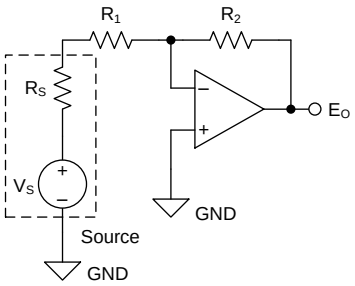
(2) $$e_S = \sqrt{4 \cdot k_B \cdot T(K) \cdot R_S} \quad \left[\frac{V}{\sqrt{Hz}}\right]$$ Thermal noise of R_S

(3) $$e_{R_1 \| R_2} = \sqrt{4 \cdot k_B \cdot T(K) \cdot \left[\frac{R_1 \cdot R_2}{R_1 + R_2}\right]} \quad \left[\frac{V}{\sqrt{Hz}}\right]$$ Thermal noise of $R_1 \| R_2$

(4) $$k_B = 1.38065 \cdot 10^{-23} \quad \left[\frac{J}{K}\right]$$ Boltzmann Constant

(5) $$T(K) = 237.15 + T(°C) \quad [\,K\,]$$ Temperature in kelvins

(B) Noise in Inverting Gain Configuration



Noise at the output is given as E_O, where

(6) $$E_O = \left(1 + \frac{R_2}{R_S + R_1}\right) \cdot \sqrt{(e_N)^2 + \left(e_{R_1 + R_S \| R_2}\right)^2 + \left(i_N \cdot \left[\frac{(R_S + R_1) \cdot R_2}{R_S + R_1 + R_2}\right]\right)^2} \quad [\,V_{RMS}\,]$$

(7) $$e_{R_1 + R_S \| R_2} = \sqrt{4 \cdot k_B \cdot T(K) \cdot \left[\frac{(R_S + R_1) \cdot R_2}{R_S + R_1 + R_2}\right]} \quad \left[\frac{V}{\sqrt{Hz}}\right]$$ Thermal noise of $(R_1 + R_S) \| R_2$

(8) $$k_B = 1.38065 \cdot 10^{-23} \quad \left[\frac{J}{K}\right]$$ Boltzmann Constant

(9) $$T(K) = 237.15 + T(°C) \quad [\,K\,]$$ Temperature in kelvins

Copyright © 2017, Texas Instruments Incorporated

(1) e_n 是放大器的电压噪声频谱密度。对于 OPAx189 系列运算放大器，e_n = 5.2nV/√Hz（1kHz 时）。
(2) i_n 是放大器的电流噪声频谱密度。对于 OPAx189 系列运算放大器，i_n = 165fA/√Hz（1kHz 时）。
(3) 有关噪声计算的其他资源，请访问 *TI 高精度实验室系列培训*。

图 43. 增益配置中的噪声计算

8.4 器件功能模式

OPAx189 具有单一功能模式，可在电源电压大于 4.5V (±2.25V) 时工作。OPAx189 的最大电源电压为 36V (±18V)。

版权 © 2017, Texas Instruments Incorporated

9 应用和实现

注

以下 应用 部分的信息不属于 TI 组件规范，TI 不担保其准确性和完整性。TI 的客户应负责确定组件是否适用于其应用。客户应验证并测试其设计是否能够实现，以确保系统功能。

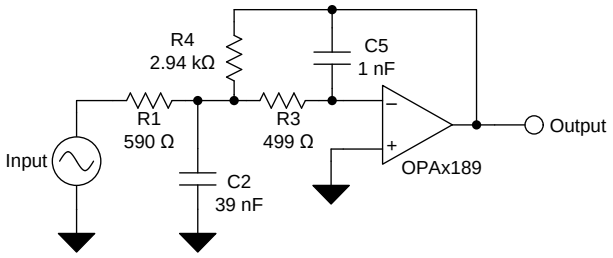
9.1 应用信息

OPAx189 运算放大器兼具精密的温漂与出色的总体性能，使得该器件该系列非常适合许多精密 应用。仅 0.005µV/°C 的精密温漂可在整个温度范围内提供稳定性。此外，该器件还集出色的 CMRR、PSRR 和 A_{OL} 直流性能与出色的低噪声运行于一体。与所有放大器一样，在采用噪声较大的电源或高阻抗电源的 应用 中，去耦电容器需靠近器件引脚。在大多数情况下，0.1µF 电容器已足够满足需求。

以下应用示例仅突出少数几个可以使用 OPAx189 的电路。

9.2 典型 应用

9.2.1 25kHz 低通滤波器



Copyright © 2017, Texas Instruments Incorporated

图 44. 25kHz 低通滤波器

9.2.1.1 设计要求

低通滤波器通常用于在信号处理 应用 中降低噪声并防止混叠。OPAx189 器件非常适合构建高速、高精度的有源滤波器。图 44 展示了信号处理 应用中常见的二阶低通滤波器。

本设计示例使用以下参数：

- 增益 = 5V/V（反相增益）
- 低通截止频率 = 25kHz
- 通带中增益峰值为 3dB 的二阶切比雪夫滤波器响应

9.2.1.2 详细设计流程

图 44 展示了用于低通网络功能的无限增益多反馈电路。使用公式 1 计算电压传递函数。

$$\frac{\text{Output}}{\text{Input}}(s) = \frac{-1/R_1R_3C_2C_5}{s^2 + (s/C_2)(1/R_1 + 1/R_3 + 1/R_4) + 1/R_3R_4C_2C_5} \tag{1}$$

该电路将产生信号反转。对于该电路，使用公式 2 计算直流增益和低通截止频率：

$$\text{Gain} = \frac{R_4}{R_1}$$

$$f_C = \frac{1}{2\pi}\sqrt{(1/R_3R_4C_2C_5)} \tag{2}$$

可使用软件工具简化滤波器设计。 WEBENCH®滤波器设计器是一款简单、功能强大且便于使用的有源滤波器设计程序。借助 WEBENCH® 滤波器设计器，用户可使用精选 TI 运算放大器和 TI 供应商合作伙伴提供的无源组件来打造最佳滤波器设计方案。

典型 应用 (接下页)

WEBENCH 设计中心以基于网络的工具形式提供 WEBENCH 滤波器设计器，让板级设计师能够通过该工具在数分钟内创建、优化和仿真完整的多级有源滤波器解决方案。

9.2.1.3 应用曲线

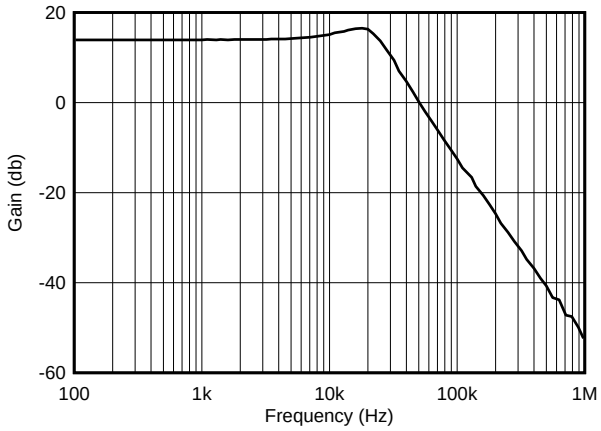


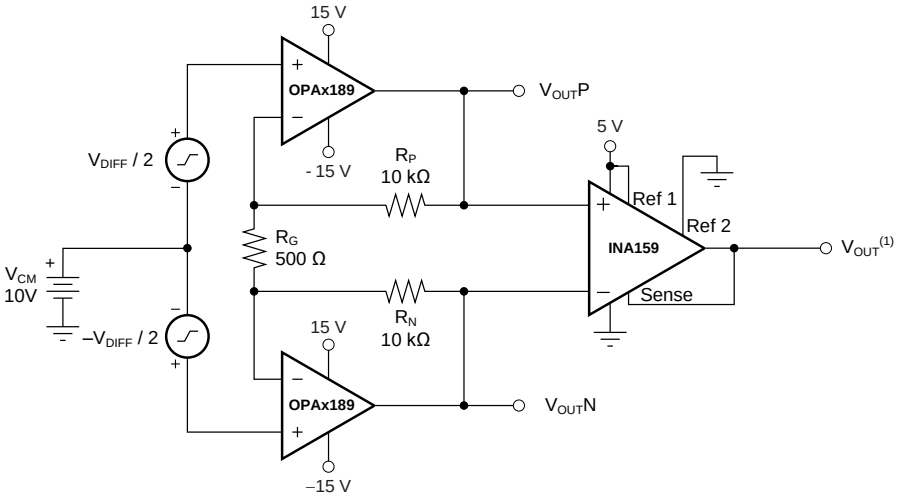
图 45. OPAx189 二阶 25kHz 切比雪夫低通滤波器

9.2.2 采用 3.3V 电源且适用于 ADC 的分立式 INA + 衰减

注

以下各节中显示的 TINA-TI 文件要求安装 TINA 软件（由 DesignSoft™提供）或者 TINA-TI 软件。请从 TINA-TI 文件夹 中下载免费的 TINA-TI 软件。

图 46 显示了 OPAx189 如何用作精密分立式仪表放大器（具有衰减功能）的高电压、高阻抗前端的示例。INA159 提供了使该电路能够轻松地与 3.3V 或 5V 模数转换器 (ADC) 进行连接的衰减功能。请单击以下链接下载 TINA-TI 文件：分立式 INA。



Copyright © 2017, Texas Instruments Incorporated

(1) $V_{OUT} = V_{DIFF} \times (41/5) + (Ref\ 1)/2$。

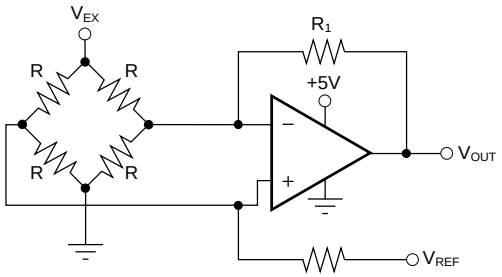
图 46. 采用 3.3V 电源且适用于 ADC 的分立式 INA + 衰减

版权 © 2017, Texas Instruments Incorporated

典型 应用 (接下页)

9.2.3 桥式放大器

图 47 给出了桥式放大器的基本配置。单击如下链接下载 TINA-TI 文件：桥式放大器电路。

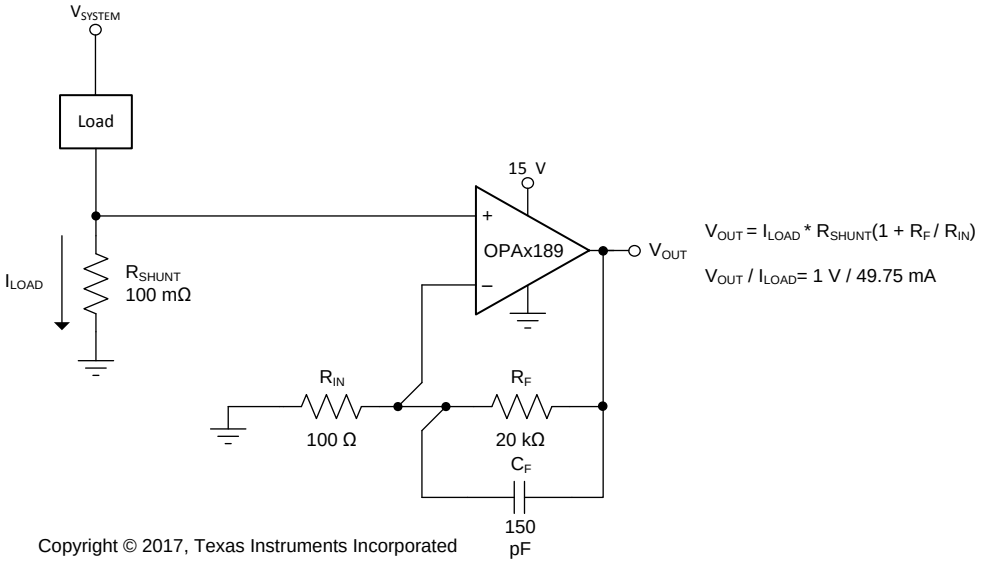


Copyright © 2017, Texas Instruments Incorporated

图 47. 桥式放大器

9.2.4 低侧电流监控器

图 48 显示了低侧电流感应应用中配置的 OPAx189。负载电流 (I_{LOAD}) 在分流电阻器 (R_{SHUNT}) 上产生压降。此电压由 OPAx189 以 201 倍的增益放大。在本示例中，负载电流的设置范围为 0A 至 500mA，对应于 0V 至 10V 的输出电压范围。该输出范围可通过更改分流电阻器或配置的增益进行调节。单击如下链接下载 TINA-TI 文件：电流感测电路。



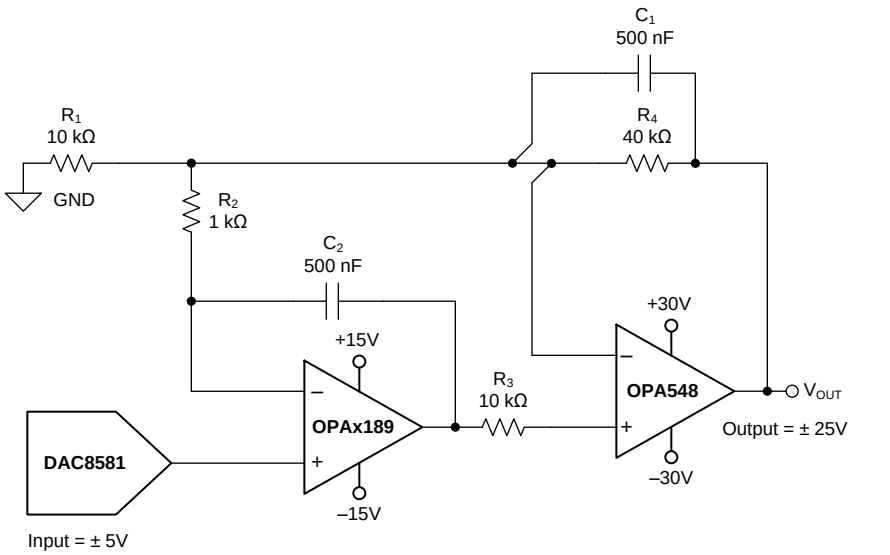
Copyright © 2017, Texas Instruments Incorporated

图 48. 低侧电流监控器

9.2.5 可编程电源

图 49 显示了配置为精密可编程电源的 OPAx189（使用 16 位、电压输出 DAC8581 和 OPA548 高电流放大器）。该应用将数模转换器 (DAC) 电压放大五倍，并处理多种容性负载和电流负载。前端中的 OPAx189 在各种输入和条件下提供高精度并实现低漂移。请单击如下链接下载 TINA-TI 文件：可编程电源电路。

典型 应用 (接下页)

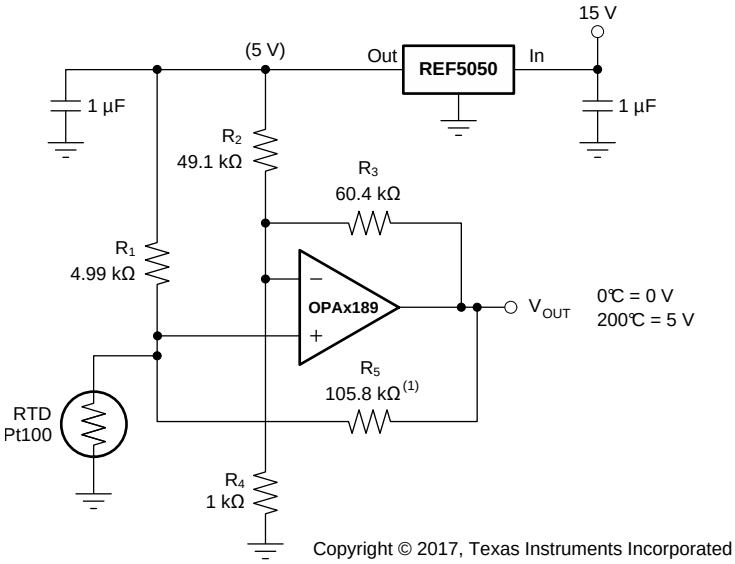


Copyright © 2017, Texas Instruments Incorporated

图 49. 可编程电源

9.2.6 具有线性化功能的 RTD 放大器

请参阅*《电阻式温度检测器的模拟线性化》*(SLYT442) 以了解图 50 和深入分析。请单击如下链接下载 TINA-TI 文件：具有线性化功能的 RTD 放大器。



Copyright © 2017, Texas Instruments Incorporated

(1) R_5 提供正变化激励以使输出线性化。

图 50. 具有线性化功能的 RTD 放大器

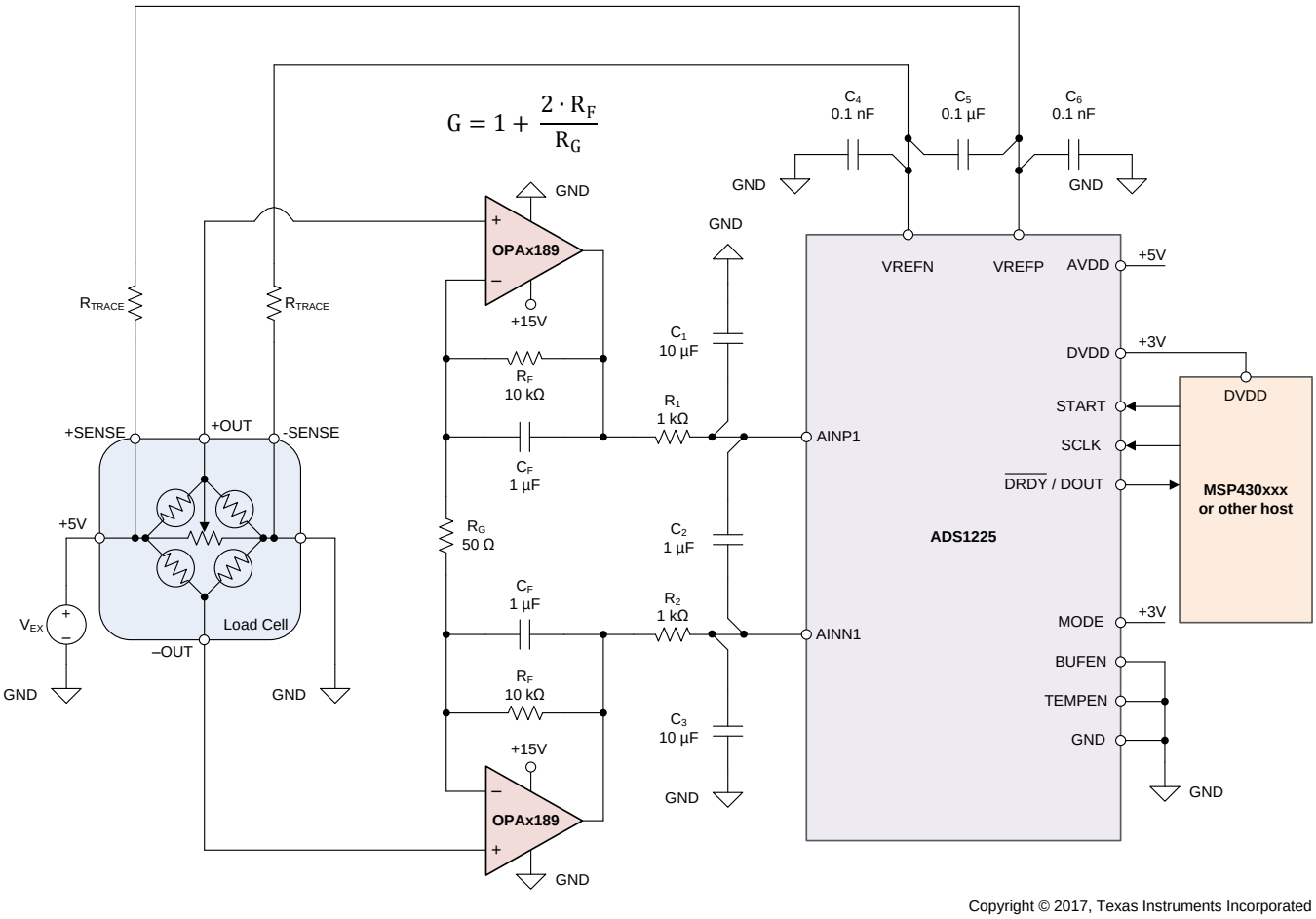
版权 © 2017, Texas Instruments Incorporated

9.3 系统示例

9.3.1 24 位 Δ-Σ 差分称重传感器或应变仪传感器信号调节

OPAx189 随 ADS1225 一起用于 24 位差分称重传感器或应变仪传感器信号调节系统中。一对 OPAx189 放大器采用两放仪表放大器 (IA) 配置，并且具有带限功能以降低噪声并实现高电容驱动。称重传感器由 5V 的激励电压（表示为 V_{EX}）供电，并提供与施力成比例的差分电压。该差分电压可能非常小，并且两个输出都偏置到 V_{EX} / 2。

本示例中采用 OPAx189 的原因是其具有出色的输入失调电压 (0.4µV) 和输入失调电压漂移 (0.005µV/°C)、低宽带噪声 (5.2nV/√Hz) 和零闪烁噪声以及出色的线性度和高输入阻抗。两放 IA 配置消除了直流偏置并放大了目标差分信号，而且能驱动 24 位 Δ-Σ ADS1225 模数转换器 (ADC) 进行采集和转换。ADS1225 具有 100SPS 数据速率、单周期趋稳能力以及使用专用 START 引脚进行简单转换控制的功能。



Copyright © 2017, Texas Instruments Incorporated

图 51. 24 位差分称重传感器或应变仪传感器信号调节原理图

10 电源推荐

OPAx189 的额定工作电压范围是 4.5V 至 36V（±2.25V 至 ±18V）；该器件在 –40°C 至 +125°C 的温度范围内有多种规格。*典型特性* 中介绍了可能会随工作电压或温度的变化而显著变化的参数。

CAUTION

电源电压超过 40V 可能会对器件造成永久损坏（请参阅*绝对最大额定值*）。

将 0.1μF 旁路电容器置于电源引脚附近，可减少从高噪声电源或高阻抗电源中耦合进来的误差。有关旁路电容位置的详细信息，请参阅*布局*部分。

版权 © 2017, Texas Instruments Incorporated

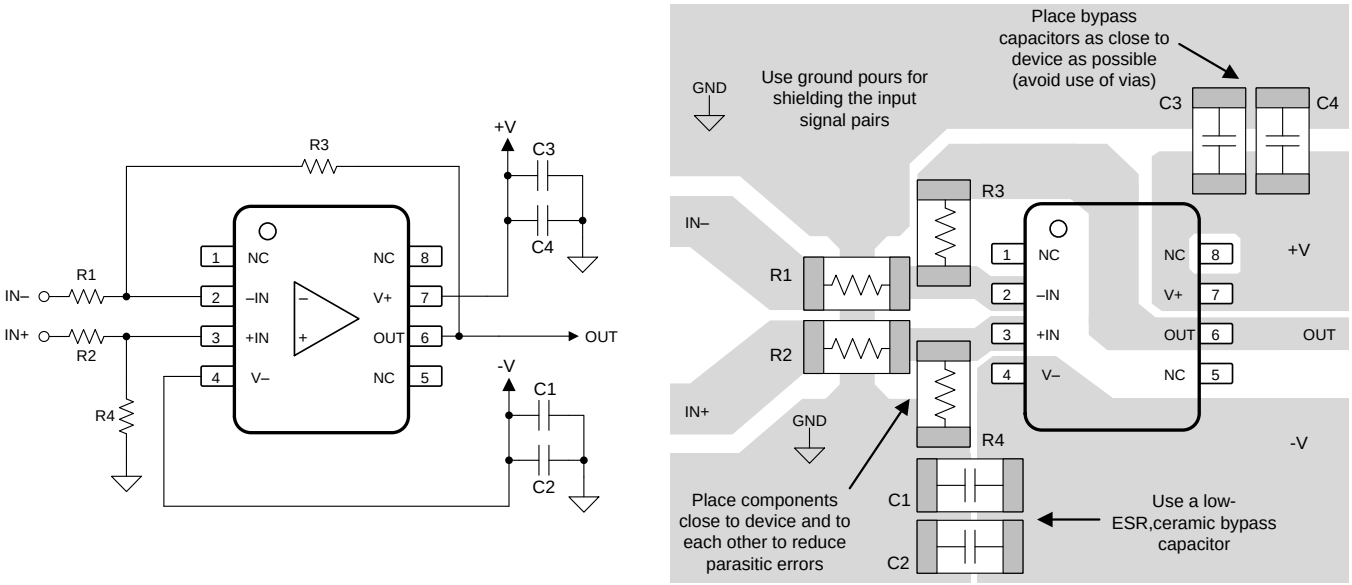
11 布局

11.1 布局指南

为了实现器件的最佳运行性能，应使用良好的 PCB 布局规范，包括：

- 噪声可通过全部电路电源引脚及运算放大器本身传入模拟电路。旁路电容器通过提供模拟电路的本地低阻抗电源来减少耦合噪声。
  - 在每个电源引脚和接地端之间连接低 ESR 0.1µF 陶瓷旁路电容器，放置位置尽量靠近器件。从 V+ 到接地端的单个旁路电容器适用于单通道电源 应用。
- 将电路的模拟和数字部分单独接地是最简单和最有效的噪声抑制方法之一。多层 PCB 中通常将一层或多层专门作为接地层。接地层有助于散热和降低电磁干扰 (EMI) 噪声。确保对数字接地和模拟接地进行物理隔离，同时应注意接地电流。有关更多详细信息，请参阅 *PCB 是一个运算放大器设计的组件*。
- 为了减少寄生耦合，请让输入走线尽可能远离电源走线或输出走线。如果这些走线不能保持分离，让敏感走线与有噪声的走线垂直相交要比平行相交好得多。
- 外部组件的位置应尽量靠近器件。如图 52 所示，使 RF 和 RG 接近反相输入可最大限度地减小寄生电容。
- 尽可能缩短输入走线。切记：输入走线是电路中最敏感的部分。
- 考虑在关键走线周围设定驱动型低阻抗保护环。这样可显著减少附近走线在不同电势下产生的泄漏电流。
- 为获得最佳性能，TI 建议在组装 PCB 板后对其进行清洁。
- 任何精密集成电路都可能因湿气渗入塑料封装中而出现性能变化。请遵循所有的 PCB 水清洁流程，TI 建议将 PCB 组装烘干，以去除清洁时渗入器件封装中的湿气。大多数情形下，清洗后在 85°C 下低温烘干 30 分钟即可。

11.2 布局示例



Copyright © 2017, Texas Instruments Incorporated

图 52. 差分放大器配置的运算放大器电路板布局

12 器件和文档支持

12.1 器件支持

12.1.1 开发支持

12.1.1.1 TINA-TI™（免费软件下载）

TINA-TI™ 是一款基于 SPICE 引擎的电路仿真程序，简单易用并且功能强大。TINA-TI™ 是 TINA™软件的一款免费全功能版本，除了一系列无源和有源模型外，此版本软件还预先载入了一个宏模型库。TINA-TI™ 提供所有传统的 SPICE 直流、瞬态和频域分析，以及其他设计功能。

TINA-TI™ 提供全面的后处理能力，便于用户以多种方式获得结果，用户可从 Analog eLab Design Center（模拟电子实验室设计中心）免费下载。虚拟仪器提供选择输入波形和探测电路节点、电压以及波形的功能，从而构建一个动态的快速入门工具。

注

这些文件需要安装 TINA 软件（由 DesignSoft™提供）或者 TINA-TI™ 软件。请下载 TINA-TI™ 文件夹中的免费 TINA-TI™ 软件。

12.1.1.2 TI 高精度设计

欲获取 TI 高精度设计，请访问 http://www.ti.com.cn/ww/analog/precision-designs/。TI 高精度设计是由 TI 公司高精度模拟 应用 专家创建的模拟解决方案，提供了许多实用电路的工作原理、组件选择、仿真、完整印刷电路板 (PCB) 电路原理图和布局布线、物料清单以及性能测量结果。

12.2 文档支持

12.2.1 相关文档

相关文档请参阅以下内容：

- *零温漂放大器： 特性 和优势*
- *PCB 是一个运算放大器设计的组件*
- *《运算放大器增益稳定性》，第 3 部分：交流增益误差分析*
- *《运算放大器增益稳定性》，第 2 部分：直流增益误差分析*
- *《在全差分有源滤波器中使用无限增益、MFB 滤波器拓扑》*
- *运算放大器性能分析*
- *运算放大器的单电源操作*
- *调优放大器*
- *无铅成品组件的储存寿命评估*
- *《反馈曲线图定义运算放大器交流性能》*
- *《运算放大器的电磁干扰 (EMI) 抑制比》*
- *《电阻式温度检测器的模拟线性化》*
- *《TI 高精度设计 TIPD102 高侧电压到电流 (V-I) 转换器*

12.3 相关链接

下面的表格列出了快速访问链接。类别包括技术文档、支持与社区资源、工具和软件，以及申请样片或购买产品的快速链接。

表 **3.** 相关链接

器件	产品文件夹	立即订购	技术文档	工具和软件	支持和社区
OPA189	请单击此处	请单击此处	请单击此处	请单击此处	请单击此处
OPA2189	请单击此处	请单击此处	请单击此处	请单击此处	请单击此处

版权 © 2017, Texas Instruments Incorporated

12.4 接收文件更新的通知

如果需要接收文件更新的通知，请参阅TI官网上面的产品目录。在右上角，点击 *提醒我* ，注册并且接受每周任何产品更新的摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

12.5 社区资源

下列链接提供到 TI 社区资源的连接。链接的内容由各个分销商"按照原样"提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 《使用条款》。

TI E2E™ 在线社区 ***TI 的工程师对工程师 (E2E) 社区。***此社区的创建目的在于促进工程师之间的协作。在 e2e.ti.com 中，您可以咨询问题、分享知识、拓展思路并与同行工程师一道帮助解决问题。

设计支持 ***TI 参考设计支持*** 可帮助您快速查找有帮助的 E2E 论坛、设计支持工具以及技术支持的联系信息。

12.6 商标

TINA-TI, E2E are trademarks of Texas Instruments.
WEBENCH is a registered trademark of Texas Instruments.
蓝牙 is a registered trademark of Bluetooth SIG, Inc.
DesignSoft, TINA are trademarks of DesignSoft, Inc.
All other trademarks are the property of their respective owners.

12.7 静电放电警告

ESD 可能会损坏该集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理措施和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。 精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

12.8 术语表

SLYZ022 — *TI 术语表*。

这份术语表列出并解释术语、缩写和定义。

13 机械、封装和可订购信息

以下页中包括机械封装、封装和可订购信息。这些信息是针对指定器件可提供的最新数据。数据如有变更，恕不另行通知和修订此文档。如欲获取此数据表的浏览器版本，请参阅左侧的导航。

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
OPA189ID	ACTIVE	SOIC	D	8	75	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	OPA189	Samples
OPA189IDBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	1CTV	Samples
OPA189IDBVT	ACTIVE	SOT-23	DBV	5	250	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	1CTV	Samples
OPA189IDGKR	ACTIVE	VSSOP	DGK	8	2500	RoHS & Green	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	1CS6	Samples
OPA189IDGKT	ACTIVE	VSSOP	DGK	8	250	RoHS & Green	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	1CS6	Samples
OPA189IDR	ACTIVE	SOIC	D	8	2500	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	OPA189	Samples
OPA2189ID	ACTIVE	SOIC	D	8	75	RoHS & Green	SN	Level-2-260C-1 YEAR	-40 to 125	OP2189	Samples
OPA2189IDGKR	ACTIVE	VSSOP	DGK	8	2500	RoHS & Green	SN	Level-2-260C-1 YEAR	-40 to 125	1VQQ	Samples
OPA2189IDGKT	ACTIVE	VSSOP	DGK	8	250	RoHS & Green	SN	Level-2-260C-1 YEAR	-40 to 125	1VQQ	Samples
OPA2189IDR	ACTIVE	SOIC	D	8	2500	RoHS & Green	SN	Level-2-260C-1 YEAR	-40 to 125	OP2189	Samples

(1) The marketing status values are defined as follows:
ACTIVE: Product device recommended for new designs.
LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.
NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.
PREVIEW: Device has been announced but is not in production. Samples may or may not be available.
OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".
RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.
Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

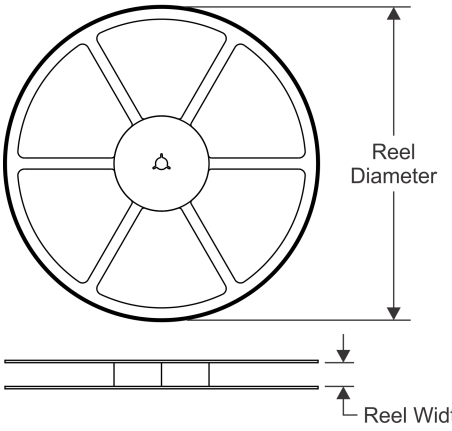
(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

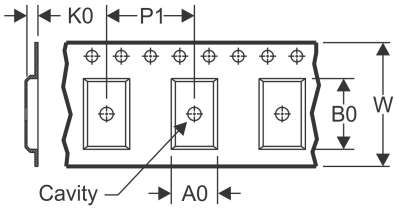
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

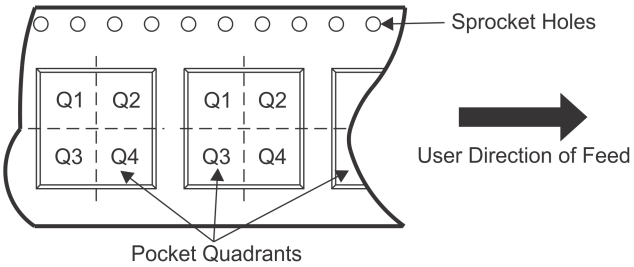


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

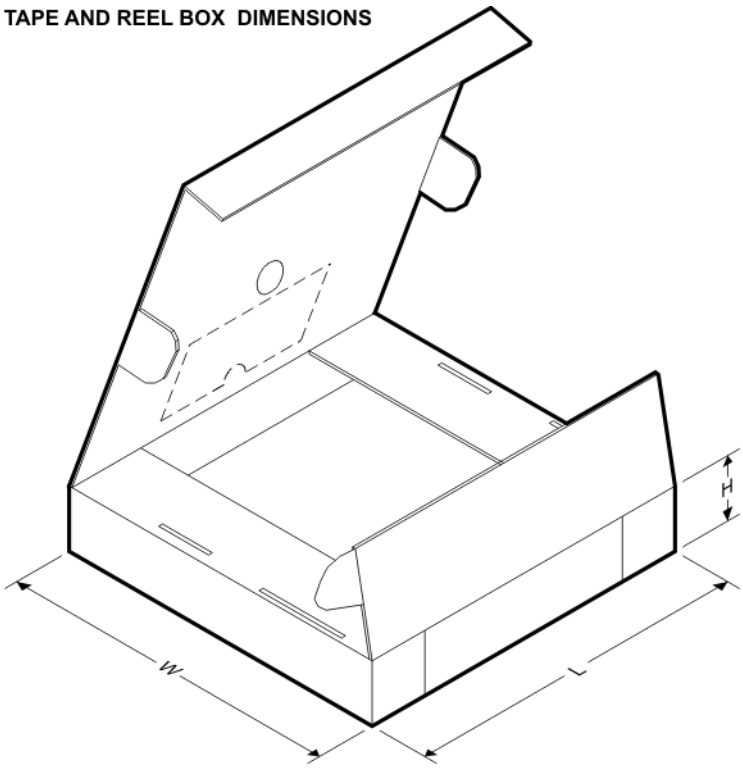
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
OPA189IDBVR	SOT-23	DBV	5	3000	180.0	8.4	3.23	3.17	1.37	4.0	8.0	Q3
OPA189IDBVT	SOT-23	DBV	5	250	180.0	8.4	3.23	3.17	1.37	4.0	8.0	Q3
OPA189IDGKR	VSSOP	DGK	8	2500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
OPA189IDGKT	VSSOP	DGK	8	250	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
OPA189IDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
OPA2189IDGKR	VSSOP	DGK	8	2500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
OPA2189IDGKT	VSSOP	DGK	8	250	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
OPA2189IDR	SOIC	D	8	2500	330.0	12.8	6.4	5.2	2.1	8.0	12.0	Q1

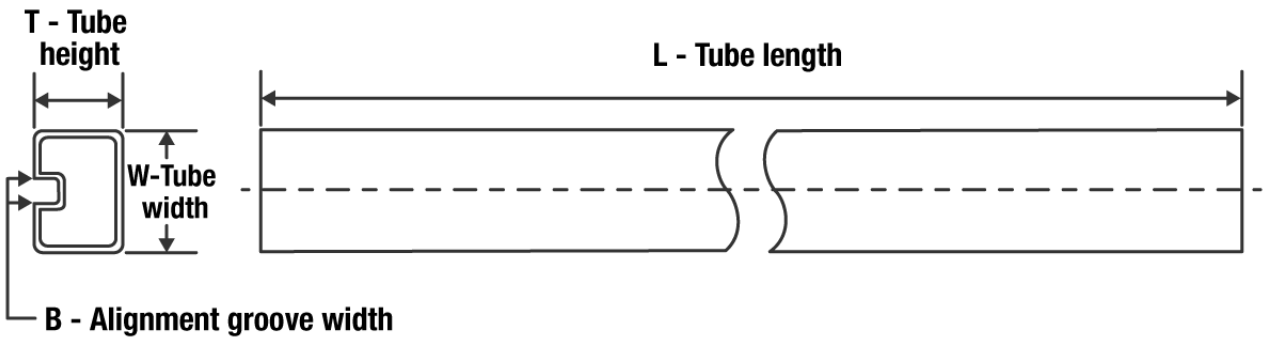
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

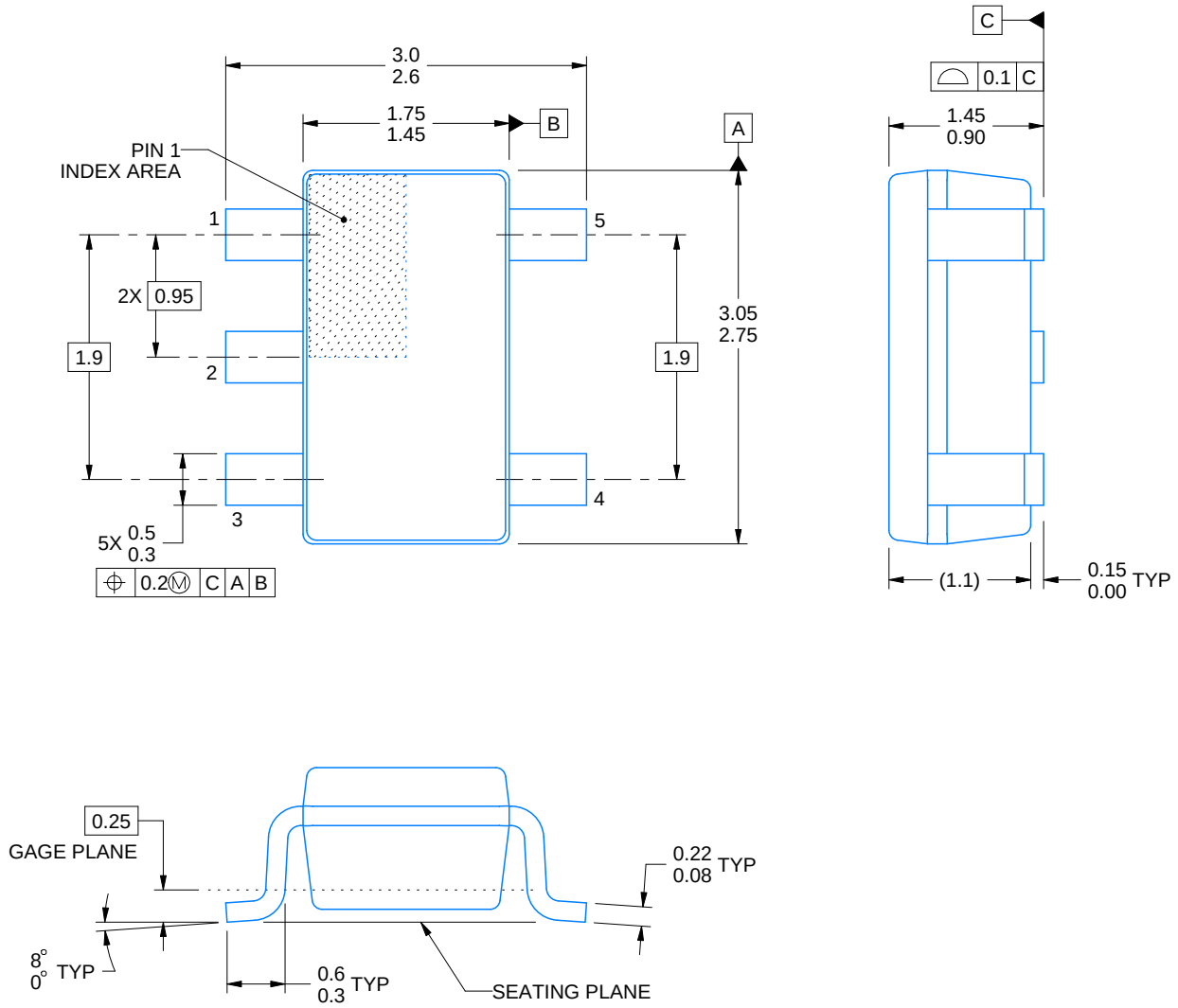
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
OPA189IDBVR	SOT-23	DBV	5	3000	213.0	191.0	35.0
OPA189IDBVT	SOT-23	DBV	5	250	213.0	191.0	35.0
OPA189IDGKR	VSSOP	DGK	8	2500	366.0	364.0	50.0
OPA189IDGKT	VSSOP	DGK	8	250	366.0	364.0	50.0
OPA189IDR	SOIC	D	8	2500	853.0	449.0	35.0
OPA2189IDGKR	VSSOP	DGK	8	2500	366.0	364.0	50.0
OPA2189IDGKT	VSSOP	DGK	8	250	366.0	364.0	50.0
OPA2189IDR	SOIC	D	8	2500	366.0	364.0	50.0

TUBE



*All dimensions are nominal

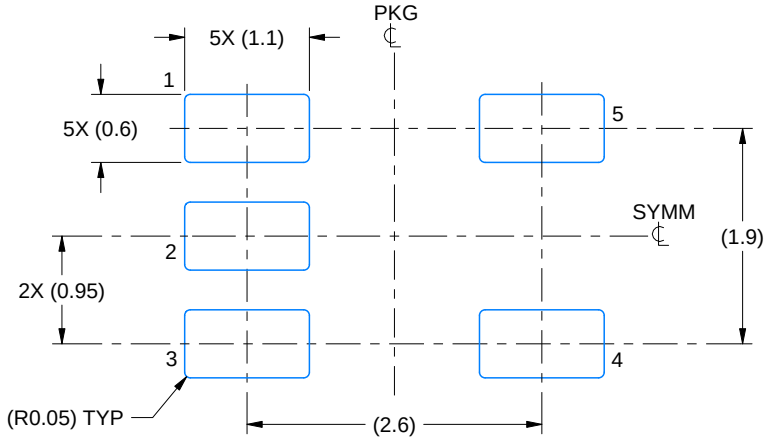
Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (µm)	B (mm)
OPA189ID	D	SOIC	8	75	506.6	8	3940	4.32
OPA2189ID	D	SOIC	8	75	517	7.87	635	4.25



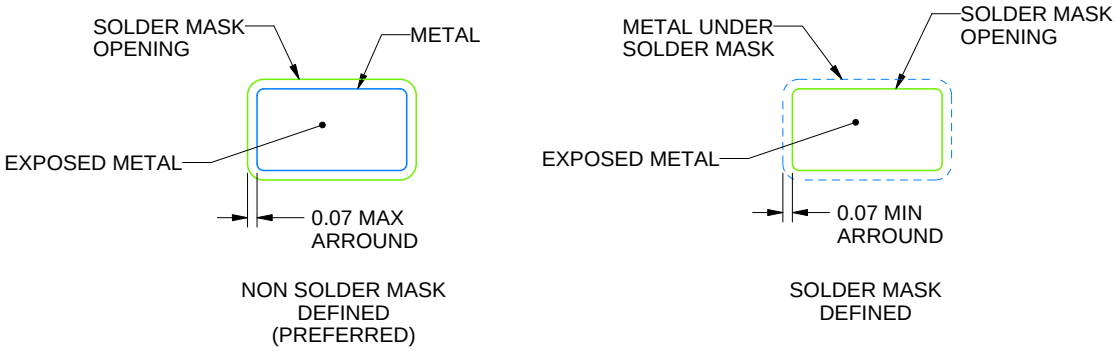
4214839/F 06/2021

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Refernce JEDEC MO-178.
4. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25 mm per side.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X

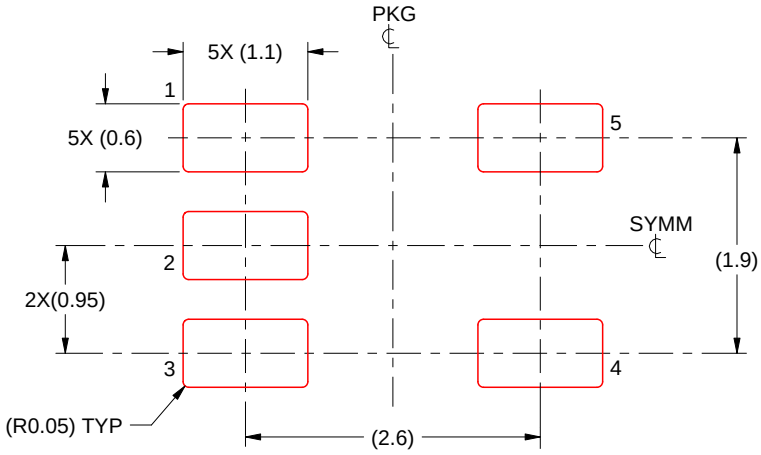


SOLDER MASK DETAILS

4214839/F 06/2021

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

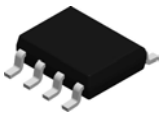


SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214839/F 06/2021

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

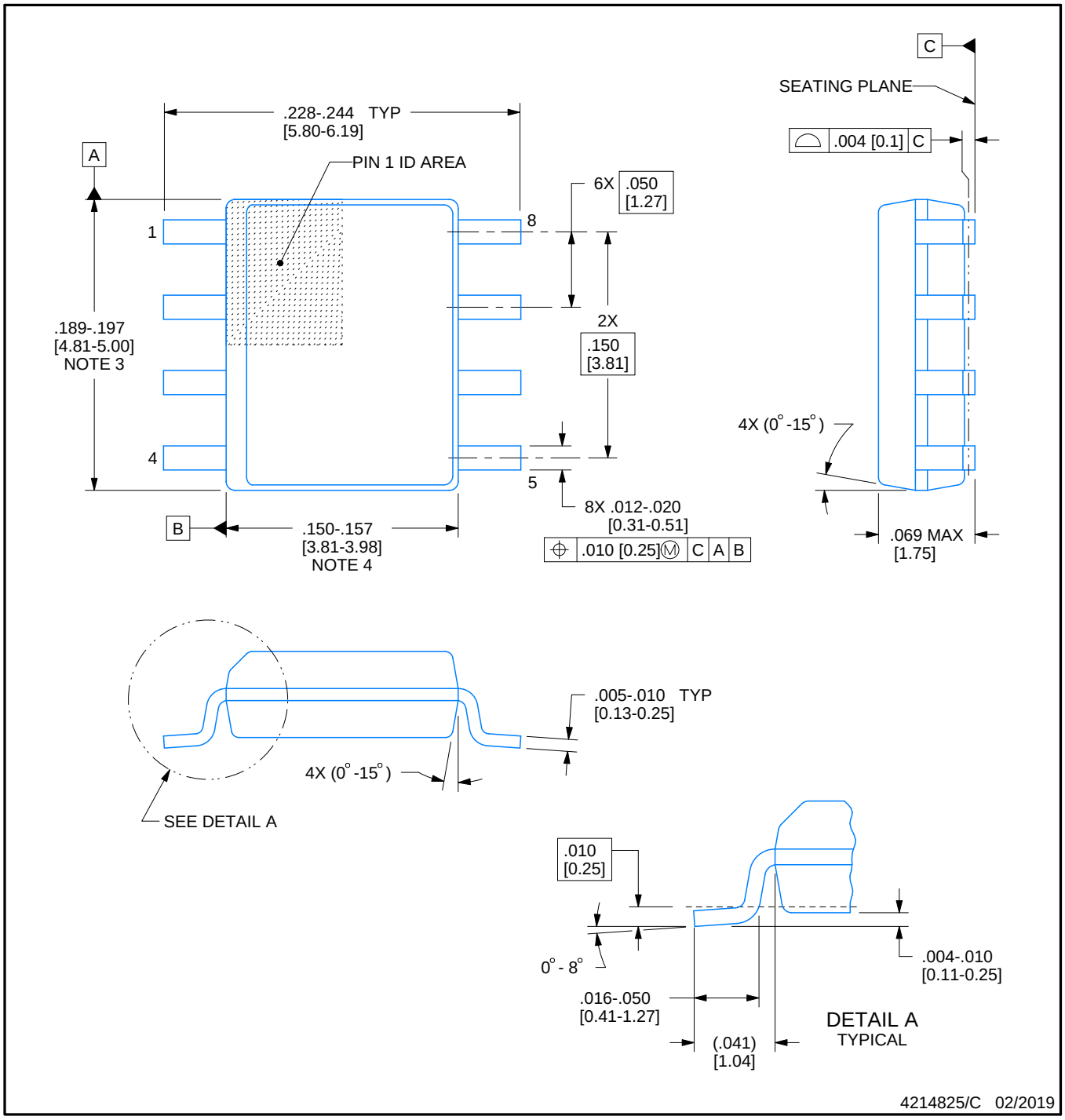


PACKAGE OUTLINE

D0008A

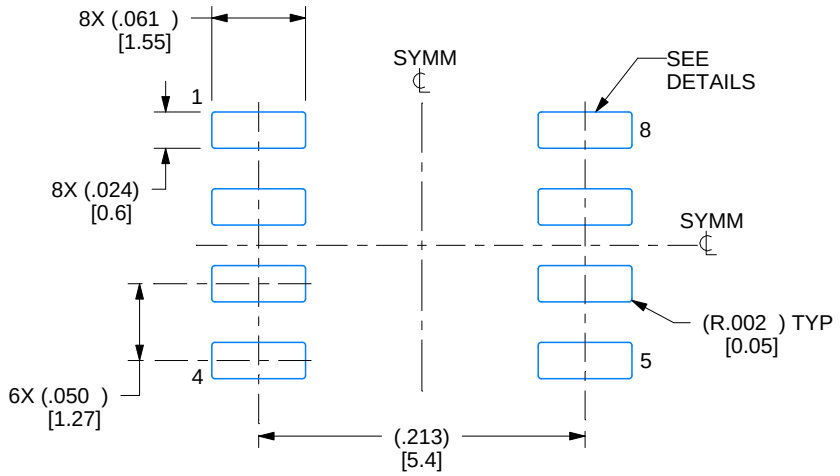
SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT

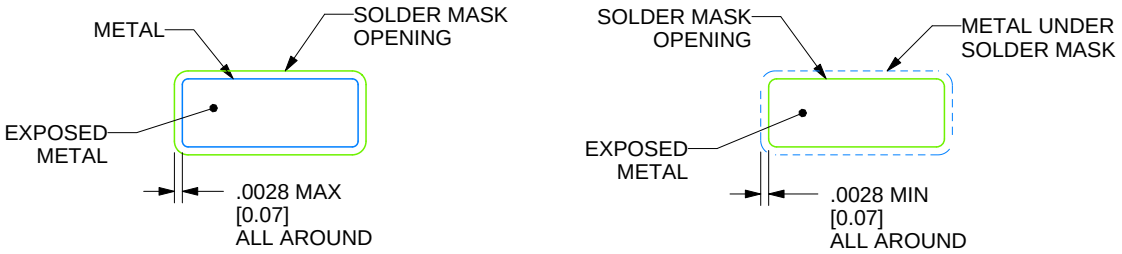


NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X

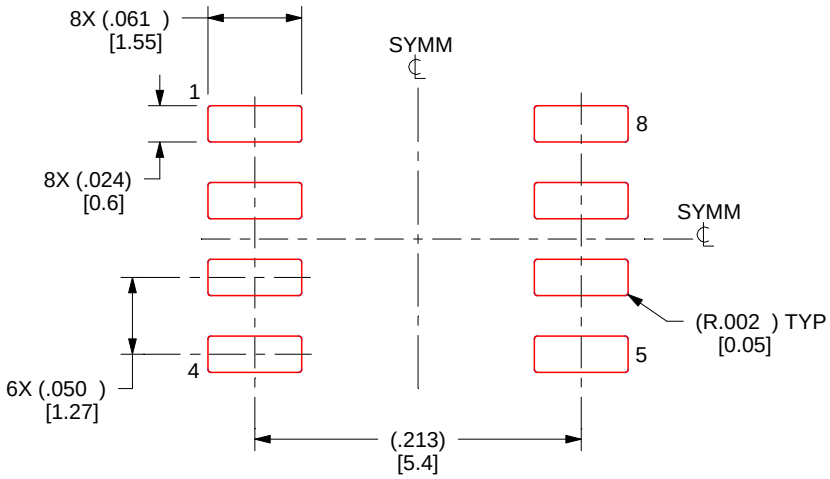


SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



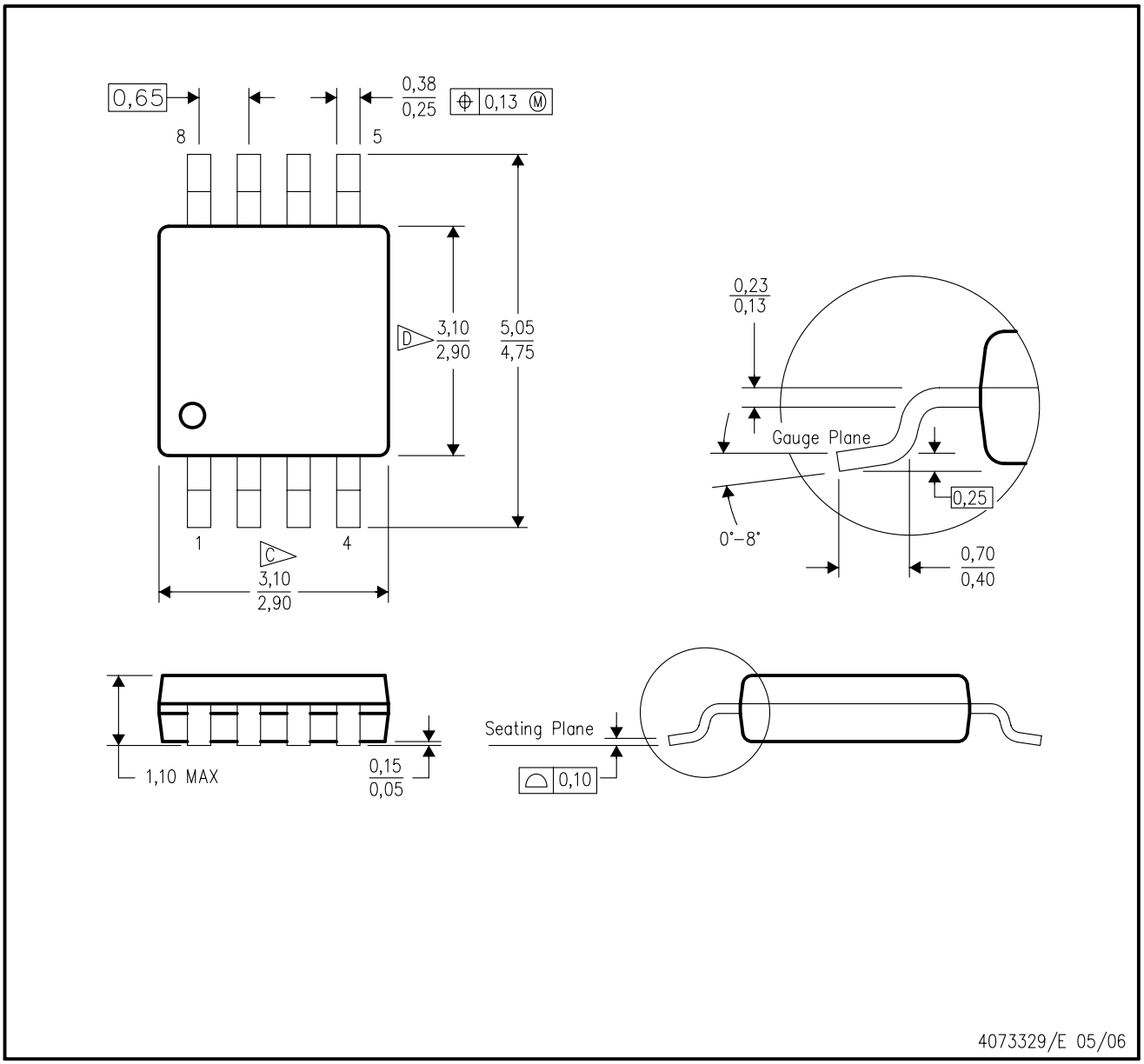
SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

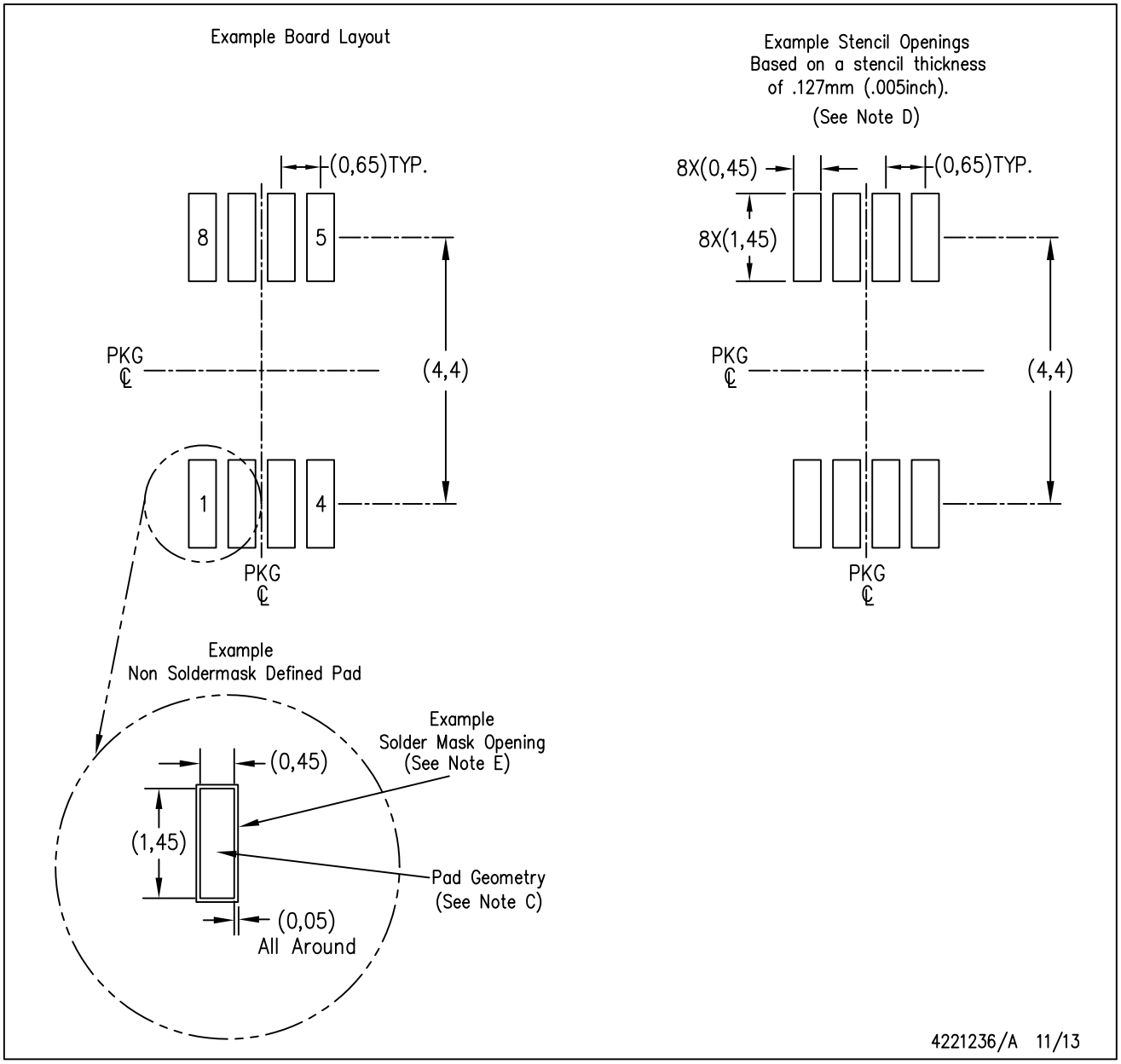
8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

DGK (S–PDSO–G8) PLASTIC SMALL–OUTLINE PACKAGE



NOTES:
A. All linear dimensions are in millimeters.
B. This drawing is subject to change without notice.
C. Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 per end.
D. Body width does not include interlead flash. Interlead flash shall not exceed 0.50 per side.
E. Falls within JEDEC MO–187 variation AA, except interlead flash.

DGK (S–PDSO–G8) PLASTIC SMALL OUTLINE PACKAGE



NOTES:
A. All linear dimensions are in millimeters.
B. This drawing is subject to change without notice.
C. Publication IPC–7351 is recommended for alternate designs.
D. Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC–7525 for other stencil recommendations.
E. Customers should contact their board fabrication site for solder mask tolerances between and around signal pads.

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 TI 的销售条款或 ti.com 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2022，德州仪器 (TI) 公司