# 采用小外形尺寸晶体管 (SOT) 封装的可编程电阻器温度开关

查询样品: **TMP709**

## 特性

- 阀值精度：
  - 典型值 **±0.5°C**
  - 最大值 **±3°C**（**+60°C** 至 **+100°C** 时）
- 由 **1%** 外部电阻器设定的温度阀值
- 低静态电流：典型值为 **40μA**
- 开漏、低电平有效输出级
- 可通过引脚选择的 **2°C** 或者 **10°C** 温度滞后
- **$V_{CC}$=0.8V** 上指定的复位操作
- 电源范围：**2.7V** 至 **5.5V**
- 封装方式：**5** 引脚 **SOT23**

## 应用范围

- 计算机（笔记本和台式机）
- 服务器
- 工业用和医疗用设备
- 存储区域网络
- 汽车用

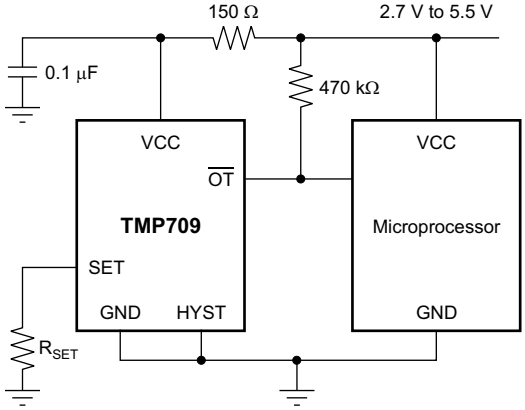
## 说明

TMP709 是一款完全集成的、可编程电阻器温度开关，在其全工作范围内，只需一个外部电阻器即可设定温度阀值。 TMP709 提供一个开漏、低电平有效输出和一个介于 2.7V 至 5.5V 的电源电压范围。

温度阀值精度的典型值为 ±0.5°C 而最大值为 ±3°C（+60°C 至 +100°C 时）。 静态流耗的典型值为 40μA。 可通过引脚选择来确定 2°C 或者 10°C 的温度滞后。

TMP709 采用 5 引脚 SOT23 封装。

### 典型应用




Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

All trademarks are the property of their respective owners.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of the Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

版权 © 2011–2012, Texas Instruments Incorporated

English Data Sheet: SBOS583

这些装置包含有限的内置 ESD 保护。

存储或装卸时，应将导线一起截短或将装置放置于导电泡棉中，以防止 MOS 门极遭受静电损伤。

## 封装/订购信息

| 产品 | 封装-引线 | 封装指示符 | 封装标识 | 订购号 |
|---|---|---|---|---|
| TMP709 | 小外形尺寸晶体管封装 (SOT) 23-5 | DBV | SBJ | TMP709AIDBVR |
| | | | | TMP709AIDBVT |

## 最大绝对额定值

| | | TMP709 | 单位 |
|---|---|---|---|
| 电源电压范围 (VCC) | | -0.3 至 6 | V |
| 输入电压范围（SET 和 HYST） | | -0.3 至 ($V_{CC}$+0.3) | V |
| 输出电压范围 ($\overline{OT}$) | | -0.3 至 6 | V |
| 输入电流 | | 20 | mA |
| 输出电流 | | 20 | mA |
| 运行温度，$T_A$ | | -40 至 +125 | °C |
| 存储温度，$T_{stg}$ | | -65 至 +150 | °C |
| 结温，$T_J$ | | +150 | °C |
| ESD 额定值 | 人体模型 (HBM) | 4000 | V |
| | 充电器件模型 (CDM) | 1000 | V |
| | 机器模型 (MM) | 200 | V |

## 热性能信息

| 热度量 | | TMP709 DBV (SOT23) 5 引脚 | 单位 |
|---|---|---|---|
| $\theta_{JA}$ | 结到环境热阻 | 217.9 | °C/W |
| $\theta_{JCtop}$ | 结至芯片外壳（顶部）热阻 | 86.3 | |
| $\theta_{JB}$ | 结至电路板热阻 | 44.6 | |
| $\psi_{JT}$ | 结至顶部的特征参数 | 4.4 | |
| $\psi_{JB}$ | 结至电路板的特征参数 | 43.8 | |
| $\theta_{JCbot}$ | 结至芯片外壳（底部）热阻 | 不可用 | |


Copyright © 2011–2012, Texas Instruments Incorporated

## 电气特性

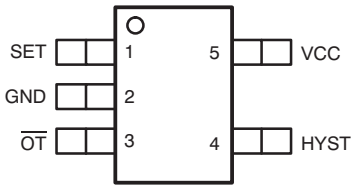
在 $T_A$=0°C 至 +125°C 并且 $V_{CC}$=2.7 V 至 5.5 V 时测得，除非额外注明。

| 参数 | | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|---|---|---|---|---|---|---|
| 电源 | | | | | | |
| $V_{CC}$ | 电源电压范围 | | 2.7 | | 5.5 | V |
| $I_{CC}$ | 电源电流 | $V_{CC}$=5V | | 40 | 55 | µA |
| | | $V_{CC}$=2.7V | | 40 | 55 | µA |
| 温度 | | | | | | |
| $T_E$ | 温度误差 | $T_A$=+60°C 至 +100°C | | ±0.5 | ±3 | °C |
| $T_A$ | 工作温度范围 | | -40 | | +125 | °C |
| 数字输入 **(HYST)** | | | | | | |
| $V_{IH}$ | 高电平输入电压 | | 0.7×$V_{CC}$ | | | V |
| $V_{IL}$ | 低电平输入电压 | | | | 0.3×$V_{CC}$ | V |
| $C_{IN}$ | 输入电容 | | | 10 | | pF |
| 模拟输入 **(SET)** | | | | | | |
| $V_{IN}$ | 输入电压范围 | | 0 | | $V_{CC}$ | V |
| Ilkg_in | 输入漏电流 | | | 1 | | µA |
| 数字开漏输出 **($\overline{OT}$)** | | | | | | |
| $I_{(OT_SINK)}$ | 输出灌电流 | $V_{OT}$=0.3 V | 5 | 12 | | mA |
| $I_{lkg(OT)}$ | 输出漏电流 | $V_{OT}$=$V_{CC}$ | | 1 | | µA |

Copyright © 2011–2012, Texas Instruments Incorporated

## 引脚配置

**DBV 封装**
**SOT 23-5**
（顶视图）




## 引脚说明

| 引脚 | | | | |
|---|---|---|---|---|
| 名称 | 编号 | **I/O** | 类型 | 说明 |
| GND | 2 | 电源 | 模拟 | 器件接地 |
| HYST | 4 | 输入 | 数字 | 滞后选择。 10°C 时，HYST=VCC；30°C 时，HYST=GND。 |
| $\overline{OT}$ | 3 | 输出 | 数字 | 开漏、低电平有效输出 |
| SET | 1 | 输入 | 模拟 | 温度设定点。 在 SET 和 GND 之间连接一个外部 1% 电阻器。 |
| VCC | 5 | 电源 | 模拟 | 电源电压（2.7V 至 5.5V） |


Copyright © 2011–2012, Texas Instruments Incorporated

## 典型特性

在 $T_A$=+25°C 并且 $V_{CC}$=2.7V 至 5.5V 时测得，除非额外注明。

电源电流与温度间的关系

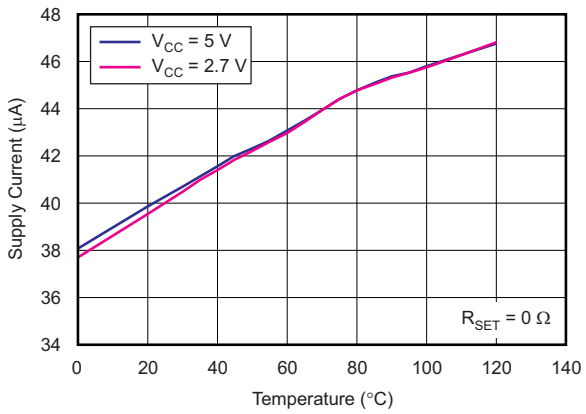



**Figure 1.**

**$R_{SET}$与触发温度间的关系**

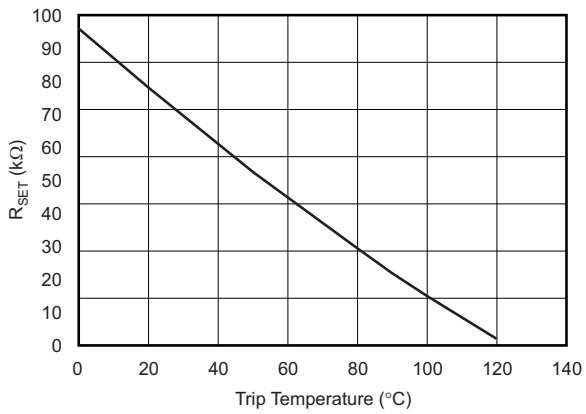



**Figure 2.**

滞后与触发温度间的关系

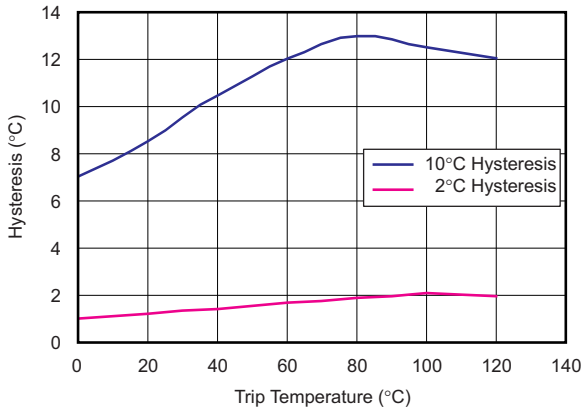



**Figure 3.**

温度误差与触发温度间的关系

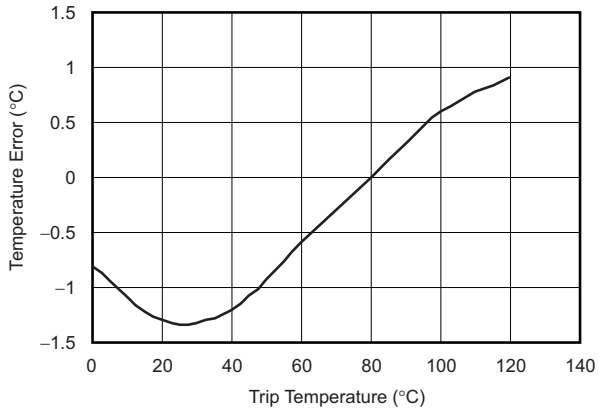



**Figure 4.**

Copyright © 2011–2012, Texas Instruments Incorporated

# 操作理论

## 器件说明

TMP709 是一款完全集成的、电阻器可编辑温度开关，此开关组装有两个依温度而定的电压基准和一个比较器。 一个电压基准显示一个正温度系数 (tempco)，而另外一个电压基准显示一个负 tempco。 两个电压基准相等时的温度确定温度触发点。

TMP709 的温度阀值可在 0°C 至 +125°C 之间编辑并且由一个处于 SET 引脚和 GND 引脚间的外部 1% 电阻器设定。 TMP709 有一个开漏、低电平有效输出结构，此结构能够轻易地与一个微控制器对接。

## 滞后输入

HYST 引脚是一个数字输入，此输入可将输入滞后设定为 10°C（当 HYST=VCC）或者 2°C（当 HYST=GND）。 当温度接近阀值时，滞后功能阻止$\overline{OT}$引脚振荡。 因此，HYST 引脚应被一直连接至 VCC 或者 GND。 这个引脚上的其它输入电压有可能导致异常电源电流和/或者功能。

## 电路细节

显示了比较器，被连接至$\overline{OT}$引脚的 NFET 开漏器件，使用外部 $R_{SET}$电阻器的正 tempco 基准，负 tempco 基准，和滞后控制。 正 tempco 基准的电压由外部电阻器 $R_{SET}$控制。

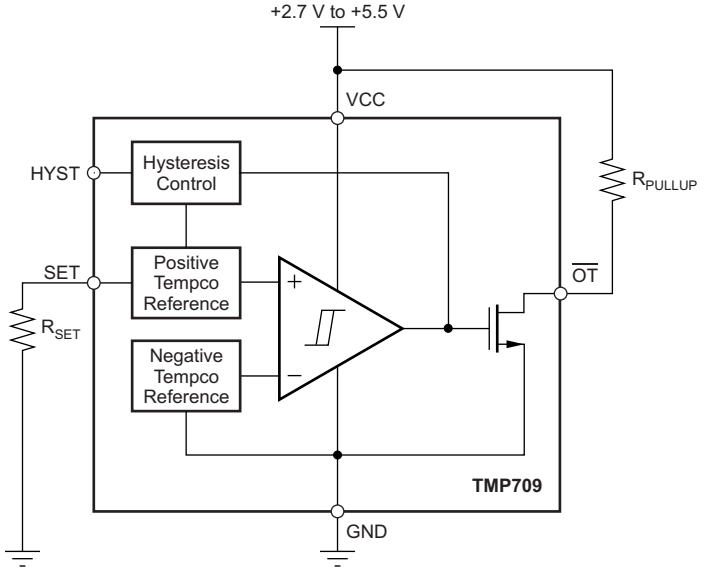



**Figure 5.** 电路细节

当来自正 tempco 基准的电压大于来自负 tempco 基准的电压时，TMP709 达到温度触发点。 这个情况使比较器的输出从逻辑 0 切换为逻辑 1。在这些条件下，比较器输出驱动 NFET 开漏器件的栅极并将$\overline{OT}$引脚上的电压从逻辑 1 拉至逻辑 0（输出*触发*）。 此外，比较器的逻辑 1 输出使得滞后控制增加了正 tempco 基准的电压，增加的数量由 HYST 引脚上逻辑设置设定（对于 HYST 引脚上的逻辑 1 为 10°C；对于 HYST 引脚上的逻辑 0 为 2°C）。 在 TMP709*触发*阻止 TMP708 *非触发*后，正 tempco 基准的电压增加（$\overline{OT}$引脚上的电压从逻辑 0 变为逻辑 1），直到本地温度已经减少了 HYST 引脚所设定的数量。 在本地温度已经被减少并且正 tempco 基准的电压少于负 tempco 基准的电压之后，比较器的输出从逻辑 1 切换至逻辑 0。这个条件使得$\overline{OT}$引脚上的电压从逻辑 0 变为逻辑 1（器件*非触发*）。


Copyright © 2011–2012, Texas Instruments Incorporated

## 应用信息

### 设定点电阻器 ($R_{SET}$)

通过将 $R_{SET}$从 SET 引脚连接至 GND来设定温度阀值。 $R_{SET}$的值可使用或者从确定：

$$R_{SET}\ (k\Omega)=0.0012T^2-0.9308T+96.147$$

在这里 T = 单位为摄氏的温度阀值。 (1)

### 散热考虑：

TMP709 静态电流的典型值为 40μA。 当输出驱动一个高阻抗负载时，器件的功率耗散可忽略。 因此，芯片温度与封装温度一致。 为了保持准确的温度监控，应该在 TMP709 封装与被监控的器件之间提供一个好的散热接触。 由自身发热导致的芯片温度上升由下列方程式确定：

$$\Delta T_J=P_{DISS}\times\theta_{JA}$$

其中：

$P_{DISS}$ = 器件的功率耗散。

$\theta_{JA}$ = 器件热阻。 SOT-23 封装的典型热阻为 217.9°C/W。 (2)

为了限制自我发热的影响，应将输出电流保持在最低水平上。

### 电源过滤

VCC 引脚上的任何明显的噪声有可能导致一个触发点错误。 可以通过低通过滤一个使用 150Ω 电阻器和一个 0.1μF 电容器的电源 ($V_{CC}$) 来大大降低这个噪声。

Copyright © 2011–2012, Texas Instruments Incorporated

## 修订历史记录

注意：前一修订版的页码可能与当前版本的页码不同。

| Changes from Original (December 2011) to Revision A | Page |
|---|---|


Copyright © 2011–2012, Texas Instruments Incorporated

## PACKAGING INFORMATION

| Orderable Device | Status (1) | Package Type | Package Drawing | Pins | Package Qty | Eco Plan (2) | Lead finish/ Ball material (6) | MSL Peak Temp (3) | Op Temp (°C) | Device Marking (4/5) | Samples |
|---|---|---|---|---|---|---|---|---|---|---|---|
| TMP709AIDBVR | ACTIVE | SOT-23 | DBV | 5 | 3000 | RoHS & Green | NIPDAU | Level-2-260C-1 YEAR | -40 to 125 | SBJ | Samples |
| TMP709AIDBVT | ACTIVE | SOT-23 | DBV | 5 | 250 | RoHS & Green | NIPDAU | Level-2-260C-1 YEAR | -40 to 125 | SBJ | Samples |

(1) The marketing status values are defined as follows:
**ACTIVE:** Product device recommended for new designs.
**LIFEBUY:** TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.
**NRND:** Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.
**PREVIEW:** Device has been announced but is not in production. Samples may or may not be available.
**OBSOLETE:** TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".
**RoHS Exempt:** TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.
**Green:** TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

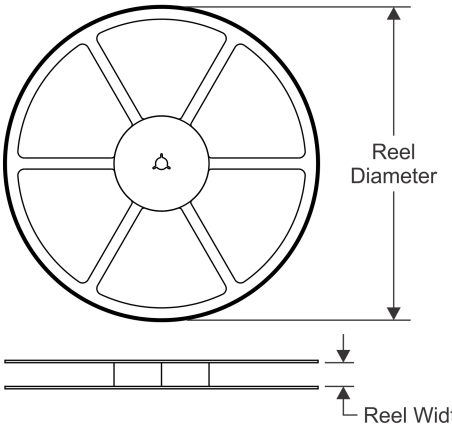
(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

**Important Information and Disclaimer:**The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

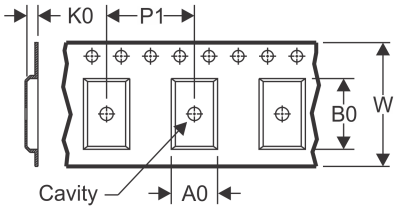
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

## TAPE AND REEL INFORMATION

**REEL DIMENSIONS**

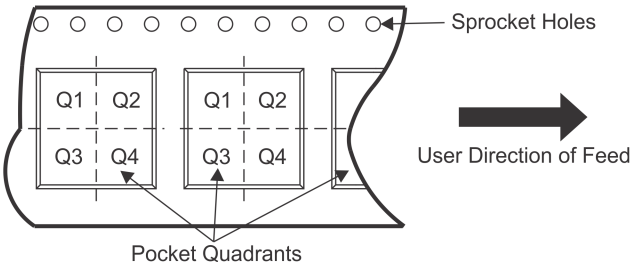



**TAPE DIMENSIONS**




| | |
|---|---|
| A0 | Dimension designed to accommodate the component width |
| B0 | Dimension designed to accommodate the component length |
| K0 | Dimension designed to accommodate the component thickness |
| W | Overall width of the carrier tape |
| P1 | Pitch between successive cavity centers |

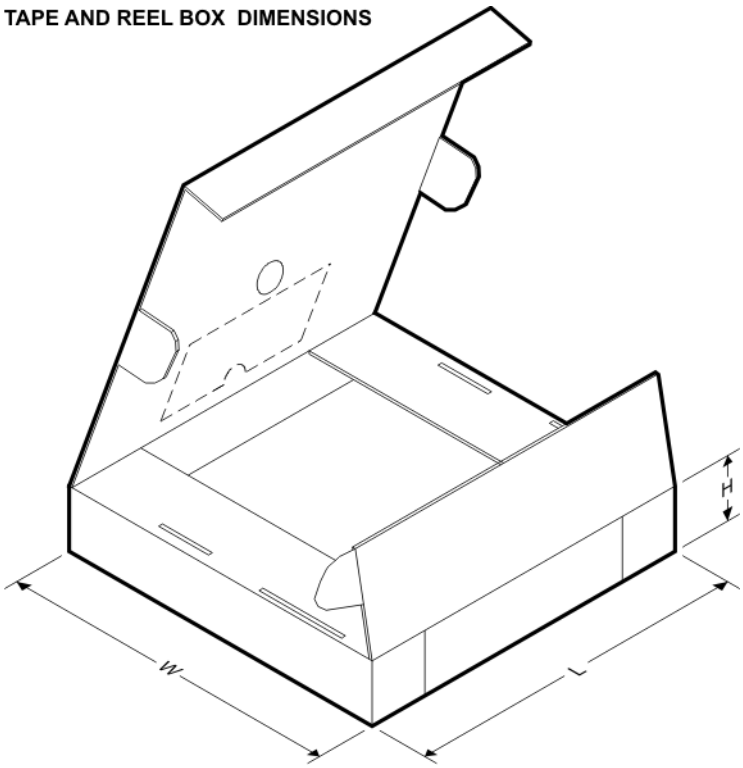
**QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE**




*All dimensions are nominal

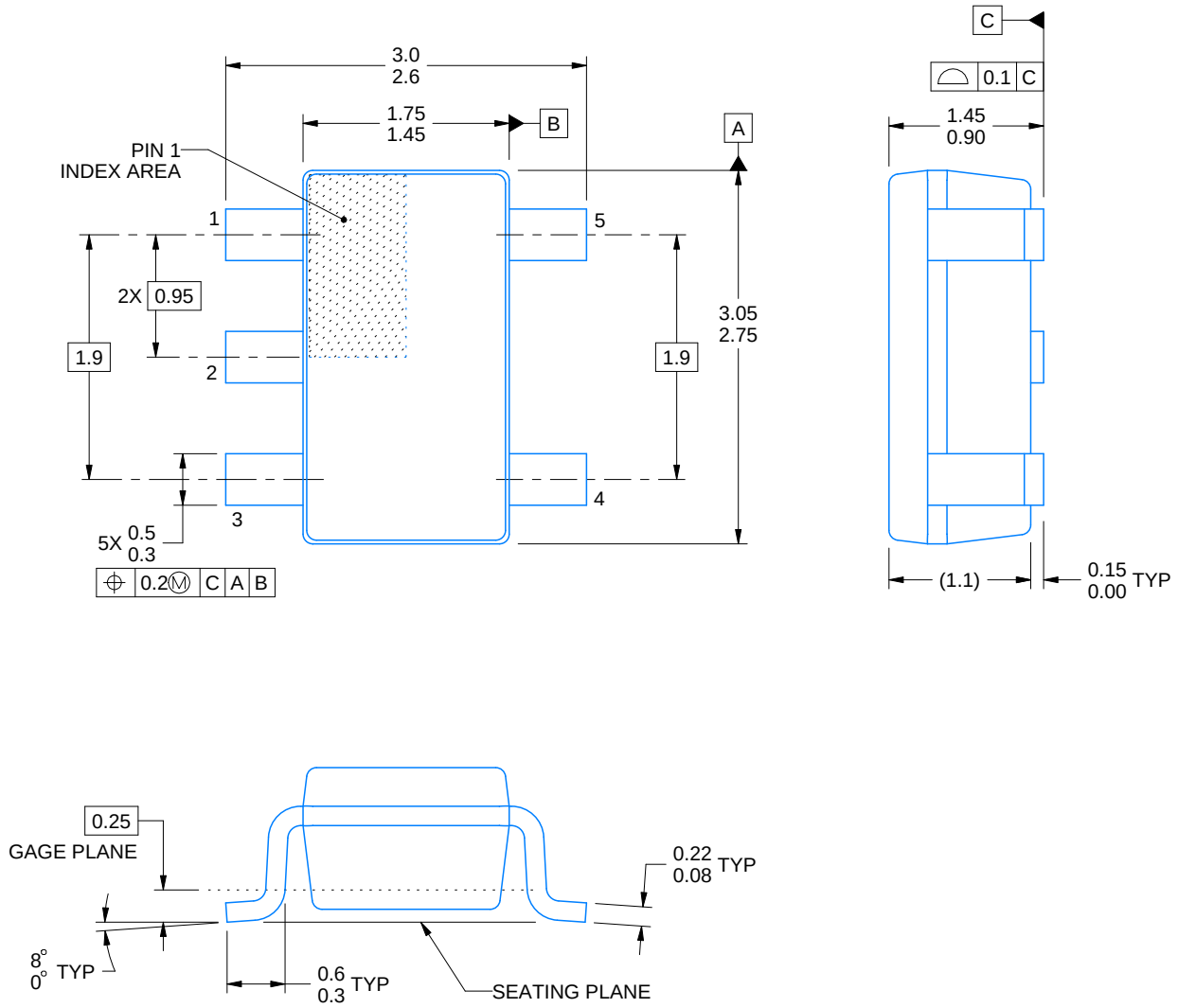
| Device | Package Type | Package Drawing | Pins | SPQ | Reel Diameter (mm) | Reel Width W1 (mm) | A0 (mm) | B0 (mm) | K0 (mm) | P1 (mm) | W (mm) | Pin1 Quadrant |
|---|---|---|---|---|---|---|---|---|---|---|---|---|
| TMP709AIDBVR | SOT-23 | DBV | 5 | 3000 | 178.0 | 9.0 | 3.3 | 3.2 | 1.4 | 4.0 | 8.0 | Q3 |
| TMP709AIDBVT | SOT-23 | DBV | 5 | 250 | 178.0 | 9.0 | 3.3 | 3.2 | 1.4 | 4.0 | 8.0 | Q3 |

**TAPE AND REEL BOX DIMENSIONS**




*All dimensions are nominal

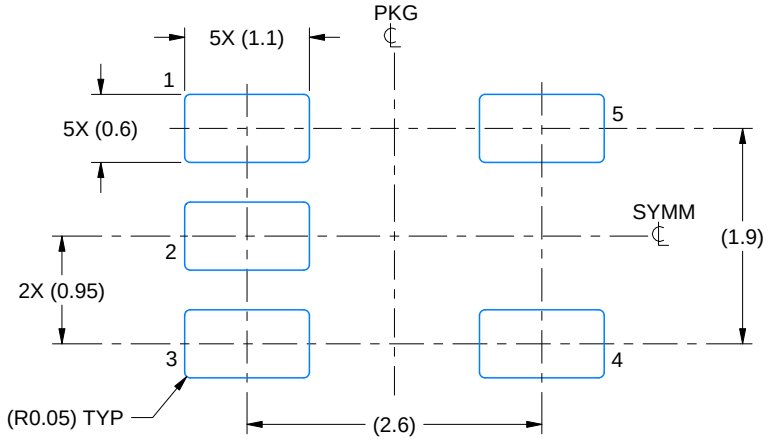
| Device | Package Type | Package Drawing | Pins | SPQ | Length (mm) | Width (mm) | Height (mm) |
|---|---|---|---|---|---|---|---|
| TMP709AIDBVR | SOT-23 | DBV | 5 | 3000 | 180.0 | 180.0 | 18.0 |
| TMP709AIDBVT | SOT-23 | DBV | 5 | 250 | 180.0 | 180.0 | 18.0 |



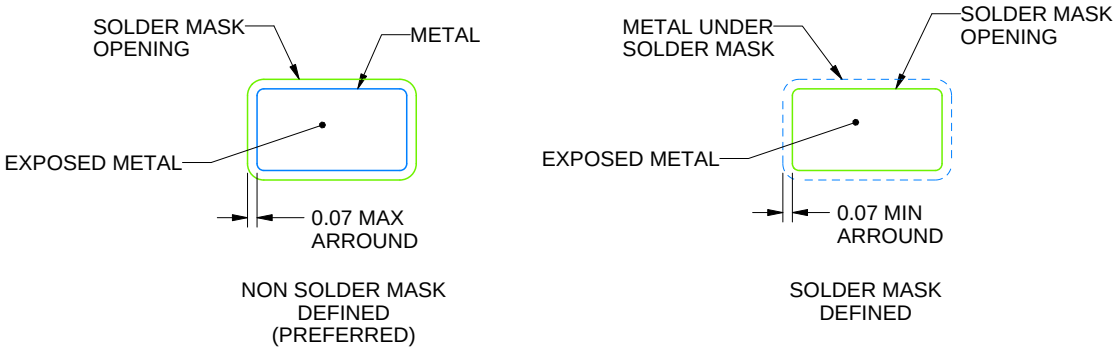

4214839/F 06/2021

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Refernce JEDEC MO-178.
4. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25 mm per side.




LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X

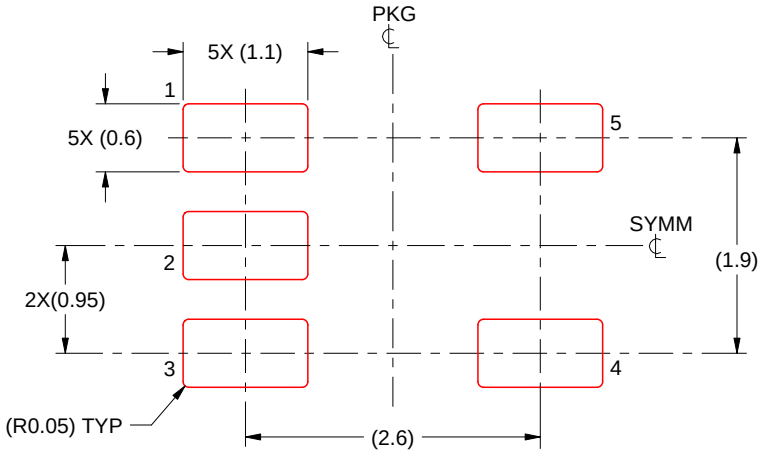



SOLDER MASK DETAILS

4214839/F 06/2021

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.




SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214839/F 06/2021

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

# 重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 TI 的销售条款或 ti.com 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2021，德州仪器 (TI) 公司